



位相差制御高周波ソフトスイッチングインバータのZCS回路方式と効率・制御特性

松尾, 浩之
奥村, 健太
米森, 秀登
八坂, 保能

(Citation)

神戸大学大学院工学研究科・システム情報学研究科紀要, 7:14-17

(Issue Date)

2015

(Resource Type)

departmental bulletin paper

(Version)

Version of Record

(URL)

<https://hdl.handle.net/20.500.14094/81009319>



【研究紹介】

位相差制御高周波ソフトスイッチングインバータのZCS回路方式と効率・制御特性

松尾 浩之 奥村 健太 米森 秀登 八坂 保能

工学研究科電気電子工学専攻

(受付:February 5, 2016 受理:March 2, 2016 公開:March 9, 2016)

キーワード: 高周波電力変換, プラズマ生成用インバータ, ソフトスイッチング, 位相差制御.

1. 緒 言

近年, SiC や GaN 等の半導体材料に研究開発に注目が集まっており, 次世代の電力用半導体材料として期待されている. 試作段階ではあるが, SiC 製ダイオードを用いた鉄道車両向けやエアコン用インバータ, 或いは SiC 製 MOSFET を使用した EV 向けインバータの開発も進められ, スwitchング周波数が 3MHz/5MHz の GaN 製の DC-DC コンバータ向けスitchング素子も入手可能な状況となりつつある. このように, MHz 帯域でスitchング動作可能な電力用半導体デバイスの実用化がなされれば, 高周波エネルギーを直接利用するプラズマ生成・加熱用電源等の応用分野への適用も期待される場所である. プラズマは LSI の微細加工や宇宙機の推進エンジン^[1-4]など様々な分野で用いられており, Si ベースの電力用スitchング素子を用いた高周波電源の実用化に向けた研究・開発^[5-9]が様々に行われているが, 電力制御機能と電力変換効率について十分議論されているとはいえない. また, 次世代半導体材料を用いた高周波スitchング素子を使用したとしても, プラズマ推進エンジンに求められる小型・軽量, かつ高効率で信頼性の高い電源システムを実現するためには, 新たな主回路方式の検討が重要となる.

本稿では新たな ZCS (zero current switching) 回路を用いることで広範な電力制御を位相差制御により実現した高周波インバータ回路を提案し, MHz 帯域でも高効率動作可能であることを実験的に確認したので報告する. 尚, 本論文は, パワーエレクトロニクス学会において優秀論文賞を受賞したものを, 一部割愛するなど修正したものであることをお断りする.

2. 位相差制御方式 ZCS インバータ

2.1 回路構成

図1に提案回路を示す. これまで検討してきた位相差制御 ZCS インバータ^[10-12]との相違点は, スitchングデバイス Q1 と Q2 に直列接続していた逆阻止ダイオード D_{RB} を短絡防止インダクタ L_s と直列に接続する位置に変更している点である. 逆阻止ダイオード D_{RB} の位置を変更することでスitchングデバイスに逆方向電流が流れることを防止すると共に, 出力容量に蓄えられた電荷を放電する経路を確保することができる. これにより, スイッチ端子電圧が電源電圧以上に維持される事が無く, 電源電圧レベルに抑制可能となる

ためスitchング損失の低減が期待できる. この逆阻止ダイオードの位置変更による導通損失の変化は, 以下に説明する回路動作モードの循環電流期間において顕著となると予想される. これは, 従来回路では循環電流期間の経路に無かったダイオードの順方向電圧降下の影響が懸念されるためである.

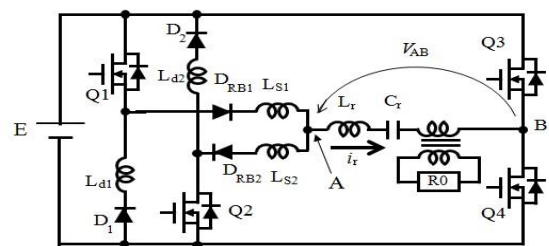


Fig. 1. Novel ZCS Inverter Circuit

2.2 提案回路の基本動作遷移

図2に提案回路の基本的な動作遷移を示す. 但し, 実際にはスitchング過渡時や回路条件によって発生する循環電流モードがソフトスitchング期間後に存在する.

(a) MODE1: 電力供給期間

主スイッチ Q1 と Q4 を介して直流電源電圧から負荷に電力を供給するモードである. このモードの期間では, 短絡電流防止インダクタ L_{s1} , 共振用インダクタンス L_r , 共振キャパシタンス C_r による直列共振回路が形成される. この期間は, 共振電流 i_r の極性が反転するまで継続し, i_r のゼロクロス点で Q4 をターンオフ, Q3 をターンオンすることで ZCS を実現する.

(b) MODE2: 循環期間

Mode1 の状態から共振電流 i_r が負の極性に反転するゼロクロスのタイミングで Q4 がオフし, Q3 がオンすると, ZCS 用インダクタ L_{d2} , D_{RB2} , 還流ダイオード D_2 を通る還流モードとなる. この時, スイッチ Q1 には逆阻止ダイオード D_{RB1} があるために還流電流が流れることはない.

(c) MODE3: ZCS 期間

位相差制御回路からの信号により Q1 がオフし, Q2 がオンになる ZCS 期間である. ZCS 用インダクタ L_{d2} に電流が流れている条件であるので, Q2 電流が急峻に立ち上がることはない. 電流の立ち上がりは, 電源電圧を E とすると E/L_{d2} に制限されソフトスitchングが

実現される。また、循環期間には Q1 には電流が流れていないことから、Q1 でのリカバリは発生せず Q1 も ZCS ターンオフする。

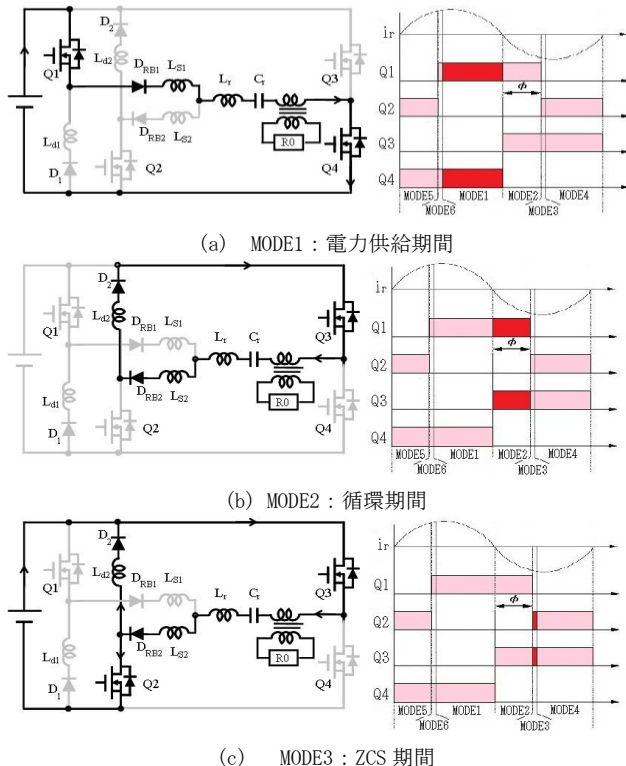


Fig. 2. Basic Operating Mode Transitions

MODE4 から MODE6 は MODE1 から MODE3 の 3 つの期間の動作に対して、Q1 と Q2, Q3 と Q4 がそれぞれ対称な回路動作となる。また、電力供給期間の間隔を制御することで出力電力を制御することが可能となる。

3. 実験結果

3.1 実験回路と動作波形

実験は電源電圧 $E=80V$ 、動作周波数 $1.2MHz$ で行った。表 1 に実験時の条件と表 2 に使用した MOSFET の定格を示す。今回の実験では、印加電圧が低めに設定されているため、定格電圧 $200\sim 250V$ 程度の MOSFET (例えば、IRFH5220) を用いることも可能であるが、低電圧素子では、高速スイッチングが可能な素子では、定格電流が

Table 1. Test circuit parameters

Parameter	Rating	Unit
DC Voltage Source E	80	V
Resonant frequency f_r	1.2	MHz
Resonant inductor L_r	5.4	μH
Resonant capacitor C_r	3.3	nF
Resistive load R_0	50	Ω
ZCS inductor L_d	200	nH
Short circuit prevention inductor L_s	200	nH

低いものが多い。今回の実験ではオン抵抗や出力容量がやや多くなるが、今後の高出力化を視野に入れ、定格電圧が高めの素子を選定している。

図 3 に実験回路のブロック図を示す。主回路電流 i_r を CT により検出しコンパレータ (LT1719) でゼロクロス信号を生成する。位相差制御信号は、このゼロクロス信号をデジタルディレイライン (例えば 31A-5XXX) を多段に接続しスイッチで切り替えることにより任意時間遅延させるハードウェアにより発生させている。ドライブ回路は、ドライブ IC (TC4421A) をフォトカプラにより直接駆動する方式である。フォトカプラ (HCPL261N) は、CMR が $10kV/\mu s$ 、 $10Mbit/s$ の高速タイプのものである。さらに、主スイッチとドライブ IC は高周波スイッチング時のノイズ対策のため共通モードフィルタ (CPFC85-WH07) を介して接続している。

Table 2. MOSFET Specifications (STW14NK60Z)

Parameter	Symbol	Value	Unit
Drain-Source Voltage	V_{DS}	600	V
Gate-Source Voltage	V_{GS}	± 20	V
Drain Current	I_D	13.5	A
Drain-Source On Resistance	$R_{DS(ON)}$	0.45	Ω
Input Capacitance	C_{iss}	2220	pF
Output Capacitance	C_{oss}	240	pF

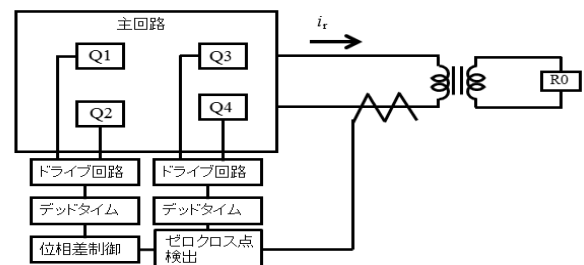


Fig. 3. Block Diagram of Experimental Circuit

位相差が 90° 時の Leg1 側主スイッチ Q2 の電流・電圧波形を図 4 と図 5 に示す。従来回路において Q2 のドレイン-ソース間電圧が電源電圧を超える値となっているが、提案回路はドレイン-ソース間電圧を電源電圧レベルに抑制できていることが確認できる。また、ターンオン時におけるドレイン電流 I_d の立ち上がり時間は $25ns$ で約 $8.5A$ が観測されている。これは、電源電圧と ZCS 用インダクタの関係より決まる $400A/\mu s$ と比較するとやや遅いものの配線抵抗や、 R_{DS} を考慮すると、ほぼ原理通りのソフトスイッチングが確認されている。

実測波形では、配線などに含まれる浮遊インダクタンス等に起因すると思われる高周波振動成分が観測されている。また、ドレイン電流 I_d が共振電流 i_r とは一致しない。これは MOSFET の出力容量 C_{oss} に流れ込む(図 7, 8: V_{DS} 立ち上がり時に流れる)電流が重畳することに加えて、インダクタ L_s を通して流れる循環電流^[12]の影響によるものであり、循環電流の大きさは L_s と L_d の値によって変化する。

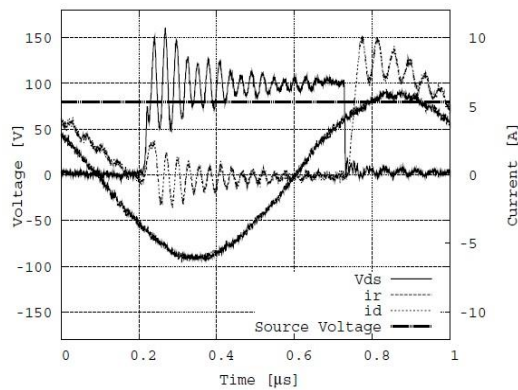


Fig. 4. Switching Waveforms of Q1 in Conventional ZCS

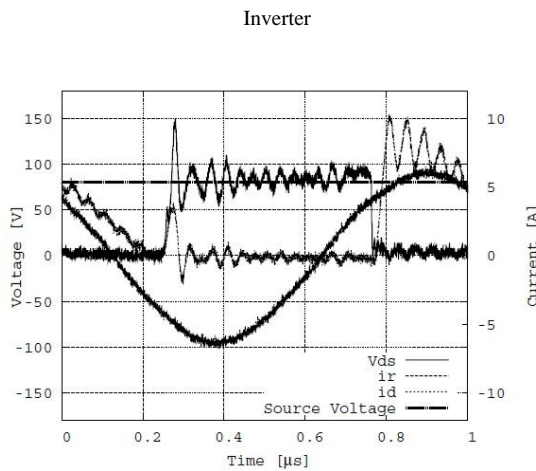


Fig. 5. Switching Waveforms of Q1 in Novel ZCS Inverter

3.2 V-I 軌跡

次に、従来回路と提案回路のターンオン時におけるスイッチング (V-I) 軌跡を図 6 と図 7 に示す。二つの回路において電流・電圧波形の振動による影響は見られるものの軌跡はほぼ軸上を移動していることが確認でき、電圧と電流の過渡交差が抑制されていることから、ターンオン時における ZCS ソフトスイッチング動作が実現されていることがわかる。また、ターンオフ後には、電圧・電流の振動が減少すると共にスイッチ端子間電圧も抑制されている。

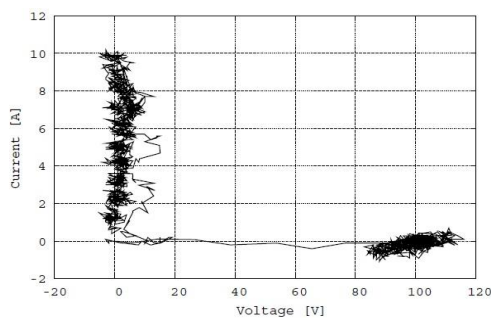


Fig. 6. V-I Locus of Conventional ZCS Inverter

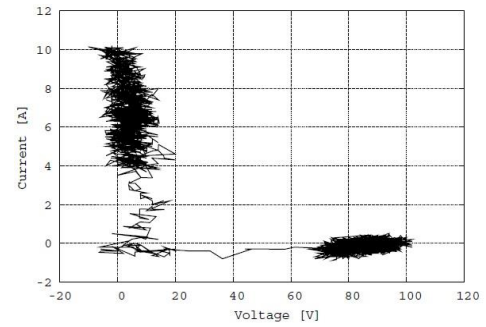


Fig. 7. V-I Locus of Novel ZCS Inverter

3.3 効率・出力電力制御特性

図 8 に制御位相角に対する電力変換効率の変化を示す。制御位相を大きくしていくと効率が低下する傾向が確認できる。特にハードスイッチングの場合には、位相差が大きくなるに従い、左側レグ (Leg1) で遮断する電流が大きくなるためスイッチング損失が増加し大きく効率が低下している。これと比較して ZCS 回路の場合には、位相差制御時における効率の低下は大幅に抑制されソフトスイッチングによる効率改善の効果が確認される。また、提案回路の効率は、制御位相の大きくなる領域で従来型と比較して 3% 程度と僅かではあるが改善されていることが確認された。しかしながら、位相差の少ない領域では、ハードスイッチング方式の効率がソフトスイッチングを上回る点が見られる。今回の実験では、逆阻止と還流ダイオードに SiC ダイオードを用いているが、Si ベースのファストリカバリダイオードと比較すると順方向電圧降下が大きく、効率に悪影響を与える^[12]ことが判っている。位相差制御量が大きく出力を絞る場合においては、SiC の有効性が明らかとなるが制御位相が少ない場合には、順方向電圧降下による損失の影響が表れてくる。

逆阻止ダイオードの位置を変更したことによる損失への影響は、図 9 に示した通りとなる。この図は、位相差 90° における各部損失の実測値を示したものである。主スイッチにおけるスイッチング損失と導通損失は、共に減少していることがわかる。導通損失が低下した原因は、循環電流が減少したことによると考えられる。循環電流はインダクタ電圧を含む各部の電圧条件により発生するが、ダイオード位置の変更により順方向電圧降下の増加が循環電流を抑制するためである。逆阻止ダイオードは、従来方式も電力供給時には必ず経路に存在するため、変換効率に影響しない。また、スイッチング損失の低下は、ドレインソース電圧の抑制効果によると思われる。

これらのことから、提案の ZCS 回路方式を用いた電力変換システムにおいて高効率化を図るには、SiC ダイオードの順方向電圧降下が高いことを考慮して入力電源電圧を上げる等の設計が必要となる。さらに、その他の損失に含まれている高周波トランスの損失が比較的大きいものと考えられることから、高出力化を図るには再設計が必要と考えている。

最後に、位相差に対する出力電力特性を図 10 に示す。制御位相の変化に伴って連続的に出力電力が制御されていることから、出力電力制御が実現されていることが確認される。

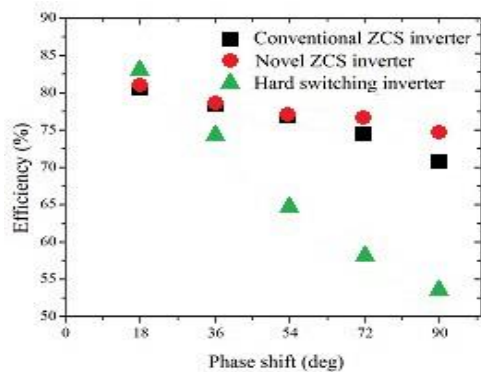
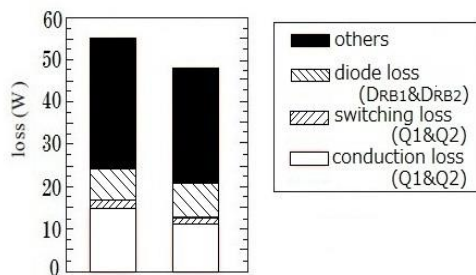


Fig. 8. Characteristic Curves of Phase Shift Angle - Power Conversion Efficiency



左) 従来形 ZCS 方式 右) 提案形 ZCS 方式

Fig. 9. Measured Losses in the ZCS Inverter

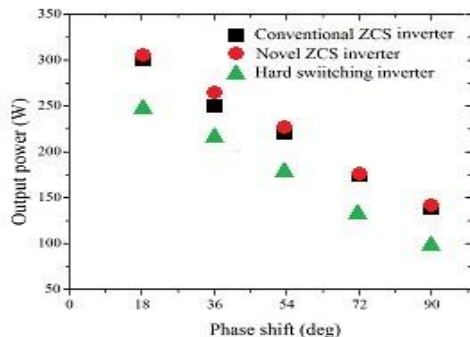


Fig. 10. Output Power Control Characteristics

4. まとめ

本論文では、MHz 帯域でのスイッチングに対応した電力制御機能を有する位相差制御方式 ZCS インバータについて検討を行った。これまで提案してきた ZCS スwitching 方式では、スイッチングデバイスの逆導通ダイオードで発生するリカバリ損失防止を目的として逆素子ダイオードを設けてきたが、スイッチ端子電圧が上昇する問題点があった。これはスイッチング損失を増加させる要因となることや電流経路上の改善すべき問題点であることを述べ、逆阻止ダイオードの位置を変更した新しい ZCS 回路の提案を行った。また、試作実験により回路変更の有効性を確認した。これらの結果より、ZCS 用インダクタと短絡防止用インダクタによりターンオンとターンオフ双方で ZCS 動作をすること、ダイオードの位置を変更するこ

とによりスイッチングデバイスの端子間電圧を抑制可能であることを示した。逆素子ダイオード位置変更後も位相差制御時の電力制御特性は変化せず、さらに効率の改善が期待される回路方式であることがわかった。以上のことから、提案の位相差制御方式 ZCS インバータは 1MHz 以上の高周波において高効率な電力変換を実現可能なインバータ方式として有効であるといえる。また電力制御機能を有することから、電源電圧制御のための DC-DC コンバータが不要であり、システム全体の小型・軽量化にも効果があると考えられる。

References

- (1) 安藤晃, 服部邦彦, 犬竹正明: 「VASIMR 型プラズマ推進機の研究開発状況と課題」, 2005 年度宇宙関連プラズマ研究会講演集, Proceedings of Space Plasma Symposium, pp. 64-69, (2005)
- (2) 安藤晃: 「有人宇宙探査に向けた大電力プラズマ推進機開発への挑戦」, プラズマ核融合学会誌, Vol. 83, No. 3, pp. 276-278, (2007)
- (3) 林善史, 若林治樹, 中本聡, 八坂保能, 竹野裕正: 「回転電磁界を用いたプラズマの生成と加熱に関する研究」, 電気関係学会関西連合大会, G1- 10, (2011)
- (4) 西津昌悦, 松尾浩之, 米森秀登, 八坂保能: 「回転電磁界型アンテナ用位相可変制御高周波インバータの回路方式と制御特性」, 電気関係学会関西連合大会, G4-29, (2011)
- (5) 上杉喜彦, 近藤健二, 他: 「プラズマ生成・制御のための高速・高機能インバータ電源とその特性」, プラズマ核融合学会誌, Vol. 79, No. 10, pp1062-1077, (2003)
- (6) 今井貴博, 澤田博之, 他: 「インバータ式高周波電源を用いたプラズマ加熱時の加熱特性」, 電気学会論文誌 A, Vol. 120-A, No. 7, pp. 768-774, (2004)
- (7) 井関利英, 白川真也, 他: 「可変周波数機能を持つゼロ電圧ソフトスイッチング RF インバータ」, 電子情報通信学会技術報告, EE98-84, (1999)
- (8) 渡辺修治, 中岡睦雄, 岡崎良夫, 他: 「チェビシェフ型ローパスフィルタを持つ 2MHz-ZVS 高周波共振インバータとその運転安全動作パラメータ領域」, 電気通信情報学会 信学技報, PE95-48, pp. 53-60, (1996)
- (9) 上杉喜彦, 近藤健二, 他: 「インバータ電源を用いたプラズマ生成・加熱・制御」プラズマ核融合学会年会予稿集, No. 19, p83, (2002)
- (10) 金本竜哉, 田中泰志, 松尾浩之, 米森秀登, 八坂保能: 「ZCS 型高周波インバータの動作特性と損失要因に関する研究」, 電気関係学会関西連合大会 G4-16. pp498-500, (2010)
- (11) H. Matshuo, H. Yonemoti, Y. Yasaka, "Phase-shift controlled zero current switching high-frequency inverter in the MHz frequency range", Proc. of Int. Conf. PCIM 2010, 24C2-5
- (12) 金本竜哉, 田中泰志, 松尾浩之, 米森秀登, 八坂保能: 「高周波 ZCS インバータ回路の動作とソフトスイッチング特性について」, パワーエレクトロニクス学会論文誌, Vol. 36, JIPE-36-09, pp. 89-94, (2011)