



# 並列計算機システムに関する研究－ブロードキャストメモリ結合による多重プロセッサシステムについて－

小畑, 正貴

---

(Degree)

博士 (学術)

(Date of Degree)

1985-03-31

(Date of Publication)

2014-02-28

(Resource Type)

doctoral thesis

(Report Number)

甲0523

(URL)

<https://hdl.handle.net/20.500.14094/D1000523>

※ 当コンテンツは神戸大学の学術成果です。無断複製・不正使用等を禁じます。著作権法で認められている範囲内で、適切にご利用ください。



|         |  |
|---------|--|
| 氏名・(本籍) | こ はた まさ き<br>小 畑 正 貴 (兵庫県)                                 |
| 学位の種類   | 学 術 博 士  |
| 学位記番号   | 学博い第56号  |
| 学位授与の要件 | 学位規則第5条第1項該当   |
| 学位授与の日付 | 昭和60年3月31日   |
| 学位論文題目  | 並列計算機システムに関する研究<br>— ブロードキャストメモリ結合による多重プロセッサ<br>システムについて — |
| 審査委員    | 主査 教授 前 川 禎 男<br>教授 瀬 口 靖 幸 教授 平 野 浩太郎                     |

### 論 文 内 容 の 要 旨

近年における半導体技術・集積回路技術の発達により、電子計算機の性能は飛躍的に向上している。しかしながら、計算機の応用分野の拡大と、対象問題の大規模化は、さらに高速の計算機を要求している。

こういった要求は特に数値計算の分野において強く、いわゆるパイプライン処理を用いたスーパーコンピュータが現在のところ広く利用されている。ところがパイプライン処理のみによるシステムは処理の流れが単一であるため、

- (1) 不規則な処理に対しては十分な効果が発揮できない。
- (2) パイプラインによる並列化には限界があり、飛躍的な高速化は望めない。

などの点で限界がある。

並列計算機システムは、問題を複数の部分に分解し、複数の計算機によってこれらを並列に処理しようとするものであり、次の点で注目を集めている。

- (1) プロセッサ数を増加させることにより、原理的にはいくらかでも並列度を増すことができる。
- (2) VLSI化によるコストの低下と超多重化の可能性が出てきた。
- (3) 処理に柔軟性があり、多くの問題に幅広く対応できる。

そして、マイクロプロセッサの出現をきっかけとして、このような可能性を持つ並列計算機システムが各所で試作されるようになってきている。

本研究では、ブロードキャスト(放送)メモリと呼ぶ特種なメモリシステムによって結合された3つ

の並列計算機システムを提案し、それぞれに対する行列計算の並列処理方法を示してその有効性を明らかにした。特に、最も基本となるシステムに対しては16ビットマイクロプロセッサを用いて試作を行った。

本論文は以下のような構成になっている。

第1章の緒論では、並列計算機システムの意義と背景、および研究の動向について述べた。また、実用化に対する課題として

- (1) プロセッサ間の結合方式
- (2) 並列計算アルゴリズムの開発
- (3) 並列処理の記述と実行の方法

をあげ、未解決の部分が多いことを述べた。そして本研究で提案するシステムが、全プロセッサに対するデータの放送（ブロードキャスト）機能の中核とするものであることを述べた。

第2章では、まず並列計算機設計に必要な基本事項をまとめた。ハードウェアについては各種結合方式の持つ特徴をまとめ、ソフトウェアについては並列処理を制御するのに必要な基本機能をまとめた。次にブロードキャストメモリの構造と動作を示し、ブロードキャストメモリ結合形並列計算機システムの試作に対して、次のような方針を定めた。

- (1) 数値計算を対象にする。
- (2) バス結合方式を採用する。
- (3) アクセス競合の低減のため、3種類のメモリを用意する。
- (4) オペレーティングシステムにはCP/M-86を採用する。
- (5) 並列アルゴリズムの記述と実行のため、数値計算向きの並列プログラミング言語を開発する。

最後に、シミュレーションによって、試作機に用いるメモリシステムの基本的な動作と性質を明らかにした。

第3章では、まず試作システムの詳細を述べた。ハードウェアでは、特に、ブロードキャストメモリを実現するためのバス構造について詳述した。ソフトウェアでは、試作機上に開発した並列プログラミング言語のもつ機能と、その処理系について述べた。次に、連立方程式の解法であるガウス消去法と共役勾配法を取り上げ、並列計算技法と実行結果を示し、シミュレーションによって動作解析を行った。そして最後に、次のような結論をまとめた。

- (1) ブロードキャストメモリはバス結合の欠点であるアクセス競合の問題に対して有効であることが確認できた。
- (2) 試作機で採用したバス構成は製作が容易で、実現性が高い。
- (3) ここで開発した並列プログラミング言語は、数値計算問題の記述と実行に対して十分な能力を持つ。
- (4) 並列処理の効果を簡単に得る方法として、次の手法が有効である。
  - (a) データを分配しておく、
  - (b) 自分の分担に対して各自が直列的に計算を進める。

(5) プロセッサ台数が極端に多くなると制御方式を変える必要がある。

第4章では、マトリクスブロードキャストメモリ結合形並列計算機システムを提案し、 $n$ 元連立一次方程式をガウス消去法あるいは修正コレスキー法を用いて $O(n)$ 時間で解く可能性を示した。また、このシステムの構造上の特徴を有効に活用することにより、行選択と行入れ替えを伴うガウス消去計算を $O(n \log_2 n)$ 時間で計算できることを示した。これによって、このシステムがMIMD型システムを持つ柔軟性をそこなうことなく大規模化への対応が可能であることを示した。

第5章では、3つめのシステムとして、BCプロセッサアレイを提案した。このシステムは、ブロードキャスト用端子とパイプライン用端子とを合わせ持つ演算プロセッサ（BCプロセッサ）を構成要素とする。そして、このシステムによって、 $n$ 次の帯行列に対する行列ベクトル積・行列積・LU分解・ガウス消去法・修正コレスキー分解・三角方程式の計算をいずれも $n$ ステップで実現できることを示した。最後に、BCプロセッサアレイは構造が単純でVLSI向きであることから、超多重化に対応できることを述べた。

第6章の結論では、本論文を総括し、並列計算機の実用化の可能性とそれに対するブロードキャストメモリの有効性を論じ、今後の課題について述べた。

## 論文審査の結果の要旨

計算機の応用分野の拡大と対象となる問題の大規模化はより高性能な計算機システムを要求している。処理の高速化には大別して各種基本演算素子の改良と、アーキテクチャ面での新方式の開発という二つの大きい流れがある。新素子の開発の成果は段階的であり、ジョセフソン素子の開発等期待される技術はあるもののそれぞれの素子には性能に限界がある。一方、アーキテクチャ面での改良は未だ残された分野であり、本論文が取扱った並列計算機システムはこの方面からのアプローチの有力なものである。

並列計算機システムは解決すべき問題を複数の部分に分解し、複数の計算機（プロセッサ）によって問題を並列に処理しようとするものであり、次の点で注目される。すなわち、① プロセッサ数を増加させることにより、原理的にはいくらかでも並列性を増すことができ、全体として高速化がはかれる。② 最近の半導体集積回路技術の進歩を吸収し、VLSI化し、超多重化とコスト低下の可能性がある。③ 処理に柔軟性があり、多くの問題に幅広く対応できる。などである。

この論文はこの並列計算機の一方式として、ブロードキャストメモリ（情報の一斉転送可能なメモリ）を採用する方式を中心として論じたもので、この方式の基本形のほかに、拡張・発展させた2種のシステムを提案し、そのアーキテクチャの構造を示し、並列計算アルゴリズムと並列計算用言語を開発し、また、一部シミュレーションによってこれらの方式の有効性を明らかにしている。さらに基本形については実際に16ビット形マイクロプロセッサを用いて試作し、性能評価を行い、その有用性を実証している。ここで主としてとりあげた問題は行列演算を中心とするもので、この分野の各種の解法について検討している。

本論文は以上の研究の結果をまとめたもので、第1章では並列計算機システムの意義と研究の背景についてのべ、この研究がブロードキャストメモリ方式を対象とした理由についてのべている。

第2章では、本論文でとりあげるブロードキャストメモリ結合形並列計算機システムの基本形的设计についてのべている。その設計方針はつぎの通りである。① 数値計算を対象とする。② バス結合方式を採用する。③ アクセス競合の低減のため、3種類のメモリを用意する。④ OSにCP/M 86を採用する。⑤ 並列計算アルゴリズムの記述と実行のため、数値計算向きの並列プログラミング言語を開発する。

第3章ではブロードキャストメモリ結合形並列計算機システムの試作の結果を、ハードウェア及びソフトウェアの両面にわたって詳細に示し、試作機に連立一次方程式の計算アルゴリズムを適用してその有用性を実証している。

第4章では超多重化の一試案として、前章に示した並列計算方式を2次元に拡張したマトリクスブロードキャストメモリ結合形並列計算機システムを提案し、 $n$ 元連立一次方程式をガウス消去法あるいは修正コレスキー法を用いて $O(n)$ 時間で解ける可能性を示している。

第5章ではまた、さらに発展させたシステムとしてブロードキャスト用端子とパイプライン端子とを合わせ持つ演算プロセッサ(BCプロセッサ)を構成要素とするBCプロセッサアレイを提案し、このシステムによって各種行列演算を行うアルゴリズムの考察とその性能評価を行っている。

以上の様に本論文はブロードキャストメモリ結合形の多重並列計算機システムの3つの新しい方式を提案し、試作機を通じてその性能の優れていることを実証し、この種の計算機の方式設計に関して貴重な知見を得たとして、高く評価できる。

この種の計算機は今後の高度情報化社会における高性能な情報処理システムの実現の一構成要素として将来性が期待される。

本論文中に示された研究内容は情報工学、電子工学、システム科学、その他情報処理を必要とする極めて多くの分野に寄与するところが大きいと考えられる。よって本論文提出者小畑正貴は学術博士の学位を得る資格があると認める。