



分散協調型生産スケジューリング手法の半導体製造における実用化に関する研究

黒瀬, 伸二

(Degree)

博士 (工学)

(Date of Degree)

2013-03-25

(Date of Publication)

2013-05-08

(Resource Type)

doctoral thesis

(Report Number)

甲5772

(URL)

<https://hdl.handle.net/20.500.14094/D1005772>

※ 当コンテンツは神戸大学の学術成果です。無断複製・不正使用等を禁じます。著作権法で認められている範囲内で、適切にご利用ください。



(別紙様式 3)

論文内容の要旨

氏 名 黒 瀬 伸 二

専 攻 情報知能学専攻

論文題目 (外国語の場合は、その和訳を併記すること。)

分散協調型生産スケジューリング手法の半導体製造における 実用化に関する研究

指導教員 貝 原 俊 也 教 授

(注) 2, 000 字～4, 000 字でまとめること。

1980年代後半から1990年代前半にかけて、計算機の高速・高性能化、並びにウィンドウシステムに代表されるソフトウェアの目覚ましい発展により多種多様なシミュレータが比較的容易に利用できる環境が整った。それ以降現在に至るまで様々な業種・分野の生産スケジューリング問題において、如何に有効的に活用するべきかが盛んに研究されてきた。

半導体製造においても、数千億円規模に及ぶ半導体前工程（ウェハプロセス）への投資を最適化、且つ最大限装置を有効利用することを主目的に実用化の研究を進めたものの、1000台近い装置に数千個のジョブが組合さるだけではなく、同じ装置で複数の工程を処理するという複雑性も合わせ持ち、組合せ問題としては大規模過ぎるため、その適用範囲は、ボトルネック装置の稼働率最大化などの局所的な最適化に止まり、実用化という観点からも生産ライン建設時に必要な装置台数を検証するなど限定的利用であった。

1990年代初頭にメモリ事業において世界市場を席卷した日本半導体産業も、台湾企業を代表とするファウンドリ、欧米企業のファブレスといった新しいビジネスモデルの台頭に押され、その多くが撤退を余儀なくされた。これに対し日本企業は、得意とする複合化技術で差別化できると考えたSoC (System on Chip) 事業に将来を見出そうとした。

従来の主要製品であるメモリ製品は少品種多量生産であり、スケジューリング問題の課題もスループットおよび装置稼働率の向上と単純で、生産ラインのボトルネック装置を対象としたディスパッチングルールが有効に機能していた。

しかしながら近年の主要製品であるSoC製品は、ライフサイクルが数ヶ月から半年程度、仕様や需要が短期間に変化するために多品種少ロット生産となり、生産性が著しく低い上に、ボトルネックとなる装置もプロダクトミクス次第で容易に遷移してしまうため、従来の局所的な最適化だけでは、生産効率の最大化、製造コストの削減、TAT (Turn Around Time) の短縮といった課題が解決できなくなってきた。また、ロットが最小化することで装置を有効利用することが更に難しくなっている。

一方で、事業継続のための投資、すなわち新しい工場の建設や生産能力拡張の大部分を占める製造装置の購入費用を抑制することを目指し、従来企業別に特殊仕様のため更に高額となっていた製造装置仕様の世界標準化を推進した結果、現在では半導体製造、特に半導体前工程においては装置を購入して並べれば一般製品が比較的容易に製造できる程、装置利用技術に関する標準化が進むに至った。その上、信頼性をそれ程必要とされない民生品への半導体利用が拡大したことなどにより、2010年前後にはSoC製品の低価格化が一挙に進み、労働生産性の高い韓国企業や台湾企業にシェアを奪われ、製造業としてのSoC事業そのものが成り立たなくなってきた。欧米企業が早く工場を切り離しファブレスの設計企業に特化して行ったこともこの流れを加速させた。

こうしたビジネス環境の変化の中、半導体後工程においても、製品の更なる微細化やコストダウンにおいて製造技術力への要求が高まり、顧客に一番近い工程であることから、生産スケジューリングの必要性に対する認識が急速に高まってきた。

本論文では、半導体製造の生産スケジューリング業務において、これまでに唯一実用化されたとと言えるディスパッチングルールを用いたボトルネック装置など一部装置における最適化だ

(氏名：黒瀬 伸二 NO. 2)

けでは解決できない、生産ライン全体の効率化を目的として、現実の生産ラインで実用化可能な生産スケジューリング手法についての研究を行った。

第2章では、半導体製造を構成する3つに大別される製造工程(前工程、組立工程、テスト工程)それぞれの特徴を整理し生産スケジューリングにおける課題を明確にした。それらの解決策の中で未だ解決困難で先行研究の少ない大規模モデルにおける実用化に向けての解決策として、製造に限らず様々な分野の最適化問題での研究が盛ん、且つ、現実生産ライン規模の大規模モデルでの最適化に対して可能性を見出した分散協調型スケジューリング手法の一つであるラグランジュ分解・調整法の適用を提案した。

第3章では、第2章で提案したスケジューリング手法につき、リエントラントを特徴とする半導体前工程生産ラインを抽象化した小規模モデルにおいて、提案したスケジューリング手法を用いて効率の良い生産スケジュールが作成できること、および、従来手法のディスパッチングルールと比較して有効であることを確認した。その中で、半導体製造の特徴でもある代替装置が多いことが最適化計算において解決すべき大きな課題になること、課題解決のためにはアルゴリズムの改善が有効であるが、DPによる部分問題解法のアルゴリズム改善はメリットよりも計算時間悪化のデメリットの方が大きいこと、一般には最適とされないリストスケジューリングによる実行可能スケジュール作成のアルゴリズム改善により、高速且つ精度の高い解を算出できることを確認した。また、初期パラメータが解精度ならびに計算時間に大きく影響していること、ラグランジュ乗数の更新には、単調非減少法の方が、劣勾配法よりも比較的高速に解法できることも確認した。

第4章では、第3章の小規模モデルにおいて有効性を確認した提案手法を、半導体前工程を抽象化した大規模モデルへ適用、第3章で提案した解精度の改善に効果的なリストスケジューリングのアルゴリズムに更に改善を加えることで、現実生産ライン規模の大規模モデルにおいても提案手法が有効であることを数値実験により確認した。また実用化に向けての大きな課題となる計算時間の内訳を分析、計算時間短縮のための方向性を示した。

第5章では、第4章までに確立した大規模モデルにおける生産スケジューリングの最適化手法を、生産能力の大きな装置を複数品種が共用し、段取り時間を必要とする品種切り替えが頻繁に行われることを特徴とする現実の半導体後工程生産ラインに適用し従来手法と比較して有効であること、計算時間は多少増加するが実時間内での計算が可能であることを数値実験により確認した。

以上により本論文は、分散協調型スケジューリング手法の一つであるラグランジュ分解・調整法を用いて、現実の半導体生産ラインを対象とした大規模モデルにおいて、実用的な計算時間で生産ライン全体を効率化する生産スケジュールが作成できることを示した。

(別紙1)

論文審査の結果の要旨

氏名	黒瀬 伸二		
論文題目	分散協調型生産スケジューリング手法の半導体製造における実用化に関する研究		
審査委員	区分	職名	氏名
	主査	教授	貝原 俊也
	副査	教授	多田 幸生 印
	副査	教授	白瀬 敬一
	副査		
			印
要 旨			
<p>日本の半導体製造業が力を入れている SoC (System on Chip) 製品は比較的寿命が長く、少品種多量生産型のメモリ製品とは異なりライフサイクルが数ヶ月から半年程度と短いという特徴があり、その仕様や需要が短期間に変化するため多品種少ロット生産となる。また、ロットサイズが最小化されることにより装置を有効利用することが非常に難しくなるため、臨機応変なまとめ生産やきめ細かなディスパッチング、ライン全体を対象とする大規模モデルへの対応などを実現するためには、様々なスケジューリング技術を融合させることが不可欠である。こうした半導体産業における環境変化の中、半導体生産の後工程においても、装置の標準化が前工程と比較してかなり遅れているため差別化技術になってきていることに加え、顧客に一番近い工程であることから、生産スケジューリングの必要性に対する認識が高まっている。</p> <p>このような諸課題を解決するために、本論文では、半導体製造の生産スケジューリング業務において、これまでに唯一実用化されたと言えるディスパッチング手法を用いたボトルネック装置など一部装置での部分的な最適化だけでは解決できない生産ライン全体の効率化を目的として、現実の生産ラインで実用可能な生産スケジューリング手法についての研究を行っている。</p> <p>まず第1章では、本研究の背景として、日本の半導体産業が直面する状況についてその歴史的なサーベイも踏まえ整理を行っている。次に、本研究の目的として、生産ラインにおけるボトルネックなどの一部装置のスケジューリング最適化を実施するディスパッチング手法では解決が困難な、生産ライン全体を効率化するための生産スケジューリング手法を提案し、実際の生産ラインでの生産スケジューリング業務において実用化することを説明している。</p> <p>次に第2章では、半導体製造を構成する3つに大別される製造工程(前工程、組立工程、テスト工程)に関し、それぞれの特徴を整理した後、生産スケジューリングにおける課題を詳しく調査し明確化している。そしてその解決策として、半導体製造への適用に関する先行研究は少ないが、製造に限らず様々な分野の最適化問題での研究が盛んであり、かつ現実生産ライン規模の大規模モデルにおける最適化に対して可能性が注目されている分散協調型スケジューリング手法について説明している。そして、その代表的な手法の一つであるラグランジュ分解・調整法について、半導体製造ラインへの適用を提案している。</p> <p>第3章では、第2章で提案したスケジューリング手法について、リエントラントを特徴とする半導体前工程生産ラインを抽象化した小規模モデルを対象に、効率の良い生産スケジュールが作成できること、および、従来手法のディスパッチングと比較して有効であることを確認している。その中で、半導体生産の特徴でもある代替装置が多いことが最適化計算において解決すべき大きな課題になること、解の精度を改善するためにはアルゴリズムの改善が有効であるが、動的計画法(DP)による部分問題解法のアルゴリズム改善はメリットよりも計算時間悪化のデメリットの方が大きいこと、一般には最適とされない実行可能スケジュール導出のためのリストスケジューリングのアルゴリズムを改善することで、高速且つ精度の高い解を算出することが可能であることなどを確認している。また、初期パラメータが解の精度ならびに計算時間に大きく影響していること、およびラグランジュ乗数の更新には、劣勾配法よりも単調非減少法の方が比較的高速に求解ができることなどを確認している。</p> <p>次に第4章では、第3章の小規模モデルにおいて有効性を確認した提案手法を、半導体前工程を抽象化した大規模モデルへ適用し、第3章で示唆した解精度の改善に効果的なリストスケジューリングのアルゴリズムを具体的に提案し、現実生産ライン規模の大規模モデルにおいても提案手法が有効であることを数値実験により確認している。また、実用化に向けての大きな課題となる計算時間の内訳を分析し、計算時間短縮のための方向性を示している。</p>			

氏名	黒瀬 伸二
----	-------

第5章では、第4章までに確立した大規模モデルにおける生産スケジューリングの最適化手法を、生産能力の大きな装置を複数品種が共用し、段取り時間を必要とする品種切り替えが頻繁に行われることを特徴とする現実の半導体後工程生産ラインに適用している。そして、従来手法と比較し有効であること、計算時間は多少増加するが実時間内での計算が可能であることなどを数値実験により確認している。そして、分散協調型スケジューリング手法の一つであるラグランジュ分解・調整法を用いることで、現実の半導体製造における生産スケジューリング業務に関して、前工程・後工程を含む生産ライン全体の効率化ができることを確認している。

最後に第6章では、本研究で得られた成果をまとめるとともに、今後の課題や展望についてまとめている。

以上のように本論文は、半導体製造を対象に、ボトルネックなどの一部装置のスケジューリング最適化を実施するディスパッチング手法では解決が難しい生産ライン全体を効率化するための生産スケジューリング手法を示すとともに、実際の生産ラインにおける生産スケジューリング業務の実用化に向けた新しい方法論を提案しており、今後の半導体製造業における生産管理手法の革新に大きく貢献する研究内容である。よって、学位申請者の黒瀬伸二は、博士(工学)の学位を得る資格があると認める。