



プラズマ生成用電源としての高周波インバータシステムに関する研究

松尾, 浩之

(Degree)

博士 (工学)

(Date of Degree)

2014-09-25

(Date of Publication)

2015-09-01

(Resource Type)

doctoral thesis

(Report Number)

甲第6216号

(URL)

<https://hdl.handle.net/20.500.14094/D1006216>

※ 当コンテンツは神戸大学の学術成果です。無断複製・不正使用等を禁じます。著作権法で認められている範囲内で、適切にご利用ください。



博士論文

プラズマ生成用電源としての高周波 インバータシステムに関する研究

平成26年7月

神戸大学大学院工学研究科

松尾 浩之

内容梗概

本論文は、プラズマ生成用電源に高周波インバータを適用することにより高効率かつ容易な制御方式にて電源システム全体の小型化および高性能化の実現をめざしたものである。インバータにはソフトスイッチング技術を適用し、その最適な構成および制御方式に関する研究結果についてまとめたものである。特に、MHz帯域でソフトスイッチング動作が可能な回路方式としてSiC (Silicon Carbide) ダイオードとZCS (Zero Current Switching) インダクタを用いた回路方式を提案し、位相差制御によりインバータシステム単体で広範囲に電力制御が可能であり、かつ電力変換効率の向上に寄与する変換方式であることをシミュレーションにより比較・検討を行っており、その有効性について試作実験結果より議論している。本論文の構成は以下の通りである。

第2章において、適用対象であるプラズマ及びプラズマ生成に要求される電源について述べている。本章では、プラズマ生成用電源としてインバータ電源を適用するための各種の技術的検討を行っている。まず、プラズマの生成に利用される技術と原理について議論し、主として本論文で取り扱う ICP (Inductively Coupled Plasma) プラズマ負荷が回路解析上、電氣的等価回路として取り扱うことが可能であり回路シミュレーション上の議論に問題が無いことを説明している。シミュレーション解析時において取り扱う負荷として2次側にプラズマ抵抗が接続されたトランスを等価回路として用いることにより、インバータ回路の動作解析・議論が比較的容易となる。またプラズマ生成の高効率・高性能化を実現するために必要となるインバータ技術とその適用時において発生する高周波化に伴う課題を整理して述べている。また、電力変換装置のスイッチング化において問題となる MHz 領域におけるスイッチング損失増加の解決方法として、ソフトスイッチング技術の適用を検討し、その効果について議論している。これらに加えて、ソフトスイッチングの実現回路として共振インバータタイプが適用可能であり、今後のパワー半導体デバイスの開発動向を見据えた上で、MHz への対応には ZCS 共振タイプと位相差制御を用いた回路が有効であることに言及している。

第3章において、本研究において提案する位相差方式 ZCS インバータについて述べている。高周波帯域で動作可能な MOSFET (Metal Oxide Semiconductor Field Effect Transistor) を主スイッチとし、プラズマ生成用電源として適用するための ZCS インバータ回路を提案する。インバータ単体での電力制御と MHz 電源

への適用についてのスイッチング特性、制御特性についての検討を行う。提案回路に関しては回路動作の検討後、シミュレーションおよび実機での動作実験を行い、その有効性について確認している。プラズマ負荷は、状態によって大幅に負荷変動することが予想されるため、通常使用される位相差制御方式では、ソフトスイッチング動作が保証されない危険性がある。急速な負荷変動は、共振形の高周波インバータのソフトスイッチング条件を簡単に逸脱させる。このため、瞬時電流検出回路と遮断動作を行うゲートブロック回路を含む保護回路が必要となるが、MHz 領域では、フィードバック時の遅延時間が大きな妨げとなり、ほとんどの場合には効果を発揮しないと考えて差し支えない。このため、本論文で取り扱う位相差制御 ZCS インバータは、共振電流のゼロ電流ポイントを検出し同期してスイッチング動作を行う共振電流追尾方式による位相差制御を行うことを基本として構成されている。本文中では、提案の制御回路の有効となる点をシミュレーション解析結果と試作実験結果の双方から評価・検討を加えており、高周波スイッチング領域における高効率電力変換装置実現のための有効な方式の一つであることを明らかとしている。

第4章において、2重直列共振インバータ回路の特徴について述べる。前章にてZCS動作および位相差制御を用いた回路を提案し、その有効性について議論したが、電力制御のための制御位相が大きくなるに従って、出力周波数が低下する現象が発生する。これは、瞬時電流追従形の位相差制御を行う高周波共振形インバータに共通する制御特性であり、従来は使用目的が誘導加熱を含む高周波電力直接利用の電力変換分野に用いられてきた方式であるため、特に大きな問題とならず議論されてこなかった背景がある。しかしながら、プラズマ生成・加熱等の応用分野においては、出力周波数が変動すると電力変換装置の変換効率の低下だけでなく、プラズマ生成・維持に失敗する可能性も考えられる。そこでこの章では、瞬時電流追従形の位相差制御インバータの周波数変動の要因について検討すると共に、それを抑制し周波数の安定化を実現するための2重直列共振形の回路構成を用いた新しい共振回路構成を提案し、シミュレーションによりその効果について確認している。また、ここで提案する共振回路構成は、従来の共振形インバータの回路構成とは異なる構成であり、設計方法・方針について議論・検討されてきたことが無い。本章では、2重共振回路を有する共振形インバータの設計方法について言及し、さらなる高周波化が必要となった場合に有効となる設計指針を与えようとするものである。ここで議論している回路構成とその有効性については、提案した回路を試作し、動作実験を

行いその有効性について確認している。これらの結果から、従来回路が周波数を安定化するには高い共振インピーダンスを実現する必要があるが、十分な効果を得られていないことを指摘し、提案方式が2重の共振回路系を設計する必要があるものの、比較的低い共振インピーダンスで高い合成共振インピーダンスが実現され2重化した効果と相まって良好な周波数安定性が得られることを明らかとしている。

第5章において、回転電磁界型アンテナに対応した2出力位相可変高調波インバータ回路の方式について述べる。前章で述べてきたように、近年では新型半導体材料としてワイドバンドギャップ半導体材料を用いたスイッチングデバイスの実用化が視野に入る状況となってきた。これらのデバイスは、高周波スイッチングの実現に大きな可能性を秘めているだけでなく、その特性上、高い耐電圧性能と共に低電圧領域では極めて低い接合容量を実現する可能性を持ったものである。ソフトスイッチング方式において、使用されるスイッチングデバイス（MOSFET）の出力容量の大きさはスイッチング特性に大きな影響を及ぼすファクターの一つであり、その低減が可能であるならば主回路方式の設計方法にも大きな影響を与えるものである。本章では、そのような技術的背景を考慮して、高周波共振形のインバータ回路に適用可能なソフトスイッチング回路方式の新しい考え方について提案している。ここで取り扱っているソフトスイッチング回路方式は、従来の回路条件では実現が困難であったZCSとZVS双方を同時に実現する新しい回路方式であり、試作実験による検討が難しい。そこで、新たな回路方式の提案と動作原理について、シミュレーションにより検討すると共に、回転電磁界型アンテナへの適用時における高周波インバータ主回路の動作特性について供給電力・位相制御特性をシミュレーションによって評価した結果を示している。シミュレーション結果より、比較的高い結合係数を有する回転電磁界型アンテナ適用時においても、2出力可変の高周波電力供給機能が実現可能であることを示している。シミュレーションでは、出力容量の影響による循環電流の存在を考慮に入れてもハードスイッチングと比較して大幅に損失を低減しているためソフトスイッチング動作を実現していることを確認している。

第6章において、本研究を総括し結論を述べる。

目次

第1章. 緒論.....	1
第2章. プラズマ生成用電源.....	5
2.1 緒言.....	5
2.2 プラズマ電源 (MHz 電源) への適用技術.....	7
2.2.1 高周波誘導結合プラズマの発生原理.....	7
2.2.2 半導体デバイスの動向.....	9
2.2.3 高周波スイッチング時の問題点.....	11
2.2.4 ソフトスイッチング技術.....	17
2.3 高周波共振形インバータ回路.....	20
2.3.1 基本回路構成.....	20
2.3.2 高周波インバータの電力制御方法.....	22
2.4 共振型ソフトスイッチングインバータ回路.....	24
2.4.1 ZVS 方式インバータ.....	24
2.4.2 ZCS 方式インバータ.....	29
2.5 結言.....	33
第3章. 位相差制御 ZCS 高周波インバータ.....	34
3.1 緒言.....	34
3.2 位相差制御 ZCS 高周波インバータ回路.....	35
3.2.1 基本動作原理と特徴.....	35
3.2.2 位相差制御動作.....	37
3.2.3 回路動作.....	38
3.2.4 ターンオン時の ZCS 動作.....	40
3.3 シミュレーション評価.....	41
3.3.1 インダクタ L_s による還流電流.....	43
3.4 実験結果.....	45
3.5 結言.....	49
第4章. 2重共振回路を用いた位相差制御 ZCS インバータ.....	50
4.1 緒言.....	50
4.2 位相差制御 ZCS 高周波インバータの回路の問題点.....	51
4.2.1 従来回路.....	51
4.2.2 共振周波数低下の問題.....	52
4.3 2重共振回路を用いた位相差制御 ZCS インバータ回路.....	57
4.4 2重共振回路系の設計とシミュレーション結果.....	61
4.5 実験結果.....	69
4.5.1 回路構成.....	69

4.5.2 実験結果.....	69
4.6 プラズマ電源への適用について	73
4.7 結言	75
第5章. 准ソフトスイッチング方式2 出力位相可変高周波インバータ	77
5.1 諸言	77
5.2 回転電磁界型アンテナ	79
5.3 2出力位相可変高周波インバータ	81
5.4 ZVS・ZCS回路による准ソフトスイッチング回路	86
5.5 回路動作.....	90
5.5.1 ZCSスイッチング	90
5.5.2 ZVSスイッチング	91
5.6 シミュレーション評価.....	93
5.7 結言	96
第6章. 結論.....	97
付録.....	99
謝辞.....	101
参考文献	102
研究業績一覧.....	106

第1章. 緒論

整流ダイオード、パワートランジスタ、サイリスタなどの電力変換用半導体スイッチングデバイスは、微細加工技術を含む半導体製造技術の目覚ましい発展と共に飛躍的な性能向上を遂げてきた。これらのことから、半導体スイッチングデバイスの低損失化、高耐圧化、大電流化、高速化、並びに高機能化が実現され基本性能が大きく向上した。またCPU (Central Processing Unit) や各種センサー等の高速度/高精度制御処理関連システム、アモルファスやフェライト等の磁性・誘電材料の基本性能の著しい向上も相まって、あらゆる電力変換回路・システムの高機能/高性能化の実現に大きく寄与し、家電民生・産業応用をはじめとする広範な適用分野において大きな役割を果たしてきた。

高周波電力の直接利用を行う誘導加熱やプラズマ生成用電源等の産業応用分野において、スイッチング電力変換システムの高効率・大電力化が要求されていることもあり、スイッチングデバイスの研究・開発において、数MHz以上の超高周波領域で動作可能な大容量スイッチングデバイスの実現を目指した努力が続けられている。しかしながら、従来のシリコン(Si)を基盤材料とした半導体スイッチングデバイスの容量・周波数の性能向上は、微細加工技術等の半導体製造技術の限界に達しつつあると言われていることから、困難な状況にあると考えられる。このようなことから現在、注目されているものがシリコンカーバイド(SiC)、窒化ガリウム (GaN) やダイヤモンド (Diamond) 半導体等のワイドバンドギャップ半導体材料である。これらの半導体材料の物性より電力用半導体デバイスとしての性能指標を計算するとSiC (Silicon Carbide)とGaN (Gallium nitride) はほぼ同程度であるが、ダイヤモンドはこれらをも卓越する指標を示している。現在のところGaN-FET (Gallium nitride-Field Effect Transistor) による高周波スイッチング対応の評価が進められているものの総合的な評価は不十分であり、今後の研究開発の進展によるところが大きい。一方、SiCは基板の製造技術において10インチ基板が市販されるなどの背景により、SiC製のショットキーバリアダイオードやMOSFET (Metal-Oxide Semiconductor Field Effect Transistor) が市販され始めており、また電動車両用インバータとしての評価が進められようとする状況にあることから、他の新型半導体材料と比較するとその進展には著しいものがある[1-7]。

半導体材料としてのSiCは、Siと比較してバンドギャップが2~3倍、アバラン

シェ電界強度が10倍、飽和電子速度が2.5倍、熱伝導率が3倍という材料的な優位性を有している。そのため、SiCを材料としたスイッチングデバイスは、Siを材料としたものよりも高速スイッチングをおこなうことが容易とされ、高耐圧、低損失、高温動作が可能であると考えられている[4-8]。そのため、今後、SiCデバイスが電力変換用のスイッチングデバイスの主流となって行くことで、電力容量の向上とスイッチング周波数の高周波化にも期待される所であり、SiCデバイスの実用化を見据えた検討が主回路、ドライブ回路の両面から行われることが重要となる[6,9,10]。

一方で、大容量の高周波電源の応用分野として高周波誘導結合プラズマ(ICP)をはじめとするプラズマ生成・利用の分野は、高度情報化社会を支える産業・製造業界において重要性を増し、必要不可欠なものとなってきており、その適用範囲はLSI (Large scale Integration) 回路における微細加工、液晶ディスプレイパネル、太陽電池パネルの製造、有害物質の溶融、高温の溶解炉等、様々な分野に及んでいる。プラズマ生成用電源は、高速かつ高精度な電力制御が必要とされる一方で、更に小型で高効率、信頼性の高い高周波プラズマ生成用電源の実用化が求められている。現在は、高周波大容量のプラズマ生成用電源としては主にリニアアンプ方式電源が使用されているが、最高効率が50%程度とあまり高くない。また、損失により発生した熱を放熱・冷却する機構が必要となるため大型化するという問題もある。従来の半導体スイッチング方式のインバータ電源の適用を考えると、動作可能なMHz以下の低い周波数領域においてはプラズマの生成維持に必要な電力が数十から数百kWと非常に高く非常に大容量な電源となり、HF (High Frequency) 帯以上の高周波領域では数百Wと低いもののこの周波数帯で使用可能なスイッチングデバイスが存在しない。しかし、スイッチング技術やスイッチングデバイスの開発が目覚ましい発展をしていることを背景として、数MHz以下の周波数に限定されるものプラズマ電源へのインバータ電源の適用が検討されている[11-29]。

MHzのような高周波帯域では誘導熱プラズマの生成に必要な電力は小さくなるものの、高周波帯域でスイッチング方式を導入するにあたりいくつかの課題を解決することが必要である。まず一つ目にあげられることは、スイッチングデバイスであるパワーMOSFETのゲート駆動電力の増大である。MOSFETのゲート-ソース間の寄生入力容量を高速に充放電するとスイッチング周波数に比例してMOSFETのゲートドライブ電力は増大するため、ドライブ電力の低減をおこなうことが求められる[42,43]。二つ目にあげられることは、スイッチング損失の

問題である。MOSFETなどの半導体スイッチングデバイスは、スイッチング時に電流/電圧の過渡交差が存在する。この電流・電圧の積が熱に変換され損失となる。高周波帯域での動作時にはスイッチング回数が非常に多くなる。そのため、一回あたりのスイッチングに対して、ターンオン時間及びターンオフ時間の割合が大きくなり、ターンオン時ターンオフ時に発生する損失が無視できなくなる。さらにこの損失による熱エネルギーがスイッチングデバイスの定格を上回る場合にはデバイスが破壊される危険性もある。そのため、スイッチング損失が極めて小さくなるように対策をおこなう必要がある。これらに加えて、主回路をフルブリッジインバータ回路などのブリッジ方式で構成した場合、スイッチングレグのハイサイドの電位が電源電圧レベルで変動し、スイッチング時に発生する高 dv/dt によって高周波電界ノイズが発生し、そのノイズがドライブ回路を伝播して起こるスイッチング障害やEMI (Electric Magnetic Interference) ノイズが直接回路動作に悪影響を及ぼす点も大きな問題として挙げられる。

これらのスイッチングデバイスに関する問題点に加えてプラズマを負荷とすることによる技術的課題にも対応が求められる。プラズマは電気的にはトーチを介してトランスのように磁氣的に回路と接続していると考えられるが、プラズマはその状態に応じて負荷インピーダンスが変動するため、共振部の固有共振周波数が変動する事が考えられる。これにより共振周波数と回路のスイッチング周波数との間に差異が生じると、電力変換効率が低下する。電力変換効率が低下することに加えて、大電流を遮断せざるをえなくなり、スイッチングデバイスにかかるストレスが大きくなりデバイスが破壊される恐れがある。そのため、出力周波数を一定に制御できる電源が必要となる。

MOSFETの駆動回路や誤動作については、ゲート駆動回路の低損失化やノイズ耐量の向上として、駆動回路にリアクトルの挿入や共振回路を用いた回路について議論されている [3,10,42,43]。そのため、主回路のスイッチング損失および出力周波数の安定化について議論することが重要と考える。

インバータ回路を高効率で動作させるには、これらの問題を解消する回路方式が必要となる。これらの問題を解決する手法としてソフトスイッチング回路技術がある[13,19,27,30-34]。この方式は、通常用いられているハードスイッチングと違い、スイッチングデバイスのスイッチング過渡時における電圧または電流の立ち上がりを何らかの回路方式を採用することにより任意の傾斜を持たせ、電圧・電流積を減少させ損失を低減させる手法である。MHz帯域でのインバータでのソフトスイッチングの適用についても各種の方式が研究されている。ZVS

ソフトスイッチングインバータと入力電圧可変制御やPWM(Pulse width modulation) 制御を適用した研究[14,15]では、2MHzでのソフトスイッチング動作の確認がなされている。しかし、システムの大型化、総合効率等については言及されていない。またPLL(Phase Lock loop) 制御と組み合わせ研究では、同じく2MHzでのソフトスイッチングを確認しているが、制御範囲に制限がある[11-13]。

本論文において提案するインバータ回路は、出力周波数変動に対応し、インバータ単体で広範囲な制御と全領域においてソフトスイッチング動作する電流追尾型の位相差制御ZCSインバータを提案し、評価・検討をおこなった。この回路方式の動作原理については本文中で詳しく述べる。また特性評価はシミュレーション並びに実験により行っており、ソフトスイッチング動作と出力電力制御が容易に行えることを確認した。さらに、提案した位相差制御ZCSインバータの根本的な課題である電力制御時の出力周波数低下に対して、主共振部にLC直列共振回路を2直列接続した発展型の回路トポロジーを採用することで位相差制御ZCSインバータの基本特性を踏襲したまま、出力周波数の低下を抑制させることができることを確認している。

最後に、プラズマ生成用システムの応用例として、エンジンの推進プラズマ用に2出力のインバータへの適用について言及している。回転電磁界型アンテナを用いたプラズマ生成・加熱ではそれぞれのアンテナが非常に近接した位置に配置されるため、磁器結合が存在する。そのため、電源間において電力の干渉が発生する。本論文では、2出力のアンテナを駆動する電源をそれぞれ連携して制御することで、磁器結合による影響を制御で抑制することについて言及している。また、ハードスイッチングと比較して損失が低減可能な新しいソフトスイッチング回路を提案し、その回路動作と効果について検討した。

第2章. プラズマ生成用電源

2.1 緒言

熱プラズマを生成する電源方式としてはアーク放電を基本とする直流電源方式、高周波電磁場により誘導的に或いはマイクロ波により対象気体をプラズマ化・加熱する高周波電源方式・マイクロ波電源方式がある。直流アーク放電を基本とする熱プラズマ発生方式では、10～数 10V 程度で数 100A の低電圧・大電流の直流電源が用いられ、スパッタリングを行う直流電源では、イグニッションに-1.0kV～-1.5kV 程度、着火後は数 100V、数 A～数 10A 程度の出力範囲のものが用いられている[35,36]。

大気圧程度の圧力下でプラズマ生成され、中心部温度として 10,000K 以上が得られる。しかし、放電を維持するには陰極温度が高沸点金属であるタングステンの沸点に近い高温状態となるため、電極の損耗が避けられない。電極の損耗を避けるため、3 相交流アーク放電を用いるなどの方法も存在するが、電極の成分が蒸発して熱プラズマに混入することは避けられない。

低圧力下で用いるには、円筒状の陰極を用いて表面積を大きくし電子放出を増大させるホロー(hollow)陰極放電を用いてプラズマ生成効率の改善・維持が行われているが 5mTorr 以下の圧力下では安定なプラズマ生成が行われない問題も存在する。

これより低い圧力(～10-5Torr)で安定なプラズマ生成を行うには、ホロー陰極型の電極配置として放射状電場 E と一様磁場 B を直交する配位で放電させる PIG (Philips Ionization Gauge) 放電が用いられる。材料プロセスの分野では、低圧力下で高密度プラズマを生成する必要があり PIG 放電は電子走行距離が長く衝突電離効果が高いことから低圧化での高密度プラズマ生成に有用とされる[37]。

一方、高周波電源方式・マイクロ波電源方式によるプラズマ生成は、無電極放電での生成が可能であり、放電管の構造が簡素であるとともに、電極の成分の蒸発によるプラズマ汚染の問題が生じないので、不純物の少ないプラズマ生成に適している。その一つに誘導結合型プラズマ(ICP)があり、プラズマ生成において数十 Torr 以下の低圧力にて大口径のプラズマ生成することが可能である。また、プラズマの発生において磁場を必要しないため、薄膜との微細加工にお

いて、磁場とプラズマによっておこる製品への問題を避けることができる。今後、プラズマの高効率・高性能なプラズマを生成するためには、その生成電源の高性能化が必要となっている。

また、低圧力・高密度プラズマを生成する方式として、外部磁場に加えて電磁場を利用する ECR (Electron Cyclotron Resonance) プラズマは、材料プロセス分野では代表的な放電機構の一つである。現在、ECR プラズマはマイクロ波電源領域の周波数 2.45GHz が用いられ電磁波の波長(約 12cm)が短くプラズマ中を伝搬する。プラズマ中を伝搬する電磁波と直交するよう外部磁場を加えると、電磁波は磁化プラズマ中を右回り円偏波として伝搬し、共鳴点付近で電子サイクロトロン共鳴により強い減衰を受けエネルギーがプラズマに吸収される。低圧力下で高密度プラズマの生成が可能であり、材料プロセス分野で重用されている他、電気推進エンジンへの適用についても検討が進められている。

また、マイクロ波利用の無電極プラズマエンジンとしてはハヤブサに搭載された $\mu 10$ などがある。

プラズマ生成用電源においては様々、電源方式があげられているが、高周波電源の高性能化の期待が高いため、本論文では主として、小型・軽量で信頼性の高いスイッチング方式の電源システムについて詳しく述べ、ICP 電源への適用の可能性について検討する。

2.2 プラズマ電源（MHz 電源）への適用技術

2.2.1 高周波誘導結合プラズマの発生原理

高周波誘導結合プラズマ (ICP) の生成は、トーチと呼ばれるプラズマ生成用の真空容器の周囲にアンテナとなる導体をコイル状に密に配線し、アンテナへの高周波電流を供給することにより行うものである。図 2.1 は、プラズマ生成用の ICP トーチの構成例を示したものであり、円筒状の真空容器は誘電体としての特性を併せ持つ石英（ガラス）材により構成されている。アンテナに流れる高周波電流により真空容器内部に高周波磁界 H が発生し、磁界の時間変化が電界を誘起することからアンテナ周辺に高周波電界が誘起される。定常磁界がない状態でこの誘導電界を利用して高周波放電を発生させ、生成したプラズマを誘導結合プラズマと呼ぶ[24]。

図 2.1 に示したように、アンテナを Z 軸に沿って半径 a の無限ソレノイドコイル（単位長あたりの巻数が n である誘導コイル）と仮定して、これに高周波電流 $I = I_0 \sin \omega t$ を流すと、真空容器内部の Z 軸方向に磁界 $H = nI_0 \sin \omega t$ と磁束 $\Phi = \mu_0 \pi r^2 H$ が発生する。磁束 Φ の時間変化は、ファラデーの電磁誘導の法則の教えるところにより起電力 $V = 2\pi r E_\theta = -\partial\Phi/\partial t$ を生じさせる。この時、真空容器の θ 方向に誘起される電界は、

$$E_\theta(r,t) = (\mu_0 r / 2) \omega n I_0 \cos \omega t \cdots (2.1)$$

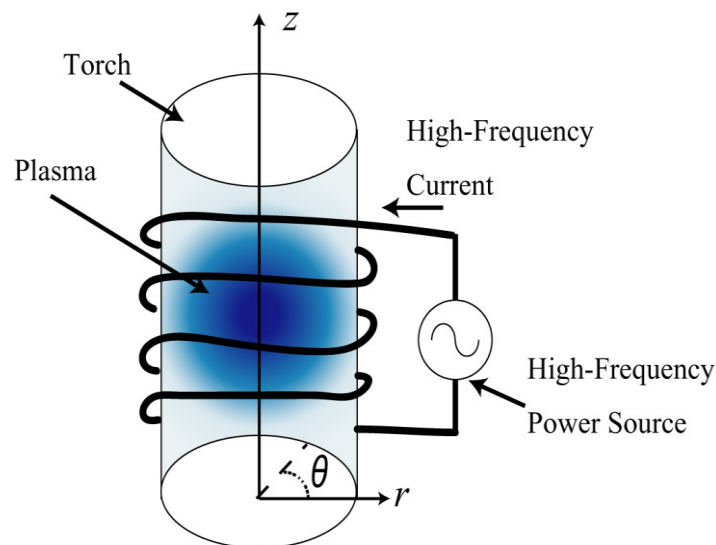


図2.1 プラズマ発生装置の概要

であり、プラズマ中の電子は電界によって加速し励振される。プラズマ中には、アンテナ電流が作る磁場を打ち消す向きに渦電流が流れることになり、プラズマ中へのエネルギー伝達を担う役割を果たしている。

真空容器中にはドーナツ状のプラズマが生成され、これを導体と見なすと誘導コイルを1次巻線、プラズマを2次巻線とするトランスと等価と見なすことが可能となる。図2.2に等価回路を示す。 R_a, L_a はアンテナの抵抗とインダクタンス、 M は相互インダクタンス、 R_p はプラズマ抵抗を表している[17,37]。

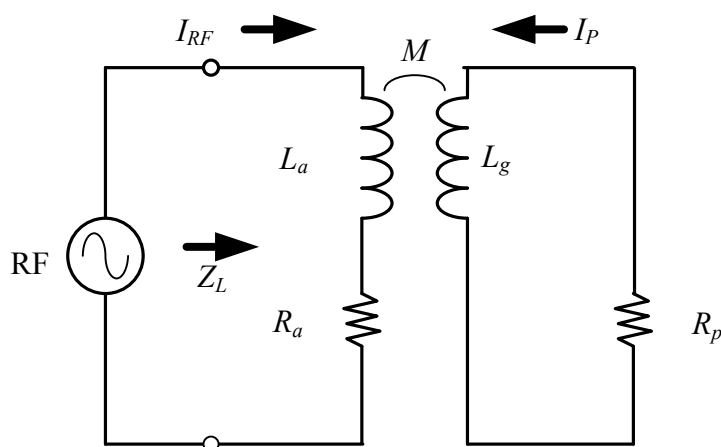


図2.2 プラズマの等価回路

前述のように、ICPの等価回路をトランスとみなすことができる。電源側から見たアンテナ部のインピーダンス Z_L は

$$Z_L = R_a + \frac{\omega^2 R_p M^2}{R_p^2 + \omega^2 L_g^2} + j\omega \left(L_a - \frac{\omega^2 L_g M^2}{R_p^2 + \omega^2 L_g^2} \right) \cdots (2.2)$$

と導出できる。

この負荷インピーダンスをインバータの出力インピーダンスにマッチングさせ、シミュレーション解析時におけるインバータ回路の負荷として解析・検討に有効に利用可能となる。

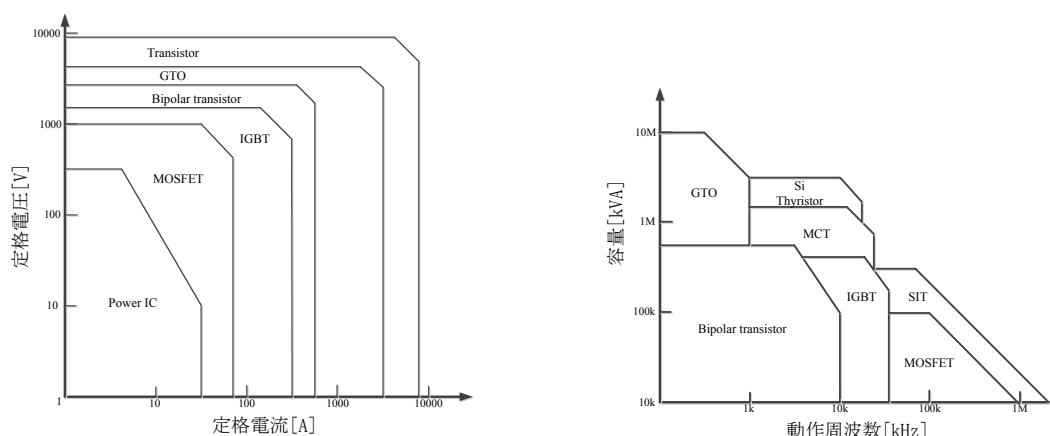
2.2.2 半導体デバイスの動向

半導体デバイスは、信号の処理だけでなく電力制御用に用いられている。特に高電圧、大電流を扱う半導体はパワーデバイスと呼ばれる。このような半導体デバイスは構造からバイポーラ系、MOS系、Si系に分けられ、さらには、これらはトランジスタ群とサイリスタ群に分けられる。分類を表2.1に示す。

表2.1 半導体デバイスの分類

	バイポーラ系	MOS系	Si系
トランジスタ群	バイポーラトランジスタ	MOSFET	SIT
サイリスタ群	GTOサイリスタ	IGBT/MCT	Siサイリスタ

また、図2.3に半導体デバイスの適用範囲を示す[30]。



(a) デバイスの定格電流と定格電圧 (b) デバイスの動作周波数と容量

図2.3 半導体デバイスの適用範囲

パワーデバイスには、高耐圧・大容量のサイリスタやGTO (Gate Turn-off Thyristor) といったデバイスや容量が大きくはないがスイッチング速度が速く、高周波動作に適しているIGBT (Insulated Gate Bipolar Transistor) やパワーMOSFETがある。一般的には電力容量とスイッチング速度・動作周波数はトレードオフの関係にあるため、大容量のデバイスは動作周波数が低くなる。電力処理容量に注目すると、小容量には、MOSFETが、中容量では、IGBTが、大容量範囲では、GTOなどのサイリスタ系のデバイスが使用されている。また、本論文で取り扱う範囲では無いが、マトリックスコンバータ等への適用を考慮し

て、逆阻止構造のIGBTも一部に市販がされるようになって来ている。

プラズマ電源への適用においては、サイリスタやGTOは高電圧大電力の制御が比較的容易であるため、大型の場合、適用可能である。しかし、周波数が数kHz程度が限度であり、数MHzで使用するプラズマ生成電源では適用が難しい。また、サイリスタは自己消弧機能がないデバイスであるため制御が難しくなる。そのためサイリスタにとって代わり自己消弧可能なIGBTの適用が進んでいる。

図2.3 (b) からMHz帯域に適用できるのはパワーMOSFET (Metal Oxide Semiconductor Field Effect Transistor) となる。MOSゲートパワースイッチングデバイスは、スイッチング速度が速く、駆動電力が小さく駆動回路が簡略化できる。インテリジェント化しやすいなどの特徴を持ち、数10kHz以上の周波数帯域において小容量から大容量のパワー半導体デバイスが存在する。またMOSFETの特徴としては、

1. キャリア蓄積効果がないためにスイッチング速度が速い
2. 二次降伏がなく、安全領域 (ASO, Area of Safety Operation) が最も広い
3. 電圧制御デバイスであるために駆動電力が小さい
4. オン抵抗が小さいため導通損失が小さい

ということがあり、動作周波数を見てもMOSFETが高速動作に適していることがわかる。しかし、MOSFETはその構造上、内部に逆並列のダイオードが内蔵されている。後述するが、スイッチングにおいてダイオードの逆回復特性が問題になる場合は、逆阻止ダイオードをMOSFETと直列に接続して使用する。また、半導体デバイスの性能だけでなく、SiCを用いた半導体が実用化されつつある。現在の主流としては、ショットキーダイオードが主流であるが、Siと比較して逆回復電流が原理上無いためトータルのスイッチング損失の低減を図ることが可能となっている。またSiC-MOSFETの実用化も進められており、MHzスイッチングへの実用化が期待される [6,7]。

2.2.3 高周波スイッチング時の問題点

高周波(MHz 帯域)でパワースイッチングデバイスをスイッチング動作するには以下に示すような問題点がある。

1. 逆並列ダイオードにおける逆回復電流の発生
2. ハイサイドスイッチングレグで発生する電位変動
3. ゲート駆動損失の発生
4. サージ電流・サージ電圧の発生及びスイッチング損失の増大

1) 逆並列ダイオードによる逆回復電流の発生

ダイオードは順方向バイアス電圧印加時には、pn接合領域に多数キャリアが流入し、直ちに電流が流れると考えてよいが、逆方向にバイアス電圧が変化した場合にはオフ状態になるまでダイオードの構造、物性で決まる一定の時間を必要とする。これは接合領域にある多数キャリアの分布は瞬時には変化できないため、逆方向バイアス電圧時には多数キャリアである電子が掃き出され電流が流れるためである。ダイオードが、逆方向バイアスされ遮断状態に戻るまでの時間を逆回復時間と呼び、この間ダイオードは逆方向に電流が流れ続ける。図2.4にリカバリー現象をしめす。ダイオードに順方向電流を流した状態から逆バイアス電圧を印加すると電流は一定の時間変化率で減少し、やがて逆方向に電流が流れ始める。この逆方向電流はピーク値を迎えやがて減少していく。この逆方向電流が流れる時間を逆回復時間といい、逆方向に流れる電荷量 Q を逆回復電荷量という。 t_{rr} 、 Q_{rr} は、 di/dt によって大幅に変化する。MOSFETは、その構造上、内部に寄生ダイオードとして逆並列にダイオードが存在する。スイッチングデバイスがターンオンからターンオフに切り替わり電流を遮断する時、寄生ダイオードに逆回復電流が発生する。

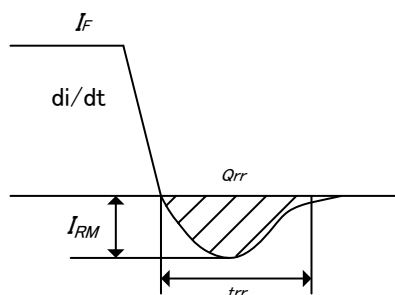


図 2.4 リカバリー現象

2) ハイサイド側のスイッチングレグの電位変動

フルブリッジインバータ回路では、上下にスイッチを配置した構成となる。この際、高周波帯域での動作において、ハイサイド側のスイッチングデバイスのソース電位が変動するため、ハイサイド側のデバイスの誤動作を引き起こす可能性がある。さらに、前述したようにスイッチング時にシステムのバスラインを含む経路の寄生成分による振動電圧がソースに加わり、MOSFET の誤動作を引き起こす可能性がある。

また、ローサイドスイッチがオンしているときは、ハイサイドスイッチのソース電位はグラウンド電位と等しくなり、ローサイドスイッチがオフしているときは、ハイサイドスイッチのソース電位は電源電圧と等しくなる。つまりハイサイドスイッチのソース電位はグラウンド電圧から電源電圧までの大きな電位差で振動的に変動するという問題がある。

3) ゲート駆動損失に関する問題

スイッチングデバイスをオン状態にするために、入力容量 C_{iss} を十分なゲート電圧に充電し、オフ状態にするために入力容量 C_{iss} の電荷を放電する必要がある。

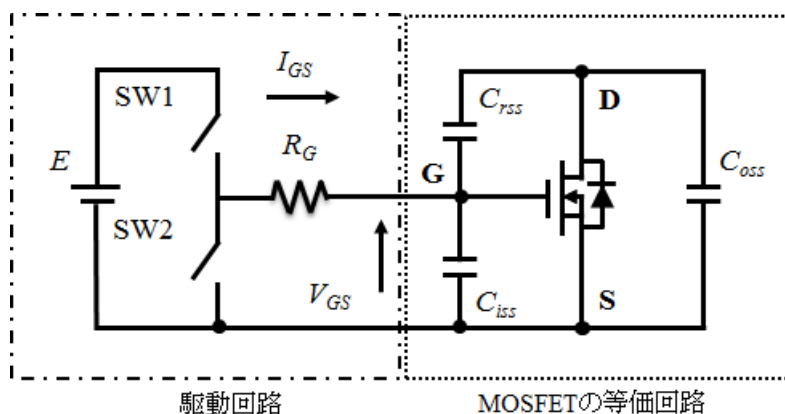


図 2.5 ゲート駆動回路

図 2.5 に示したゲート駆動回路を用いて駆動損失の発生について説明する。駆動回路は、スイッチ SW1, SW2 でトータムポール型の構成としている。MOSFET のゲート-ソース間の入力容量 C_{iss} とし、寄生容量、出力容量及びミラー効果等は無視する。また入力容量に対して電流制限用のゲート抵抗 R_G を挿入している。 R_G は大きいほどゲート入力容量をチャージする時間が必要となりスイッチング時間が増加する。ハードスイッチング時にはスイッチング損失が増加する傾向

にある。また R_G を大きくするとスイッチング時のドレイン-ソース間電圧の立ち上がりが抑制されサージ電圧は小さくなる傾向を示す。 R_G を大きくすることによりゲートの感度が下がることになるため誤点弧は防止される。図中に示したように駆動回路の出力電圧は V_{GS} 、ゲート電流は i_{GS} とする。図 2.6 にゲート駆動回路の各部波形を示す。

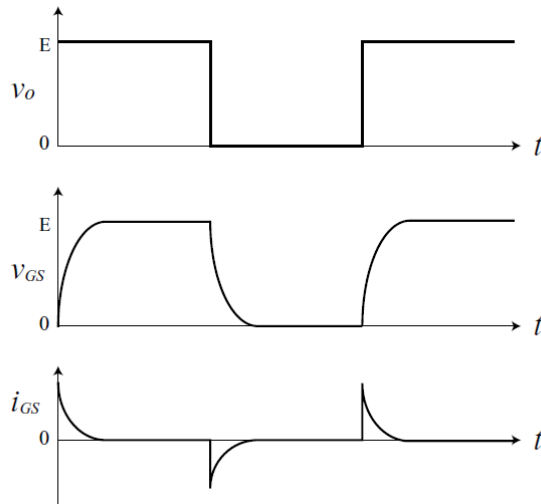


図 2.6 ゲート駆動回路の理論波形

n チャネル型 MOSFET をオンするためには、SW1 をオンし、MOSFET の入力容量 C_{iss} は、ゲート電流によりゲート電圧 V_{GS} に充電され、ドレイン-ソース間をオンする。MOSFET をオフするには、SW2 をオンし、充電された入力容量を放電させる。一回の充電に必要なエネルギー W_{drive} は、

$$W_{drive} = \frac{1}{2} \times C_{iss} \times E^2 \cdots (2.3)$$

となる。また反対にオフするときにも、同じだけのエネルギーが必要となるので、MOSFET を一回のオンオフに必要なエネルギーは式(2.3)の2倍となる。スイッチング時に発生する全損失は、スイッチング周波数 f_{sw} を用いると

$$P_{drive} = f_{sw} \times C_{iss} \times E^2 \cdots (2.4)$$

となる。 P_{drive} はゲート抵抗に依存せず入力容量 C_{iss} とスイッチング周波数 f_{sw} の関数であらわされる。また、装置の大容量化においてスイッチングデバイスの並列接続や低ON特性のスイッチングデバイスを使用する。この場合、入力容量が大きくなるため、ゲート駆動損失が増大する。以上のことからMHzのような高

周波数帯域でのスイッチング動作では主回路損失だけでなくゲート駆動時の電力損失も問題となるためトータルの設計が必要不可欠である。

4) サージ電流/サージ電圧及びスイッチング損失

スイッチングデバイスをターンオン・ターンオフする場合、浮遊や寄生のインダクタンス分・キャパシタンス分によりサージ電圧・電流が発生する。図 2.7 にスイッチングデバイスのハードスイッチング時における電圧/電流波形を示す。特にスイッチングスピードが高速化すると単位時間あたりの電圧および電流が急変するため、スイッチに流れる/印加される $di/dt, dv/dt$ が大きくなる。急峻な電圧変動は、スイッチングデバイスの寄生容量 C_s による $C_s (dv/dt)$ としての急峻なサージ電流を発生させる。また急峻な電流変動は、スイッチングデバイスを含む配電枝路の浮遊インダクタンス成分 L_s による $L_s (di/dt)$ としてのサージ電圧を誘起する。これらのサージ電流やサージ電圧は、場合によってはスイッチングデバイスの定格を超えることがあり、結果としてスイッチングデバイスの破壊につながる可能性がある。また発生したサージは、浮遊インダクタンスと寄生キャパシタンスによる共振現象により振動が発生し、EMI ノイズの放射レベルが高くなり、周辺の制御装置への誤動作を引き起こしやすくなるので注意が必要である。

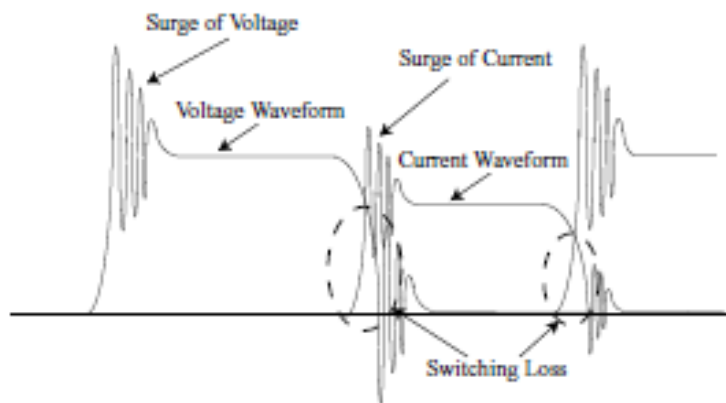


図 2.7 サージ電圧・電流波形

図2.8にハードスイッチング波形とI-V特性波形を示す。ハードスイッチング動作をする場合、電圧と電流波形が重なった部分で発生する損失がスイッチング損失である。I-V特性波形のように第一象限能動領域を通過し、オンとオフの動作で損失が生じる。スイッチングデバイスの印加電圧 V 、導通電流 I 、1回あたりのスイッチング時の立ち上がり時間 T_{on} 、立下り時間 T_{off} とし、スイッチング期間中の電圧、電流の変化を直線近似すると、スイッチングオン時に発生する損失

は

$$P_{sw-on} = \int_0^{T_{on}} \left\{ V \left(1 - \frac{t}{T_{on}} \right) \times I \frac{t}{T_{on}} \right\} dt \dots (2.5)$$

$$= \frac{1}{6} V I T_{on}$$

同様にスイッチングオフ時に発生する損失は

$$P_{sw-off} = \frac{1}{6} V I T_{off} \dots (2.6)$$

となる。ここでスイッチング周波数 f_{sw} とすると、スイッチングで発生する全損失は

$$P_{sw} = \frac{1}{6} V I (T_{on} + T_{off}) f_{sw} \dots (2.7)$$

であらわされる。式 (2.7) からスイッチング損失は、スイッチング周波数と比例関係にあることがわかる。特にMHz帯域でスイッチングするとスイッチング損失が大きくなり、効率の低下、発熱が問題となる。

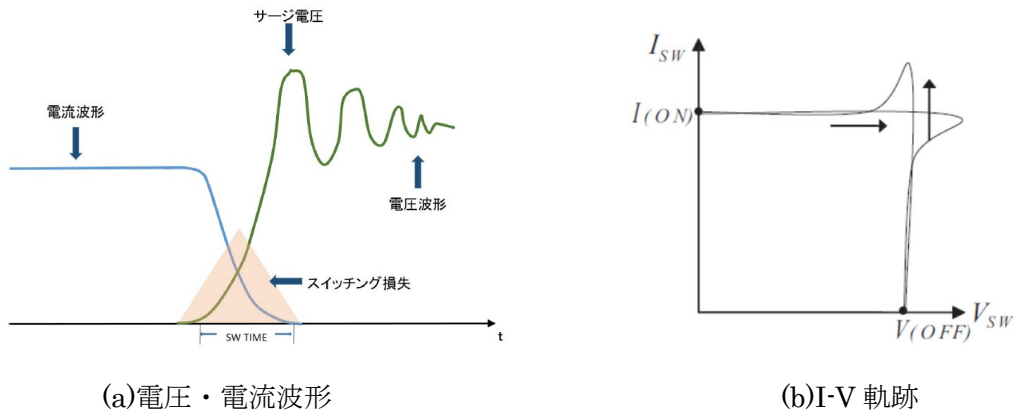


図 2.8 ハードスイッチング時の波形と I-V 特性波形

2.2.4 ソフトスイッチング技術

式(2.7)からわかるように、高周波でスイッチングするとスイッチング損失の発熱によるデバイスの破壊や効率の低下が問題となる。そこでこのスイッチング損失を減らすための手段としてソフトスイッチング技術がある。ソフトスイッチングは、図2.9のようにデバイスの印加電圧と電流を非常に小さくした状態あるいは重ならない状態でスイッチングを行い、スイッチング損失を低減する技術である。

文献[32]では、電流が増加しない状態を保ちながらデバイスにオンの駆動信号を与え、電圧が定常オフ電圧からオン電圧に降下した後に定常オン電流を流すターンオン動作をゼロ電流スイッチング (ZCS: Zero current Switching) と定義されている。また電圧が定常オン電圧から増加しない状態を保ちながらデバイスにオフの駆動信号を与え、電流が定常オン電流からゼロに降下した後に定常オフ電圧を加えるターンオフ動作をゼロ電圧スイッチング (ZVS: Zero voltage Switching) と定義されている。しかし、ハードスイッチング方式と比較して、電流または電圧を零に近い状態にてスイッチングし、発生する損失を大幅に低減し、スイッチング損失の最小化を実現している方式をZVS/ZCSソフトスイッチングと分類していることが多い。

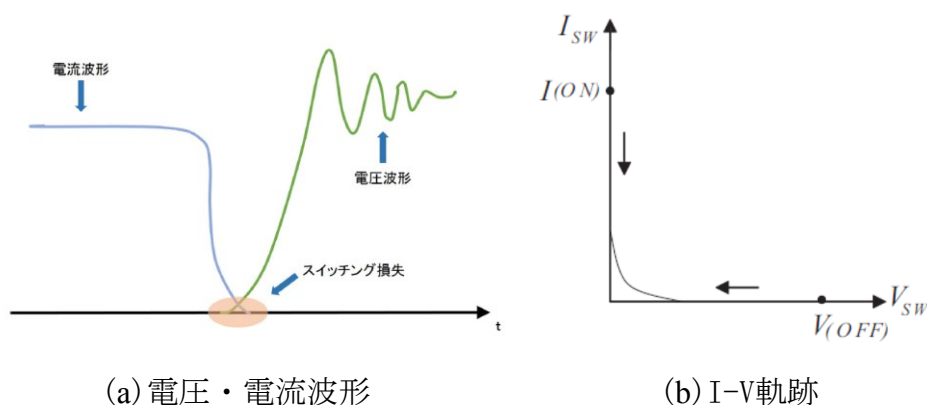


図2.9 ソフトスイッチング時の波形とI-V特性波形

ソフトスイッチングを実現するためには、スイッチングデバイス自身では実現できない。そこでインダクタンスやキャパシタンスを接続した補助回路により実現することができる。ZVS方式及びZCS方式に用いられる共振形ソフトスイッチング回路の一例を図2.10に示す。

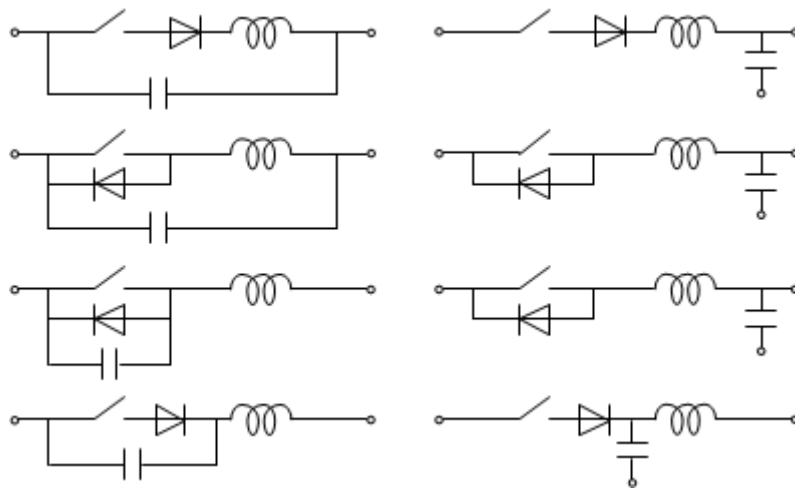


図2.10 ZVS/ZCSスイッチング補助回路

これらの補助回路は、スイッチングにおける電圧と電流の積であるスイッチング損失を減らすため、電圧と電流が交差しないように設計及び動作させる必要がある。ソフトスイッチングは、スイッチング時に電圧/電流のどちらかがゼロまたは微小であるため、発生する損失が非常に小さく効率のよい動作を行うことができる。

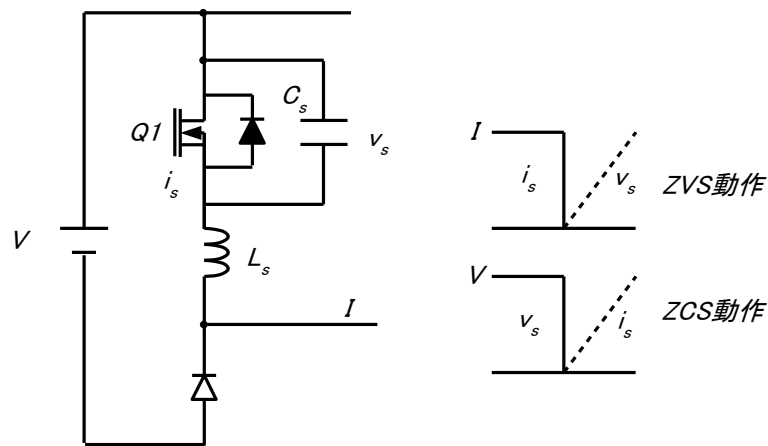


図2.11 ソフトスイッチング回路適用例

図2.11にソフトスイッチングの適用例を示す。スイッチングデバイスと直列に接続されたインダクタンス L_s でターンオン時の電流の立ち上がりを緩やかにし、電流が小さい間にスイッチにかかる電圧をゼロとする。すなわちZCSターンオンが実現できる。電流の上昇率は

$$i_s = \frac{V}{L_s} t \cdots (2.8)$$

となる。これより、スイッチング過渡時における電流上昇率を抑制するためには直列に挿入するインダクタで制御することが可能である事が判る。スイッチングターンオン損失は、ハードスイッチングと比較して電流がほぼゼロでスイッチングするため、式(2.5)のターンオン損失は

$$P_{sw-on} = \frac{1}{6} V I T_{on} \approx 0 \dots (2.9)$$

となる。同様にデバイスと直列に接続されたキャパシタンス C_s でターンオフ時の電圧の立ち上がりを緩やかにし、電圧が小さい間にスイッチを流れる電流をゼロとする。すなわちZVSターンオフが実現できる。電圧の上昇率は

$$v_s = \frac{I}{C_s} t \dots (2.10)$$

となる。スイッチング時間での電圧値を小さくするためには並列にいれるキャパシタンスで制御することが可能である。スイッチングターンオフ損失は、ハードスイッチングと比較して電圧がほぼゼロでスイッチングするため、式(2.6)のターンオフ損失は

$$P_{sw-off} = \frac{1}{6} V I T_{off} \approx 0 \dots (2.11)$$

となる。

ハードスイッチングと比較するとサージ電圧・電流の発生が少ないためEMIノイズやRFI (Radio Frequency Interference)ノイズの抑制に効果がある。しかし、共振現象を利用した場合は、ターンオン時における導通電流やターンオフ時における印加電圧が、共振現象により高くなることがある。そのため、デバイスの選定においては、導通損失が小さく耐圧の高いものが必要となる。

2.3 高周波共振形インバータ回路

2.3.1 基本回路構成

高周波共振形インバータの回路方式、直流電源、電力の方向、スイッチングデバイスの種類、共振方式、スイッチング形式などによって分類される。特に大電力を扱うインバータ回路は、フルブリッジ方式の回路構成が多い。フルブリッジ方式を大別すると出力電圧を正弦波に制御する電流型と出力電流を正弦波に制御する電圧型に大別される。図2.12に電流型、図2.13電圧型の回路構成の一例を示す。

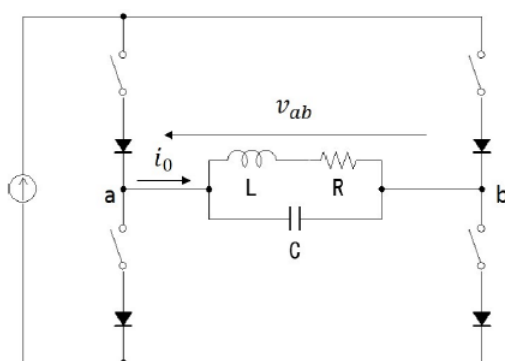


図2.12 電流形フルブリッジ高周波インバータ

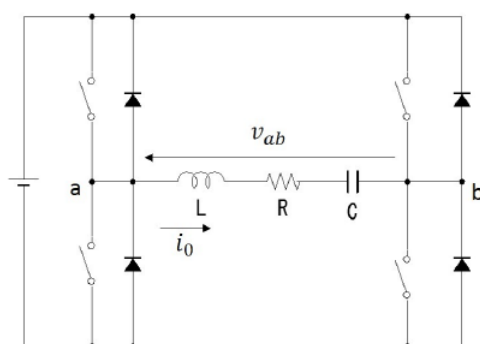


図2.13 電圧形フルブリッジ高周波インバータ

高周波共振形インバータの回路構成は、図2.12の並列共振・電流形と図2.13の直列共振・電圧形とがある。電流形インバータは、直流電圧源にリアクトルを接続し、定電流源としてインバータに供給する。この構成はパワースwitchングデバイスの転流時にZVS動作となり、保護制御が容易である。スイッチング

のタイミングでは上下スイッチングアームが同時に導通している重なり期間が必要である。電源側に直流リアクトルがあるため負荷短絡においては電流が制限される。しかし、開放時には逆に過電圧が発生する。また、 di/dt が大きいいため配線等のインダクタンスによるサージ電圧の影響が大きく、スイッチングデバイスの並列接続においては電流バランスを取ることが難しい。

これに対して電圧形高周波インバータは、電圧源をインバータ直接に供給するものである。この構成では負荷開放時に過電圧は発生しないが、短絡時には過電流が流れる。しかし、短絡時に周波数制御をすることによりこの問題を軽減できる。 di/dt が小さいため配線等のインダクタンスの影響が少なく、配線のストレーインダクタンスが負荷共振回路の一部となるため高い周波数においても実装上の制約が少ない。また、スイッチングデバイスの並列接続においても電流のバランスがとりやすく、スイッチングデバイスに印加される電圧は、電源電圧にクランプされる。スイッチングデバイスはZCS動作が可能であるが、スイッチングのタイミングでは上下スイッチングアームの短絡を防止するデッドタイムが必要である。高周波インバータにはZCS動作モードが利用できることもあって小容量から大容量まで電圧形が適している。

2.3.2 高周波インバータの電力制御方法

高周波インバータを用いた回路において出力電力を制御方法は、さまざまな方法がある。ここでは

- ① インバータに供給する直流電源を可変制御する方法
- ② インバータの駆動周波数を可変制御する方法
- ③ インバータにPWM(Pulse width modulation)出力制御機能を付加する方法
- ④ インバータの各レグに位相差制御機能を付加する方法

の4つの方法について、説明する[15-18]。

① インバータに供給する直流電源を可変制御する方法

インバータに供給する電源電圧を可変し、インバータの動作周波数はある程度固定化して出力を制御する方法である。このシステムでは、高周波インバータは一定の制御動作をさせ、電力制御のために入力電圧を変化させる。そのためインバータ自身は、ZVSまたはZCS動作モードが確実にでき、負荷変動に対しても共振周波数追従機能を与えるだけ実現でき、インバータ単体では、高効率かつ低EMIノイズレベルでの高周波電力変換を達成することができる。しかし、直流電圧を制御するためにチョップ形DC-DCコンバータ回路や高効率コンバータ回路がインバータの入力段に必要になり、装置として大型化するとともにシステム全体の効率の低下を招く。

② インバータの駆動周波数を可変制御する方法

負荷が共振回路である場合にのみインバータのスイッチング周波数を変化させて制御する方法が適用できる。直列共振回路負荷においてインバータ動作周波数 $f_{sw} < \text{負荷共振周波数 } f_r$ 、または $f_{sw} > f_r$ のどちらかで出力電力を制御することができる。 $f_{sw} > f_r$ の領域つまり、共振電流が遅れ位相ではZVSターンオフ動作が可能となるが、出力電力を絞り込むときに f_{sw} を非常に高い周波数に変化させる必要があるため、この方式では用途によって適用が難しい場合がある。一方、 $f_{sw} < f_r$ の領域（進み位相）ではZCSターンオフ動作が可能である。ターンオン時は、逆並列ダイオードのリカバリー特性によるスイッチング損失、EMIノイズの発生が増加するためリカバリー特性のよいデバイスが必要とされる。また、出力電力の制御特性が負荷共振回路の特性によって決定される為、電力の制御範囲が狭い範囲に制限されることがある。また共振回路の先鋭度が高い場合や、

一定周波数での動作が要求される負荷では適さない。

③ インバータにPWM出力制御機能を付加する方法

出力電力制御としてPWM制御方式が適用できる。PWM制御は、フルブリッジ型のインバータの制御では一般的である。動作周波数を一定の周波数でスイッチングして制御させる方法である。負荷応答に非常に適している。しかし、PWM制御方式では、すべての領域でソフトスイッチング動作が実現できず、ハードスイッチング動作モードが現れる。そのため損失が低下できず、装置が大型化する場合がある。

④ インバータの各レグに位相差制御機能を付加する方法

位相差制御は、各レグの上下スイッチを50% dutyで固定し、フルブリッジ型のインバータにおいて左右のレグ間に位相差を設けて出力電圧の電圧幅を変化させるもので、負荷回路定数の影響を受けにくく、制御応答が速い利点がある。位相差制御で出力する電圧波形は、3レベルの電圧波形となり、出力電流は正弦波となる。位相差制御においてターンオン・ターンオフともにソフトスイッチングを常に実現するためには負荷の共振周波数とスイッチング周波数が一致しなければならない。しかし、位相差制御においては左右のレグに位相差を設けるため、共振周波数とスイッチング周波数が一致しないため遅れ位相または進み位相で動作することとなり、ターンオン・ターンオフどちらかしかソフトスイッチング動作を実現できない。共振条件の変動が著しい場合には、すべてのスイッチング動作を実現できず、補助回路が必要となるが共振型インバータ方式の制御方式として簡単な回路構成で、高効率化が容易といった点もある。

上記の制御方式において本研究では装置の小型化・簡略化及び高周波での動作を目的としている為、出力電力の制御手法として位相差制御方式を採用する。

2.4 共振型ソフトスイッチングインバータ回路

2.4.1 ZVS 方式インバータ

図 2.14 に 1 石型の ZVS ソフトスイッチングを適用したインバータおよび図 2.15 に各部定常動作波形を示す。

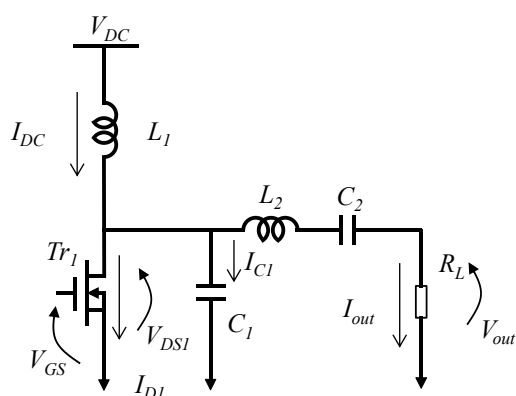


図 2.14 ZVS 型インバータ回路

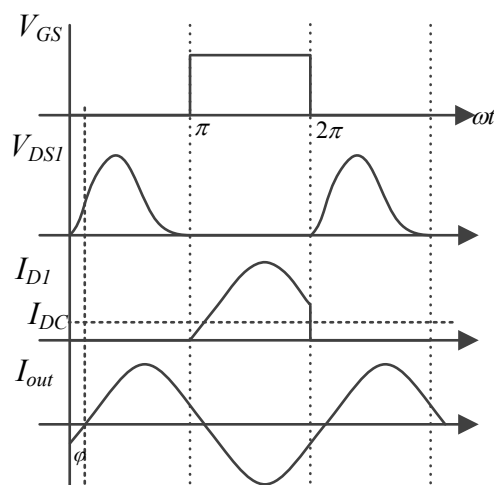


図 2.15 定常動作波形

この回路は ZVS スwitchングを実現している E 級増幅型の基本回路であり、1 つのデバイスと共振負荷回路および直流電源を供給するチョークコイルからなり構成されている。負荷回路の簡単な形は、デバイスに並列な共振キャパシタと直列共振回路からなる。またデバイスの駆動信号を周期的に入力することで周期的にスイッチング動作させることができる。各デバイスの特性は理想的であると仮定し、スイッチング ON と OFF のデューティ比を D とする。負荷の直列共振回路の Q 値が十分高いとすると基本周波数の正弦波電流のみ流す。負荷抵抗を R_L には a を定数として $I_{out} = aI_{DC} \sin(\omega t + \varphi)$ の電流が流れるものとする。

回路の解析においては 1 周期の動作モードの状態方程式を解析する。

Tr1 が OFF の時 ($0 < \omega t \leq \pi$)

$$I_{D1} = 0 \quad \dots \quad (2.12)$$

$$I_{C1} = I_{DC} - aI_{DC} \sin(\omega t + \varphi) \quad \dots \quad (2.13)$$

$$V_{DS1} = \frac{1}{C_1} \int_0^{\tau} I_{C1} d\tau = \frac{I_{DC}}{\omega C_1} (\omega t + a \cos(\omega t + \varphi) - a \cos \varphi) \quad \dots \quad (2.14)$$

Tr1 が ON の時 ($\pi < \omega t \leq 2\pi$)

$$I_{D1} = I_{DC} - aI_{DC} \sin(\omega t + \varphi) \dots (2.15)$$

$$I_{C1} = 0 \dots (2.16)$$

$$V_{DS1} = \frac{1}{C_1} \int_{\tau}^{2\pi} I_{C1} d\tau = 0 \dots (2.17)$$

と表せる。初期値として $V_{DS1}=0$ 。本回路の特徴として最適設計した場合、ターンオン時およびターンオフ時に ZVS 動作が実現すると仮定するとその条件は、

$$V_{DS1} = 0 \quad \text{at} \quad \omega t = n\pi \dots (2.18)$$

$$\frac{dV_{DS1}}{dt} = 0 \quad \text{at} \quad \omega t = (2n+1)\pi (n=0,1,\dots) \dots (2.19)$$

$$I_{C1} = 0 \quad \text{at} \quad \omega t = n\pi \dots (2.20)$$

となる。この条件を代入して ON 期間、OFF 期間の条件にし、デバイスの電圧、電流の式を求めると、

$$V_{DS1}(\omega t) = \begin{cases} V_{DC} \pi \left(\omega t - \frac{\pi}{2} + \sin \omega t + \frac{\pi}{2} \cos \omega t + \sin \omega t \right) & (0 < \omega t \leq \pi) \\ 0 & (\pi < \omega t \leq 2\pi) \end{cases} \dots (2.21)$$

$$I_{D1}(\omega t) = \begin{cases} 0 & (0 < \omega t \leq \pi) \\ I_{DD} \left(1 - \frac{\pi}{2} \sin \omega t + \cos \omega t \right) & (\pi < \omega t \leq 2\pi) \end{cases} \dots (2.22)$$

となる。

次に図 2.16 にフルブリッジ型の ZVS 型共振インバータおよび図 2.17 に各部定常動作波形を示す。

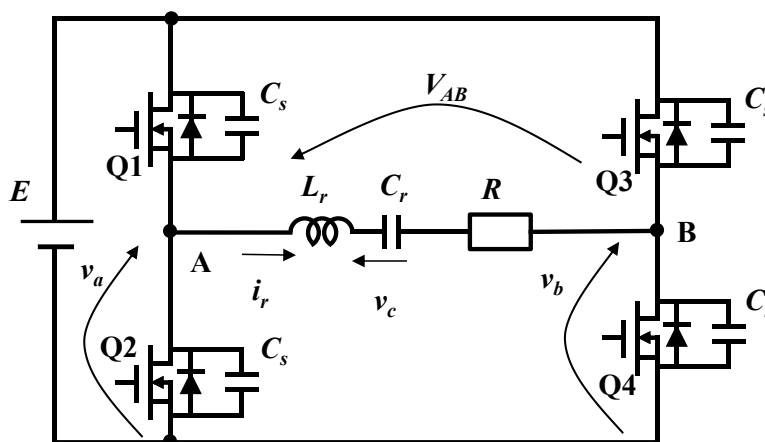


図2.16 ZVSインバータ回路構成例

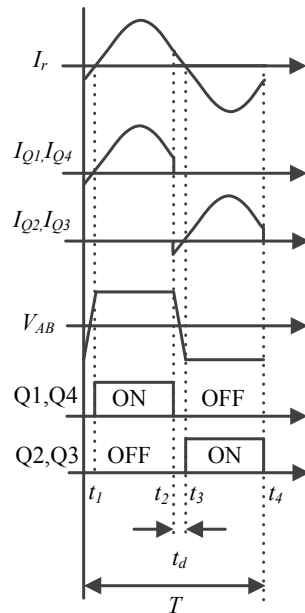


図2.17 定常動作波形

図 2.17 は、上から共振電流 i_r 、Q1,Q4 と Q2,Q3 に流れるドレイン電流、L-C 共振回路への印加電圧 V_{AB} 、とスイッチに与えるゲート信号を示している。この回路の動作周波数 f_s は、L-C 回路の固有共振周波数 f_r より若干高く設定しており、印加電圧 V_{AB} に対して共振電流が遅れ位相となっている。また、スイッチングデバイスに対して並列にロスレススナバキャパシタ C_s を接続し、ターンオフ時のロスレススナバキャパシタ電圧の立ち上がりを遅らせて、スイッチング損失の低減を実現する。図 2.17 において、デッドタイム t_d は判りやすく表示するため幅を持たせて示しているが、回路の制御性能を考慮すると t_d はスイッチング周期 T の数%程度に設計される。一般に、この回路の各遷移モードにおける正確な理論解析は難しいため、数値解析によりその動作を求める。ここでは、スイッチ及び各受動素子が理想的であると仮定し、各部動作波形を示す。この回路の定常時の共振電流 i_r は以下の式で表される。

$$i_{r(t)} = \frac{4E}{\pi R} \sin \omega_r t \cdots (2.23)$$

また、この時のキャパシタ電圧 v_c は、

$$v_c(t) = -\frac{4E}{\pi R \omega_r C_r} \cos \omega_r t \cdots (2.24)$$

となる。ここで、 $\omega_r = \frac{1}{\sqrt{L_r C_r}}$ である。図 2.17 より、印加電圧と共振電流の位相

差は $t_d / 2$ となっていることがわかる。このインバータが ZVS ターンオフするための条件は、デッドタイム期間中にロスレススナバキャパシタ C_s の充放電が完了するために十分なドレイン電流が流れていることである。スイッチングデバイスの遷移期間（デッドタイム t_d ）中の状態方程式は

$$\frac{dv_{C_s}}{dt} = -\frac{i_r}{C_s} \dots (2.25)$$

となる。先に説明したように、L-C 共振インバータ回路では、スイッチングデバイスの動作周波数が、負荷の共振周波数よりも高い場合、負荷が見かけ上誘導性となり、ターンオフ時のドレイン電流がキャパシタ C_s の充放電を行う。スイッチングデバイスがオンしたとき、導通電流が遅れているので還流ダイオードを流れ、スイッチングデバイスには流れていない。そのためスイッチングデバイスは ZVS かつ ZCS でのソフトスイッチングオン動作が行える。オフ時には、並列に接続したロスレススナバキャパシタ C_s にドレイン電流が流れ、スイッチングデバイスの出力容量 C_{oss} がロスレススナバキャパシタと比較して十分に低い場合には、遮断時の全電流がロスレススナバキャパシタに流れる。このとき、スイッチングデバイスの電位は、ロスレススナバキャパシタの電位と等しく、遮断時の電流が設計範囲内にあればキャパシタ電圧は、任意の傾きで電源電圧まで上昇し ZVS ソフトスイッチングオフ動作が行える。しかし、数 MHz のような高周波帯域で動作させると、周期 T が短くなるため、デッドタイムを小さくしなければならず、ソフトスイッチング動作に最適なキャパシタの容量が小さくなる。その条件式は

$$t_d \geq C_s \frac{E}{I} \dots (2.26)$$

となる。遮断時のドレイン電流 I は、 f_s と f_r の比によって決まり、 $f_s = 1.1f_r$ と仮定すると、式(2.23)より共振電流ピーク値の約 5% と計算される。この領域での共振電流の傾きは大きく、直線的に変化していると仮定することにより、2.5% がロスレススナバキャパシタの充放電に利用可能であることが判る。

上式より、高周波になるとデッドタイムも小さくしなければならないため C_s を小さくする必要があるが、この場合にはスイッチングデバイスの出力容量 C_{oss} の影響が大きくなり、スイッチングデバイスに流入する電流が増加する。この結果、ソフトスイッチング動作条件が満足されずハードスイッチング動作となる。また、ロスレススナバキャパシタとデバイスのインダクタンス成分による不安定な共振現象が発生し、ストレスやノイズの発生要因となる。このため、

MHzのような高周波帯域ではこの回路方式は、有用ではないと考えられる。

この回路では、各スイッチがデッドタイム期間中にロスレススナバキャパシタの容量を充放電することによりZVS動作を可能としている。この回路が安定してソフトスッチング動作を行うための必要条件は、共振電流がインバータ出力に対して遅れ位相であり、かつスイッチがONする前にロスレススナバキャパシタの充放電が完全に終わっていることである。この条件を満たすためには、スイッチング周波数が常に共振周波数よりも高くなるように制御する必要がある。

2.4.2 ZCS 方式インバータ

図 2.18 に 1 石型の ZCS ソフトスイッチングを適用したインバータおよび図 2.19 に各部定常動作波形を示す。

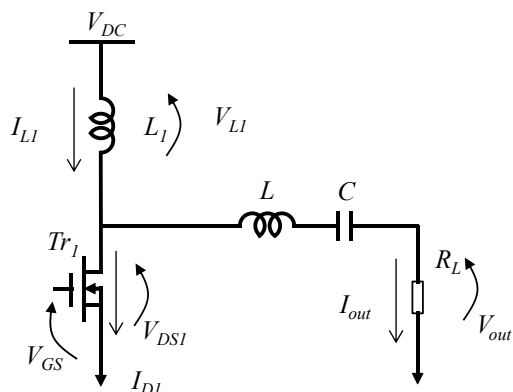


図 2.18 ZCS 型インバータ回路

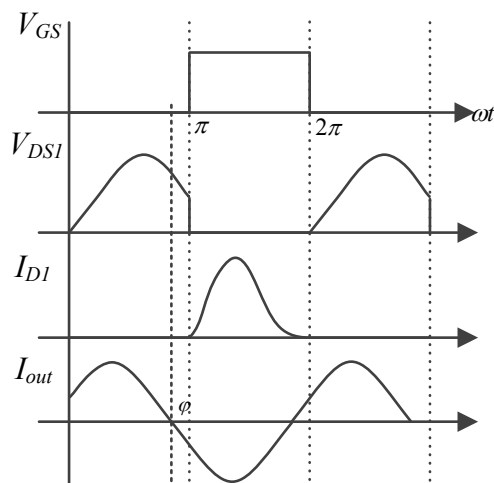


図 2.19 定常動作波形

この回路は ZCS スwitchングを実現している E 級増幅型の基本回路であり、1 つのデバイスと共振負荷回路および直流電源で構成されている。負荷回路は、デバイスに直列な共振インダクタと直列共振回路からなる。またデバイスの駆動信号を周期的に入力することで周期的にスイッチング動作させることができる。各デバイスの特性は理想的であると仮定し、スイッチング ON と OFF のデューティ比を D とする。負荷の直列共振回路の Q 値が十分高いとすると I_{out} は、基本周波数の正弦波電流のみ流れる。負荷抵抗 R_L には a を定数として

$I_{out} = aI_{L1} \sin(\omega t + \varphi)$ の電流が流れるものとする。1 周期の動作モードにおいて

Tr1 が OFF の時 ($0 < \omega t \leq \pi$)

$$I_{D1} = 0 \quad \dots \quad (2.27)$$

$$V_{L1} = \omega L_1 a \cos(\omega t + \varphi) \quad \dots \quad (2.28)$$

$$V_{DS1} = V_{DC} - L_1 \frac{dI_{L1}}{d(\omega t)} = V_{DC} - \omega L_1 a \cos(\omega t + \varphi) \quad \dots \quad (2.29)$$

Tr1 が ON の時 ($\pi < \omega t \leq 2\pi$)

$$I_{D1} = \frac{1}{\omega L_1} (\omega t - \pi) - a(\sin(\omega t + \varphi) + \sin \varphi) \quad \dots \quad (2.30)$$

$$V_{L1} = V_{DC} \quad \dots \quad (2.31)$$

$$V_{DS1} = 0 \dots (2.32)$$

と表せる。初期値として $I_{D1} = 0$ とし本回路の特徴として最適設計した場合、ターンオン時およびターンオフ時に ZCS 動作が実現すると仮定するとその条件は、

$$I_{D1} = 0 \quad \text{at} \quad \omega t = n\pi \dots (2.33)$$

$$\frac{dI_{D1}}{dt} = 0 \quad \text{at} \quad \omega t = (2n+1)\pi \quad (n=0,1,\dots) \dots (2.34)$$

$$V_{L1} = 0 \quad \text{at} \quad \omega t = n\pi \dots (2.35)$$

となる。この条件を ON 期間、OFF 期間に代入し、デバイスの電圧、電流の式を求めると、

$$V_{DS1}(\omega t) = \begin{cases} V_{DC} \left(\frac{\pi}{2} \sin \omega t - \cos \omega t + 1 \right) & (0 < \omega t \leq \pi) \\ 0 & (\pi < \omega t \leq 2\pi) \end{cases} \dots (2.36)$$

$$I_{D1}(\omega t) = \begin{cases} 0 & (0 < \omega t \leq \pi) \\ I_{DD} \pi \left(\omega t - \frac{3\pi}{2} - \frac{\pi}{2} \cos \omega t - \sin \omega t \right) & (\pi < \omega t \leq 2\pi) \end{cases} \dots (2.37)$$

となる。

次に図 2.20 にフルブリッジ型の ZCS 型共振インバータおよび図 2.21 に各部定常動作波形の一例を示す。

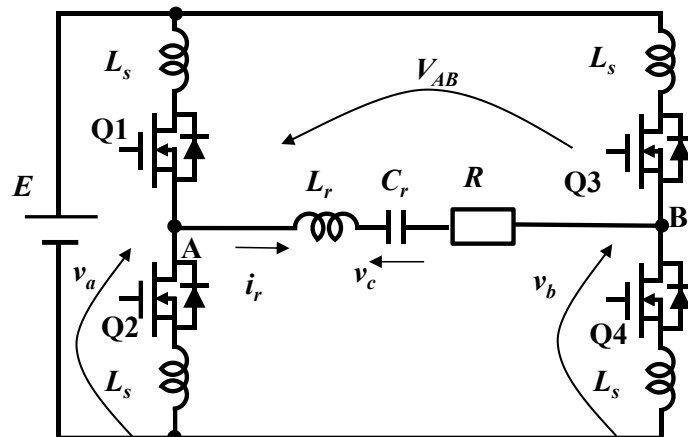


図2.20 ZCSインバータ回路構成例

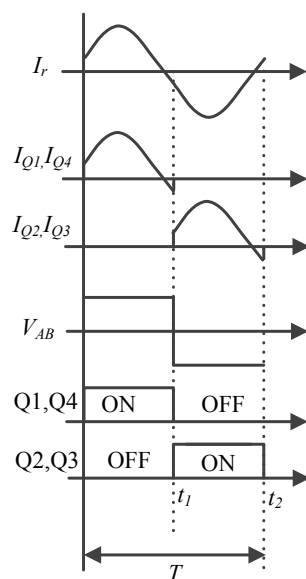


図2.21 定常動作波形

この回路は、スイッチングデバイスに対して直列に補助インダクタを接続し、ターンオン時のスイッチング電流の立ち上がりを遅らせて、スイッチング損失の低減を実現する。Q1,Q2 と Q3,Q4 に与えるゲート信号である動作周波数 f_s は、L-C 共振回路の固有共振周波数より低い周波数で動作させる。この場合、負荷が、見かけ上容量性となり、スイッチング電流が進み電流となる。この回路の定常時の状態方程式は

$$\frac{di_r}{dt} = \frac{V_{AB} - v_c - i_r R}{L_r + 2L_s} \dots (2.38)$$

$$\frac{dv_c}{dt} = \frac{i_r}{C_r} \dots (2.39)$$

となる。印加電圧 V_{AB} は、スイッチの状態により与えられ動作モードが決定される。各動作モードにおける理論解析を正確に行うことは難しいため、一般的にはこのような状態方程式により、数値解析によりその動作を求めることが多い。スイッチングデバイスがオフしたとき、共振電流は進んでいるので還流ダイオードを流れ、スイッチングデバイスには流れていない。スイッチングデバイスの動作が変化した瞬間において、直列に接続したインダクタンス L_s に直流電源電圧が印加される。このとき、オン状態に変化したスイッチングデバイスの電流は、ZCSインダクタと電源電圧によって決まる任意の電流上昇率で増加しZCSオン動作が行える。高周波化を実現するには、前節のロスレススナバキャパシタ

によるZVS回路ではなく、補助インダクタンスを用いたZCS回路が有利である。しかし、例示した図2.20のような簡単なZCS回路では、スイッチングスピードの高速化に伴い、スイッチングデバイスの両端電圧に過大な電圧が発生する危険性も存在する[19]。

2.5 結言

本章では、プラズマ生成用電源としてインバータ電源を適用するための検討をおこなった。始めに、ICP プラズマを例にプラズマ生成の原理について述べると共に、プラズマ源が電氣的な等価回路で取り扱うことが可能であることを示した。等価回路は、トランス構造で表現されるためインバータ回路の負荷として解析時には容易に適用可能となる。また、高性能なプラズマ生成電源を実現するために、高効率かつ容易な電力制御が可能なインバータ回路技術について述べると共に、実際応用上の問題点について議論した。特に高周波動作時における問題や制御時における問題点について指摘し、本論文で取り扱うソフトスイッチング方式の原理について説明した。高周波インバータの MHz 領域での動作においてスイッチング損失の低減を図る事は、高効率化を実現し電源システムの信頼性を向上するために重要となる。ソフトスイッチングの方式としては、共振現象を利用した ZVS と ZCS が利用可能であるが、MHz スwitchング領域での動作時においていずれのスイッチング方式が有効となるかは今後のスイッチングデバイス技術の進展により大きく影響される。しかしながら、電力変換装置における浮遊インダクタンスやキャパシタンスの影響を考慮すると、インダクタを利用して ZCS を実現する方式が回路設計上の観点からは有利になるものと考えることができる。本論文では、電力制御方式として位相差制御を用いた ZCS 共振形インバータ回路方式が高効率・高機能を実現するプラズマ生成用電源として適していると考え、次章以降で詳しく議論する。

第3章. 位相差制御 ZCS 高周波インバータ

3.1 緒言

電力変換用半導体デバイスの性能は飛躍的な向上がなされてきたが、近年では、SiC といった新しいデバイスの開発も進められており、MHz 帯域でスイッチング動作可能な半導体デバイスの実用化にも期待が高まっている。

このような高周波数帯域における電力変換装置の応用分野としては、プラズマ生成・加熱用電源への適用が考えられる。プラズマは、加工・精錬技術や航空宇宙分野の推進エンジンなど産業上大きな役割を担っており、その生成用電源回路の構成や効率を改善することが重要な課題となってきた。その電源への適用する回路方式として、高効率なスイッチング方式を採用したインバータ回路が注目され開発が進められている。損失低減を図り高効率化を実現することを目的としてソフトスイッチングを適用したインバータ回路と入力電圧可変制御や PWM 制御を組み合わせた電源システムについて研究がなされてきた [11-15,18]。また位相差制御を用いたインバータ回路の研究・技術報告もなされているが数百 kHz 程度までの適用となっている [25,26]。しかし、損失低減とインバータ単体での制御を同時に実現する回路についてはまだまだ研究途上である。特に、MHz 帯域の動作では、高周波インバータにおいて発生する損失の中でも、スイッチング損失は大きな割合を占めており、インバータシステムの信頼性や効率により一層影響を与えることが予想される。そのため、高周波インバータへのソフトスイッチング方式の適用は有効と考えられるが、動作周波数が高いため、回路動作や損失への影響を明らかとすることは重要であると思われる。

本章では、MHz のスイッチングに適用する ZCS 形高周波インバータについて新たに提案し、回路特性について関して検討を行った。インバータ単体での電力制御特性と回路の特徴について議論し、シミュレーションおよび実機での動作実験を行い、その有効性について検討を行っている。提案のインバータ回路方式は、インバータ単体での制御が可能であり、広い動作領域においてターンオン・オフ時にソフトスイッチングを実現していることを確認するとともに、システムの高効率・小型軽量化に寄与する方式の一つであることを示す。

3.2 位相差制御 ZCS 高周波インバータ回路

3.2.1 基本動作原理と特徴

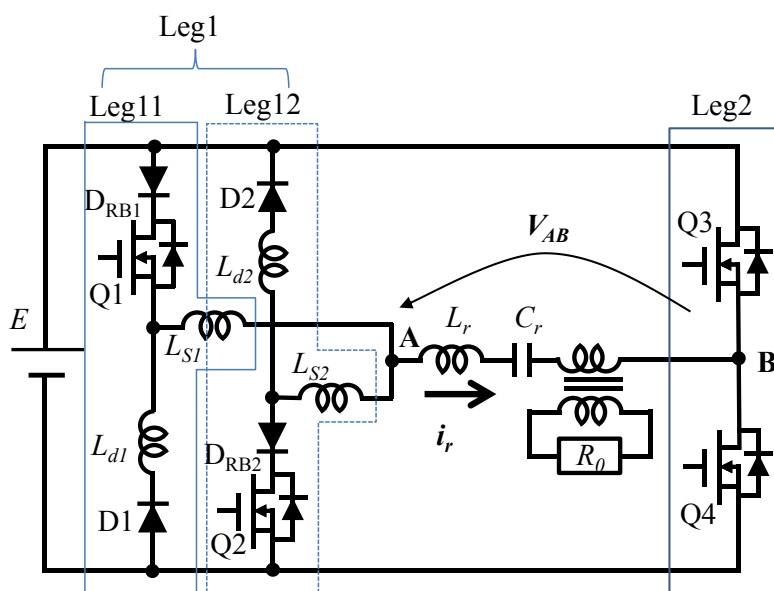


図 3.1 位相差制御 ZCS 高周波インバータ

図 3.1 に位相差制御 ZCS 高周波インバータの主回路方式を示す。左側レグ (Leg1) は Leg11 と Leg12 の二つからなり、Leg11 は主スイッチ Q1 と逆阻止ダイオード D_{RB1} 、還流ダイオード D1 と ZCS 用インダクタ L_{d1} 、及び短絡電流防止インダクタ L_{s1} からなる。Leg12 も同様である。また、右側レグ (Leg2) は上側主スイッチ Q3 と下側主スイッチ Q4 の二つからなる構成である。ZCS 用インダクタ L_{d1} , L_{d2} は、主スイッチ Q1, Q2 のターンオン時に急峻な電流立ち上がりを抑制し、Leg1 側の主スイッチの ZCS 動作を実現させている。また、MHz 帯域での高周波スイッチングになると半導体デバイスの出力容量を通して流れこむ短絡電流が無視できなくなることから、それを抑制するために L_{s1} , L_{s2} を挿入している。各インダクタのインダクタンスの決定に際しては、スイッチング時間内にスイッチング電流の急峻な立ち上がりを抑制し、かつインダクタ電圧によるデバイス電圧への影響を抑制するように決定している。また、端子 A-B には、共振用インダクタ L_r 、共振用キャパシタ C_r 、トランス 2 次側に接続された負荷抵抗 R_0 からなる共振負荷が接続されている。提案回路において Leg1 側が ZCS 動作を実現するには、電流進みの場合には、スイッチング周波数を共振回路の固有共振周波数より低い周波数で動作させる周波数制御が基本となるが、今回の方式で

は、共振電流のゼロクロス点を検出して Leg2 をスイッチングすることで共振電流に追従する制御と Leg1 側に位相差制御を適用する組み合わせによって、ほぼ一定周波数で制御を行う方式とした。これにより、Leg2 側の ZCS 補助回路は不要となり回路の簡素化と効率の改善効果が見込めるものと考えられる。

3.2.2 位相差制御動作

高周波インバータの出力電力の制御方法としては、図3.2に提案した位相差 ZCS高周波インバータの制御パルスパターンを示す。Legの上下のスイッチは 50% duty 固定でスイッチング動作させ、左右のLegに位相差 ϕ を設けて制御する位相差制御方式を適用する。またLeg2側を共振電流のゼロクロスでスイッチングするように固定し、Leg1側をLeg2側から遅らせてスイッチングすることでLeg1側から見れば電流進みモードとなり、ZCS動作が可能となる。またLeg2は共振電流のゼロクロスのタイミングでスイッチングさせるためZCS動作が可能となる。

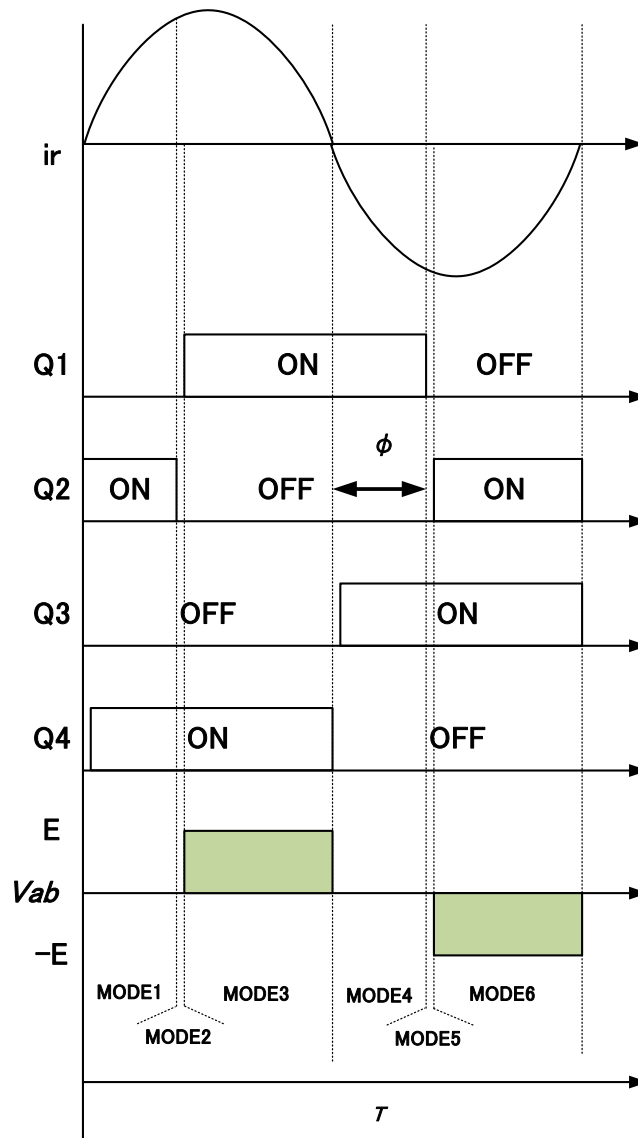


図 3.2 スイッチングパターン

3.2.3 回路動作

図 3.2 の位相差制御パルスパターンで動作する提案回路の定常動作時における動作モード遷移と等価回路を図 3.3 に示す。以下、各動作モードについて説明する。

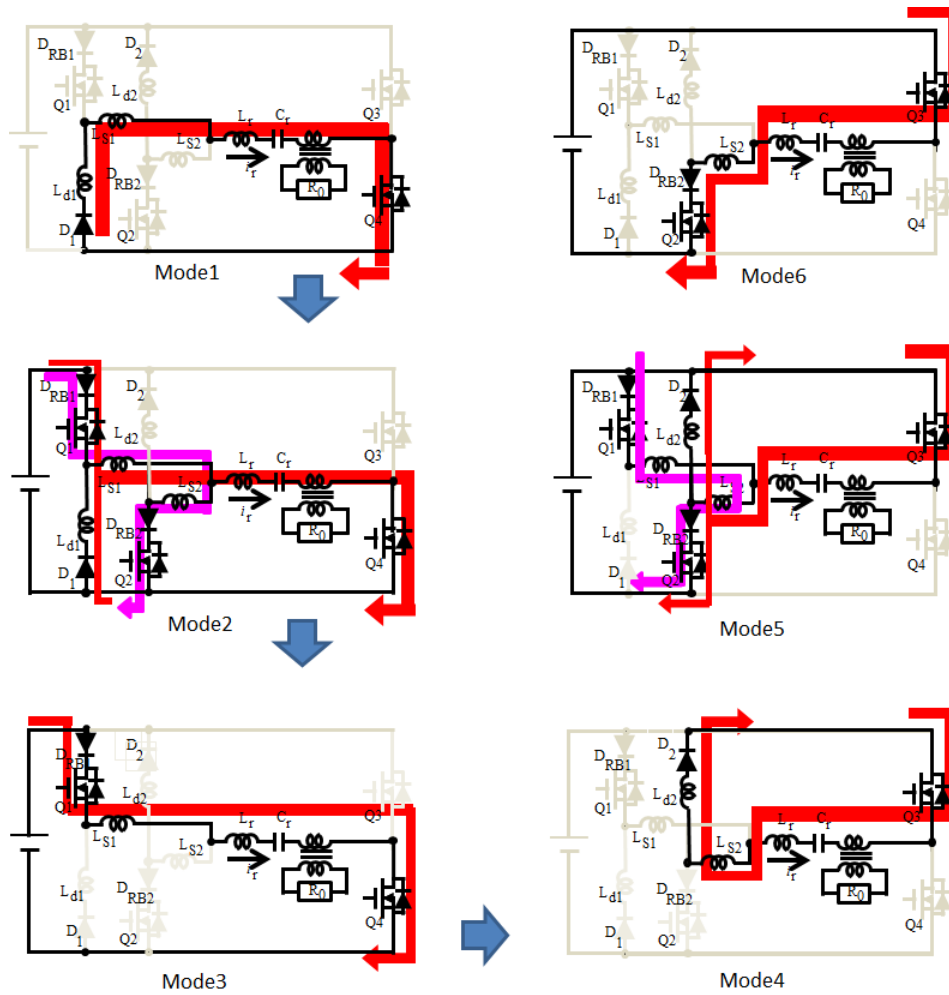


図 3.3 回路動作モード

【Mode1】

共振電流 i_r が負の極性から正の方向（図 3.1 の矢印の向きを正とする）に反転するゼロクロス点で主スイッチ Q3 をターンオフ、Q4 をターンオンすることで Mode5 から Mode0 に状態遷移する。共振電流のゼロクロス部分でスイッチングを行うため Q3、Q4 は、ほぼ ZCS で動作する。Leg1 においては負荷共振により Leg12 側の主スイッチ Q2 を流れていた共振電流 i_r は、Leg11 側の L_{s1} 、D2、 L_{d1} に自然転流する。D2、 L_{s1} 、 L_{d1} 、主スイッチ Q4 を介して、 L_r 、 C_r による直列負荷共振回路を形成している。

【Mode2】

主スイッチ Q1 がターンオン、Q2 がターンオフするとき L_{d1} 、D2、 L_{s1} を流れていた電流が、主スイッチ Q1 に転流し Mode1 となる。この期間、主スイッチ Q1 の電流は L_{d1} により緩やかに上昇し、D2 の電流を緩やかに立ち下げることにより主スイッチ Q1 は ZCS ターンオン動作モードとなる。また Q2 にはすでに電流が流れていないため ZCS ターンオフ動作となる。還流ダイオード D2 の電流がゼロになり転流動作は完了する。

【Mode3】

主スイッチ Q1 と Q4 を介して直流電源電圧 E から負荷に電力を供給する。この期間、 L_{s1} 、 L_r 、 C_r による直列負荷回路を形成する。この期間は、共振電流 i_r の極性が反転するまで継続する。共振電流の極性の反転に伴い Mode4 に状態遷移する。この時、スイッチ Q2 は自然転流し ZCS ターンオフが実現される。

以後、【Mode4】～【Mode6】では【Mode1】～【Mode3】の回路は対称動作を行う。また、Mode3 と Mode6 の期間を制御することで出力電力を制御することが可能となる。

3.2.4 ターンオン時の ZCS 動作

提案回路におけるターンオン時には主回路電流以外にも電流が流れる可能性がある。図 3.4 にスイッチ Q1 のターンオン時の電流経路を示す。この影響とその他スイッチング動作時に懸念される問題点に対する回路構成上の留意点について以下に示す。また還流電流については次節にて説明する。

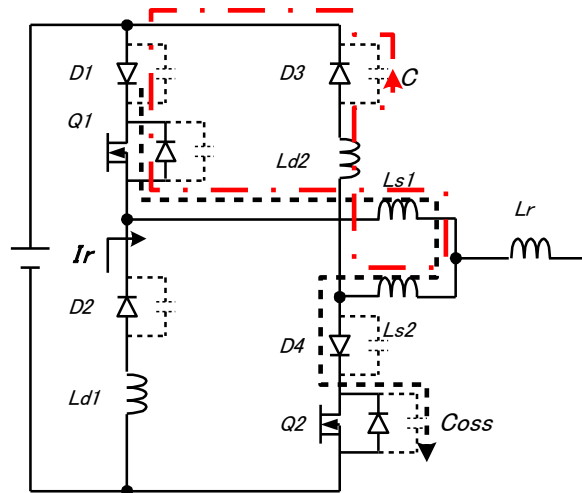


図 3.4 ターンオン時の電流と動作

・還流ダイオード D2 の逆回復電流

還流ダイオード D2 には、逆回復電流の小さい SiC ダイオードを使用し、逆回復期間中に発生する短絡電流を減らし、ターンオン損失を減らす。

・主スイッチの出力容量 C_{oss} への充電電流

ターンオン時には、対のアームの主スイッチの出力容量への充放電電流が発生する。この電流を抑制するために短絡電流防止インダクタンス L_{s1} を挿入する。短絡防止インダクタンスは、この充放電電流を抑制し、ターンオン時の充放電電流を徐々に立ち上げることでターンオン損失を減らすことが可能である。

・還流ダイオード D3 の寄生キャパシタンス C の放電電流

還流ダイオード D3 の寄生キャパシタンスの放電電流が ZCS 用インダクタンス L_d および短絡防止用インダクタンス L_s によりターンオン時より少し遅れて電流が立ち上がるためターン損失を低減することが可能となる。

3.3 シミュレーション評価

提案した回路においてシミュレーションにより動作確認をおこなう。シミュレーションに使用する回路パラメータを表 3.1 に示す。

表 3.1 回路パラメータ

Item	Symbol	Value
DC source voltage	E	100V
Resonant Frequency	f_r	1.1MHz
ZCS inductance	L_{s1}, L_{s2}	100nH
Short-circuit current reduce inductance	L_{d1}, L_{d2}	100nH
Resonant inductance	L_r	5.3 μ H
Resonant capacitor	C_r	3.3nF
Transformer ratio	a	1:2
Load resistance	R_o	50 Ω

図 3.5、図 3.6 に位相差 $\phi=90^\circ$ 時の Leg1 側主スイッチ Q1、Q2、Leg2 側の主スイッチ Q3、Q4 の電圧・電流波形を示す。図 3.5 から主スイッチ Q1 がターンオンする時には電圧がゼロになった後に ZCS 用インダクタにより電流重なり状態となり緩やかに上昇しているため ZCS 動作が実現されていることが分かる。またターンオフ時にはブロックダイオードの導通期間中にゲート駆動信号がターンオフされるため、ZCS が実現できる。Leg2 側は共振電流のゼロクロス付近でスイッチングしているためほぼ ZCS でのターンオン・ターンオフ動作となっている。

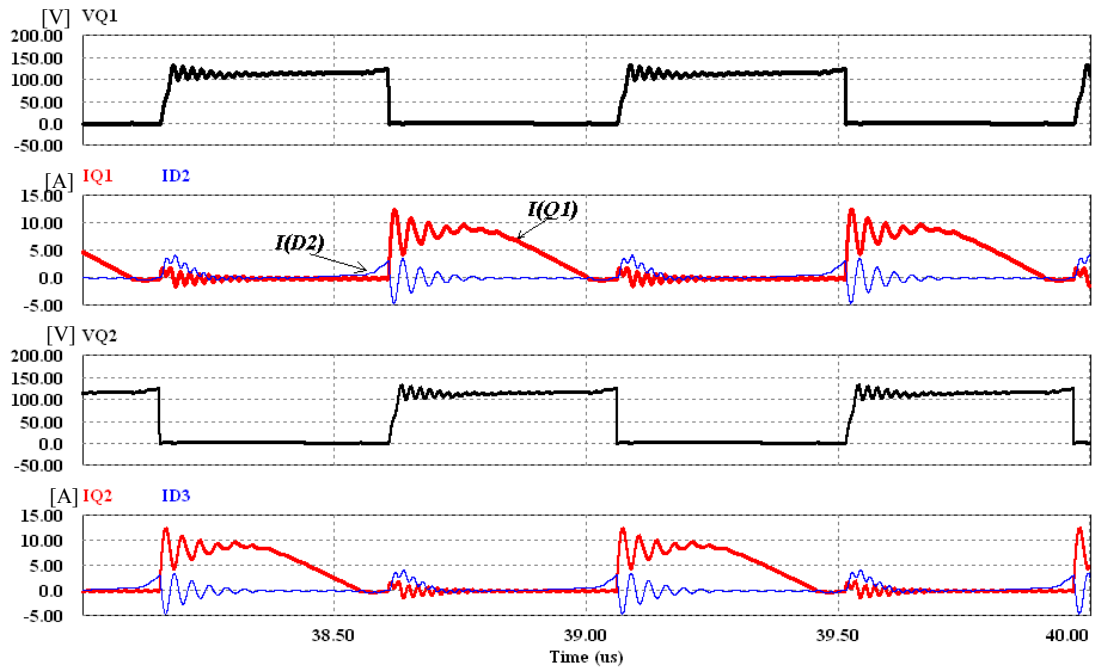


図 3.5 主スイッチ Q1, Q2 のスイッチング転流動作波形

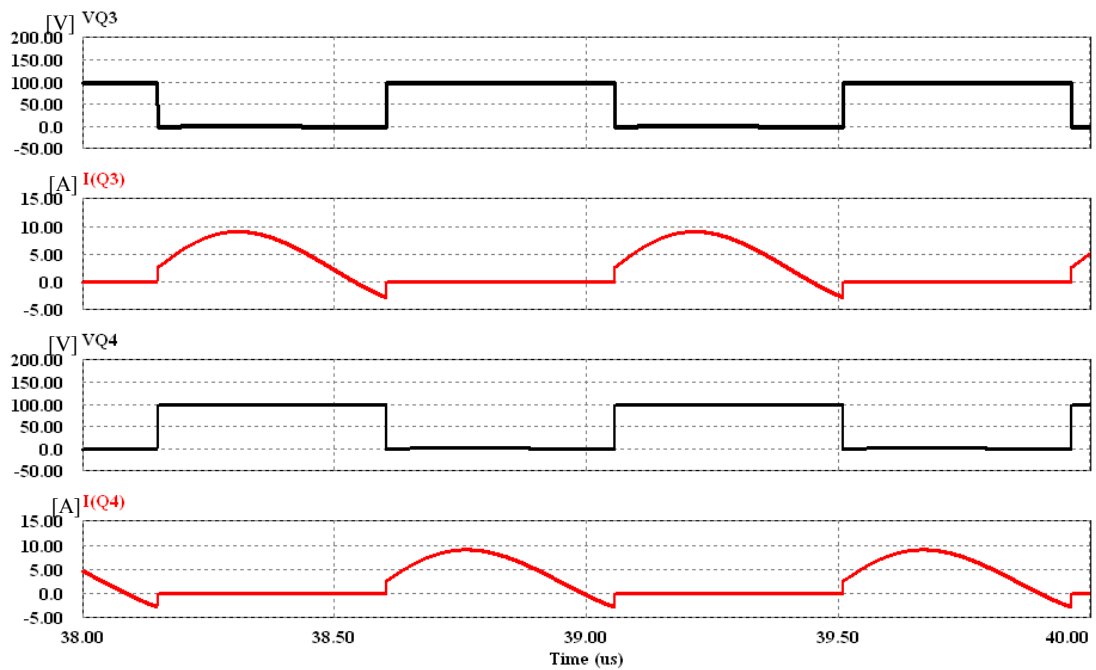


図 3.6 主スイッチ Q3, Q4 のスイッチング転流動作波形

3.3.1 インダクタ L_s による還流電流

図 3.7 は主スイッチ Q2 と還流ダイオード D2 に流れる還流電流を示す。この還流電流は、主スイッチ Q2 のオンの期間に還流ダイオード D2 を通して流れている。主スイッチ Q2 がオン期間中は、共振電流が主スイッチ Q2 に流れており、電流の向きが反転すると還流ダイオード D2 に共振電流が流れる。しかし、共振電流が主スイッチ Q2 に流れている間においても還流ダイオード D2 に電流が流れている。この還流電流は、共振電流が流れることによりインダクタ L_s に誘起する電圧により発生する。図 3.8 において A 点が負電位となり、還流ダイオード D2 に還流電流が流れる。この電流が大きくなるとターンオフ時の ZCS 動作が実現できず損失を増加させる要因になる。そこで、ターンオフ時に ZCS 動作を実現するために短絡防止用インダクタ L_s を以下の条件に合うように設計する。

$$L_s \leq \frac{dt}{dI_r} (V_f + R_{ds(on)} \times I_r)$$

I_r : 共振電流

V_f : 還流ダイオードの順方向電圧

$R_{ds(ON)}$: ドレイン・ソース間の抵抗

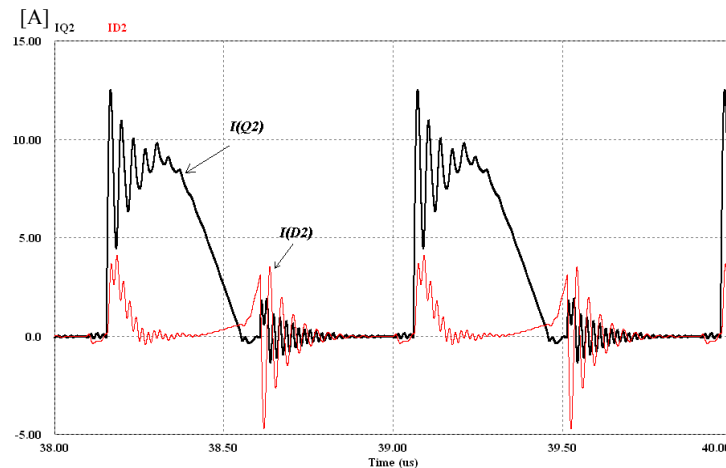


図 3.7 主スイッチ Q2 と還流ダイオード D2 の還流電流

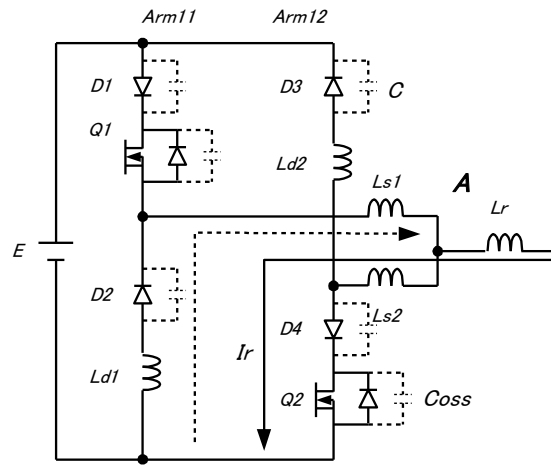


図 3.8 還流電流

3.4 実験結果

図 3.9 に今回の実験で作製した試作回路の回路構成を示す。主回路デバイスにはパワーMOSFET(ST14NW50Z, STmicro)を使用しダイオードには SiC ダイオード (SDT12S60, INFINION) を使用した。駆動回路には、汎用のゲート駆動 IC では高周波で駆動できないため信号伝達用のフォトカプラを用いて構成している。共振回路の電流検出としては、CT (Current transformer) を用いた。CT は、高周波特性のよいフェライトを使用し、共振電流を検出する。検出した信号を制御回路にて主スイッチ Q3, Q4 を基準とした駆動信号に位相差を設けた信号を主スイッチ Q1, Q2 に与える構成としている。

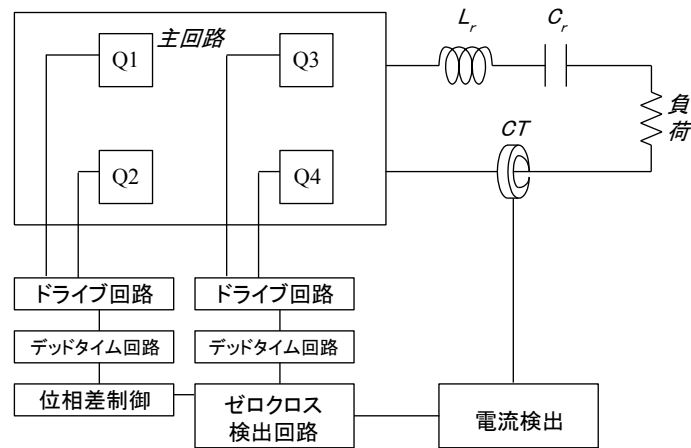


図 3.9 試作回路の回路構成

図 3.10 には主スイッチ Q2 のドレインソース間電圧とドレイン電流波形を示し、図 3.11 にはターンオン時の拡大波形を示す。図 3.12 に I-V 波形を示す。

また、図 3.13 はインバータの共振電流 i_r の実験波形を示したものである。ターンオン時は ZCS インダクタおよび短絡防止用インダクタによりドレインソース電圧がゼロ電圧付近に下がってからドレイン電流が立ちがっている。また、I-V 波形から ZCS 動作を実現していることがわかる。電圧、電流波形ともにスイッチング後にインダクタンスと寄生キャパシタンスによる振動が見られる。この振動を抑えるためには寄生キャパシタンスが小さいデバイスを使用する必要がある。

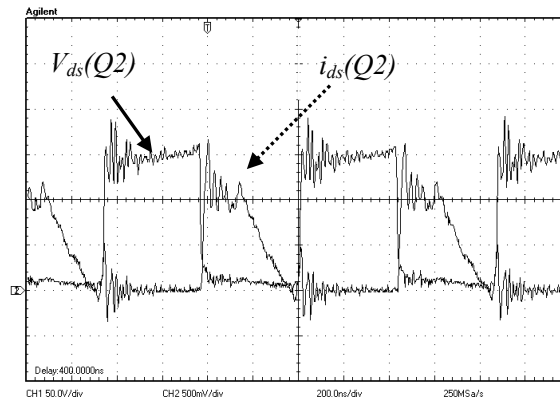


図 3.10 主スイッチ Q2 のスイッチング波形

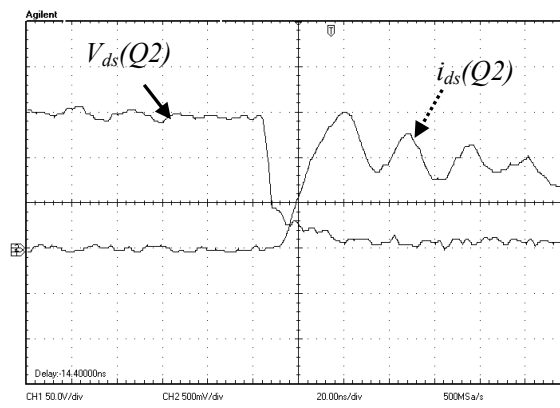


図 3.11 主スイッチ Q2 ターンオン拡大波形

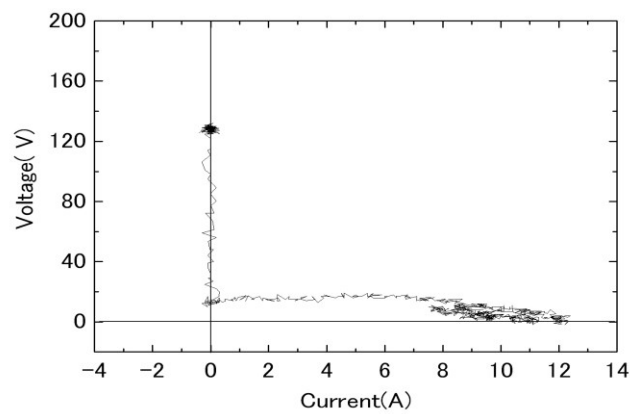


図 3.12 スイッチ Q2 ターンオン時の I - V 波形

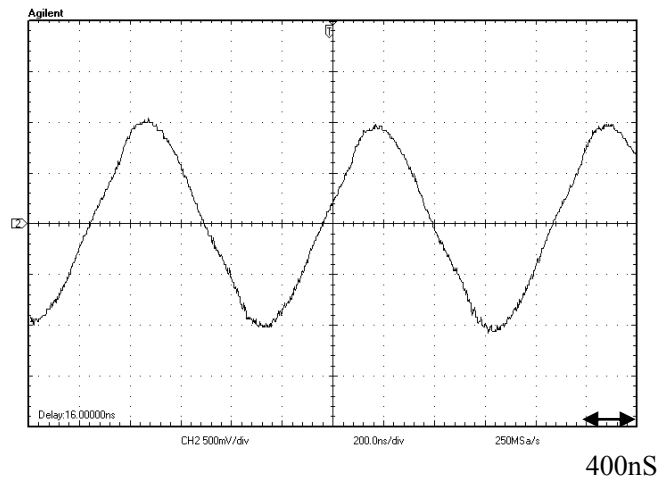


図 3.13 インバータの出力共振電流波形

・電力制御特性

図 3.14 に提案回路の位相差に対する出力特性を示す。ソフトスイッチング動作のもとで位相差 ϕ を変化させることで連続的に制御することが可能である。つまりプラズマ発生電源において負荷変化に速やかに対応するための基本性能が見込まれる。

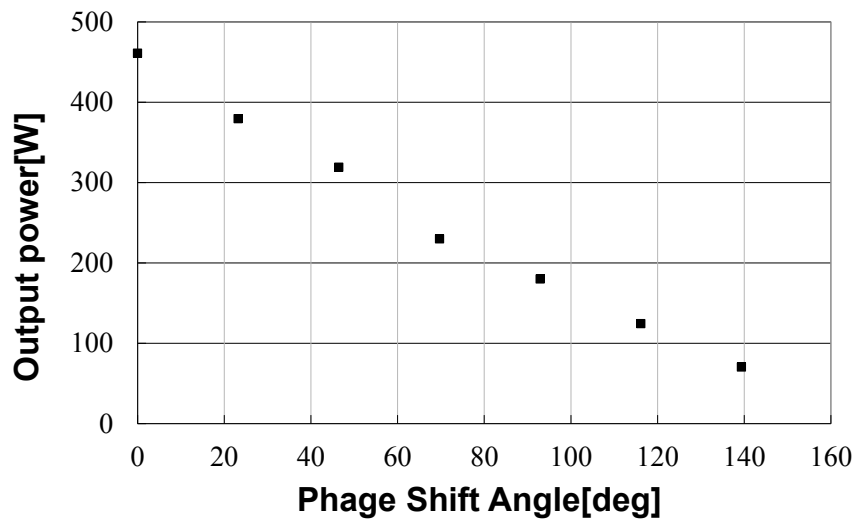


図 3.14 出力電力特性

・効率特性

図 3.15 に提案回路の位相差に対する電力変換効率特性を示す。制御位相を大きくすると変換効率が低下していることが確認できる。特にハードスイッチング方式の場合は、Leg1 で遮断する電流が大きくなるためスイッチング損失が増加し、効率が低下していると考えられる。これと比べて提案回路の場合には制御位相が大きい場合の効率の低下が大幅に低減され、ソフトスイッチングによる効率改善の効果が確認できる。しかし、制御位相の少ない領域においてハードスイッチング方式の効率が提案回路を上回る点が見られた。これは、制御位相が小さい場合つまりフルパワーに近い電力の際は、スイッチングスイッチングよりも逆阻止ダイオードの導通損失が発生損失に大きく影響するため、効率低下を招いたと考えられる。そのため順方向電圧の低いショットキーダイオード等を使用し、導通損失の低下を図る必要があると考える。

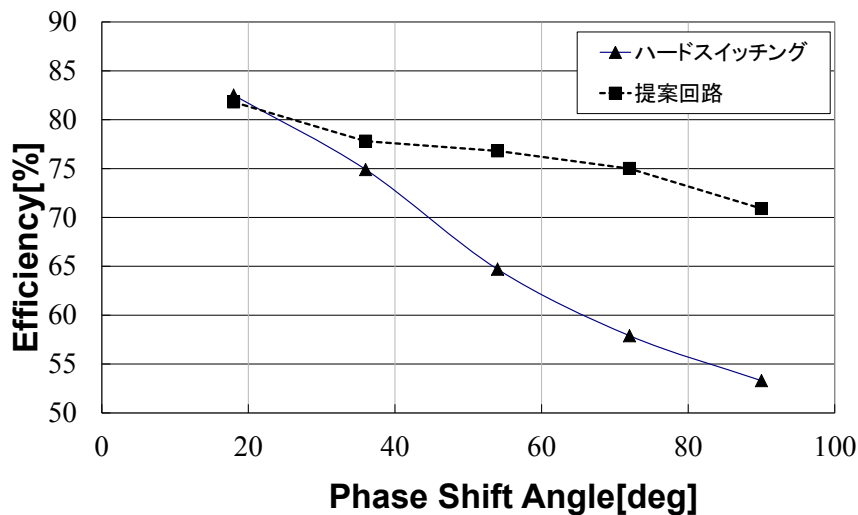


図 3.15 出力変換効率

3.5 結言

本章では、MHzのスイッチングに適用するZCS形高周波インバータについて新たに提案し、その動作原理について言及した。高周波帯域で動作可能なMOSFETを主スイッチとし、プラズマ生成用電源として適用するためのZCSインバータ回路を提案し検討を行った。インバータ単体での電力制御とMHz電源への適用についてのスイッチング特性、制御特性について、新たに位相差制御ZCSインバータ回路を提案し、回路動作の検討後、シミュレーションおよび実機での動作実験を行い、その有効性について確認した。プラズマ負荷は、状態によって大幅に負荷変動することが予想されるため、通常使用される位相差制御方式では、ソフトスイッチング動作が保証されない危険性がある。急速な負荷変動は、共振形の高周波インバータのソフトスイッチング条件を簡単に逸脱する。このため、瞬時の電流検出回路と遮断動作を行うゲートブロック回路を含む保護回路が必要となるが、MHz領域では、フィードバック時の遅延時間が大きな妨げとなり、ほとんどの場合には効果を発揮しないと考えて差し支えない。このため、本論文で取り扱うZCSソフトスイッチング位相差制御インバータは、共振電流のゼロ電流ポイントを検出し同期してスイッチング動作を行い、共振電流追尾方式による位相差制御を行うことを基本として構成されている。制御範囲内のモードで、ターンオン時にソフトスイッチングを実現していることを確認し、インバータ単体での制御が可能であること確認した。また変換効率においては、制御位相の大きいところでは提案したソフトスイッチング回路の効果を発揮し、効率で約15ポイントの改善していることを確認した。本文中では、提案の制御回路の有効となる点をシミュレーション解析結果と試作実験結果の双方から評価・検討を加えており、高周波スイッチング領域における高効率電力変換装置実現のための有効な方式の一つであることを明らかとした。しかしながら、制御位相が小さいところでは、逆阻止ダイオードの導通損失が大きくなり、効率の低下を招いた。今後は、順方向電圧の低いデバイス等で効率向上の検証が必要であると考えられる。

第4章. 2重共振回路を用いた位相差制御 ZCS インバータ

4.1 諸言

数MHzのスイッチング周波数で動作する新しいインバータ回路方式として位相差制御のZCSインバータを提案し、その電力制御特性とソフトスイッチング動作特性について議論してきた。しかしながら、前章までに提案し議論してきた回路方式は、全ての電力制御範囲においてソフトスイッチングが実現され、高効率に動作するインバータ方式の一方式となり得ることはシミュレーションと試作実験により明らかとしてきたが、周波数追尾方式の共振形インバータに共通の周波数変動の影響が現れることが問題として指摘される。プラズマ生成用電源として有効に適用可能であるか否かは、連続的かつ高速度な電力制御特性と共に周波数安定性が重要な項目となる。

ここでは、これまで議論してきたZCSインバータ回路の電力制御時における周波数安定性について議論し、周波数追尾方式のインバータに共通の問題点である周波数変動の要因について説明する。共振周波数の安定性は、共振回路パラメータである特性インピーダンスにより大きく変化し、特性インピーダンスを負荷インピーダンスに対して比較的大きくとることにより安定化することは可能であるが、プラズマ生成用電源としては全く不十分なものとなる。ここでは、新しい主回路方式として、周波数変動の要因を抑制可能な2重直列共振回路を有する位相差制御ZCSインバータの回路の動作と設計方法について議論し、各部の共振回路の周波数と特性インピーダンスを有効に選定することで電力制御時における周波数変動の影響を抑制し、周波数安定性を大きく改善可能であることを示す。

4.2 位相差制御ZCS高周波インバータの回路の問題点

4.2.1 従来の回路

図4.1に前章で述べた位相差制御方式フルブリッジZCSインバータ回路を示す。

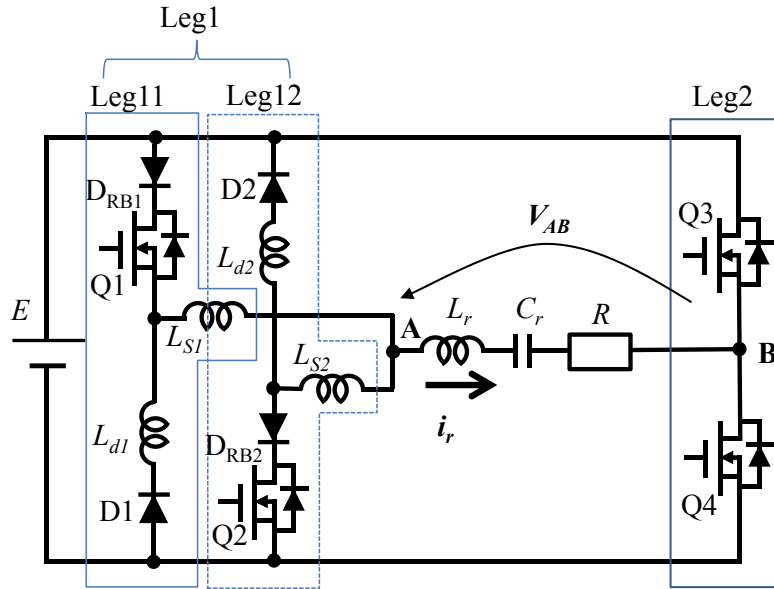


図4.1 位相差制御方式フルブリッジZCSインバータ

この回路は、フルブリッジ構成のインバータ回路において左側レグ(Leg1)を2つに分けてインダクタで接続する構成としている。このように Leg1 側を分離しているのは、ZCS インダクタ L_{d1} , L_{d2} と、主スイッチ Q1, Q2 のターンオン時に急峻な電流立ち上がりを抑制する L_{s1} , L_{s2} の効果を利用し ZCS 動作を実現させるためである。また、電力制御においても Leg1 を基準とした共振電流追尾方の位相差制御を用い、Leg2 の導通電流を進み電流で動作させることで、ターンオン時は ZCS 動作、ターンオフ時は ZVS かつ ZCS 動作にてスイッチングを行っている。

4.2.2 共振周波数低下の問題

周波数追尾型の位相差制御を用いた従来回路では、インバータ出力電力の広範囲な制御をDC-DCコンバータを用いずに、実現できるという利点がある。しかし、スイッチングの位相差が大きくなる（低負荷時）と出力周波数が低下する問題が発生する。表4.1は、回路シミュレーションに用いた回路定数を示している。ここで、共振回路の特性インピーダンスを、 $Z_r = \sqrt{\frac{L_r}{C_r}}$ としている。図4.2

に従来回路である位相差制御ZCSインバータ回路の位相差 ϕ を変えたときの周波数特性のシミュレーション結果を示す。図4.2より明らかなように、共振回路の特性インピーダンスの変化による明らかな差異が認められるが、位相差制御角の増加に伴い動作周波数が大幅に低下することが確認できる。

表4.1 回路パラメータ

Item	Symbol	Value
DC source voltage	E	200V
Resonant Frequency	f_r	1.2MHz
ZCS Inductor	L_{s1}, L_{s2}	200nH
ZCS Assist Inductor	L_{d1}, L_{d2}	200nH
Resonant Inductor	L_r	Z/ω_r
Resonant capacitor	C_r	L_r/Z^2

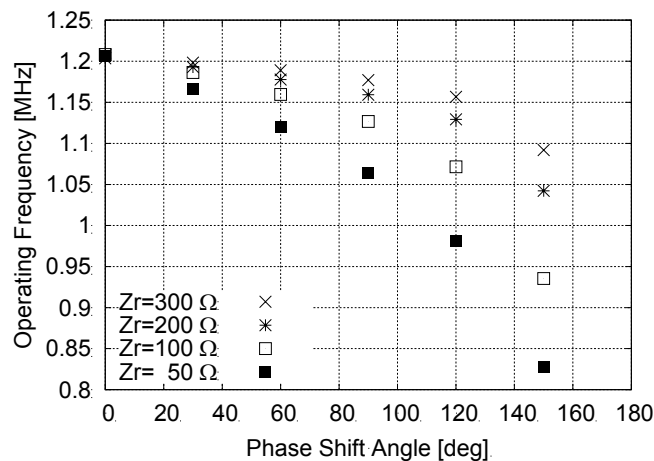


図4.2 従来回路における周波数特性

従来回路の共振周波数が低下する原因について説明する。高周波共振形イン

バータの出力電力は、直列LC共振負荷への入力となり、共振電流 i_r が流れる。位相制御角 ϕ が小さい領域において出力電流はLC回路のフィルタ効果によりほぼ正弦波となり、高調波成分の少ない波形が得られる。理論検討にあたり、まず基本波形分のみ考慮する近似を行うこととする。図4.3は、提案回路での位相差制御時の出力電圧と負荷電流の関係図を示す。

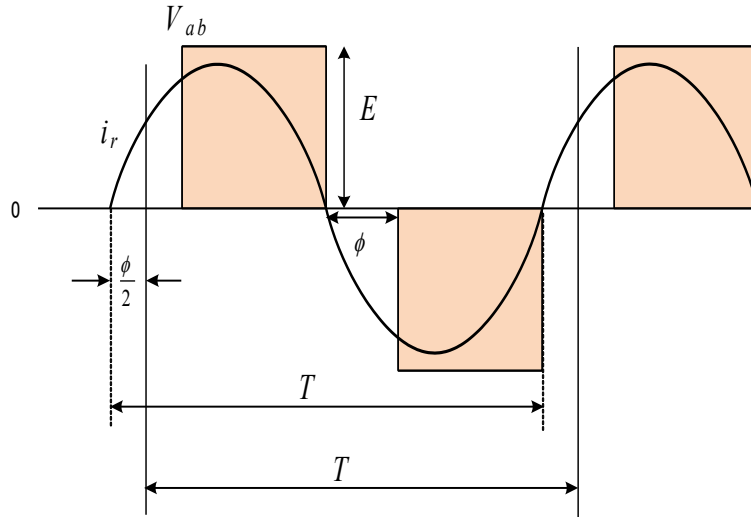


図4.3 インバータ電圧と負荷電流の関係図

インバータの出力電圧である V_{ab} は、出力電圧波形のフーリエ級数展開すると

$$V_{ab} = \frac{4E}{\pi} \sum_{n=1}^{\infty} \left\{ \frac{\cos(2n-1)\frac{\phi}{2}}{2n-1} \sin(2n-1)\omega_r t \right\} \cdots (4.1)$$

ここで、 $0 \leq \phi \leq \pi, n=1,2,\dots, \omega_r = 2\pi f_r = 2\pi/T = \frac{1}{\sqrt{L_r C_r}}$

式(4.1)より、出力電圧の基本波成分 ($n=1$) の実効値 V_{rms} は、

$$V_{rms} = \frac{2\sqrt{2}E}{\pi} \cos \frac{\phi}{2} \cdots (4.2)$$

となる。出力電圧 V_{ab} の基本波成分と出力電流 i_r の位相差は図4.3から $\phi/2$ であるので、

$$\frac{\phi}{2} = \tan^{-1} \frac{\omega_r L_r - \frac{1}{\omega_r C_r}}{R} \dots (4.3)$$

これより共振周波数 f_r は

$$f_r = \frac{C_r R \tan \frac{\phi}{2} + \sqrt{C_r^2 R^2 \tan^2 \frac{\phi}{2} + 4L_r C_r}}{4\pi L_r C_r} \dots (4.4)$$

となる。 R は高周波トランスを含む負荷系の抵抗分であり、共振電流が進み位相であることを考慮すると制御位相が大きくなると周波数が低下することがわかる。位相差 ϕ の制御により出力電流の基本波実効値 i_{rms} は、

$$i_{rms} = \frac{2\sqrt{2}E}{\pi R} \cos^2 \frac{\phi}{2} \dots (4.5)$$

と求めることができる。制御位相が大きくなると i_{rms} は減少し、電力制御が可能となる。共振電流 i_r は以下の式で表される。

$$i_r(t) = \frac{4E}{\pi R} \cos^2 \frac{\phi}{2} \sin \omega_r t \dots (4.6)$$

また、この時のキャパシタ電圧 v_c は、

$$v_c(t) = -\frac{4E}{\pi R \omega_r C_r} \cos^2 \frac{\phi}{2} \cos \omega_r t \dots (4.7)$$

となる。位相が大きい状態の場合には共振電流の振幅が小さく、循環電流期間の後に電圧を印加することによる波形の変動は、無視できなくなってくる。簡単の為、基本波成分からの検討結果と位相差制御時における電圧の高調波成分による影響との差異を無視できると仮定して、新たに発生し重畳する電流 i_r' は

$$L_r \frac{di_r'}{dt} + \frac{1}{C_r} \int i_r' dt + ri_r' = \frac{4E}{\pi} \cos \frac{\phi}{2} \sin \omega_r t \dots (4.8)$$

より求められる共振電流の第1波の波形となる。ここでは、共振電流の第1波の波形を求めるため、位相差制御時の電圧振幅の変化を無視している。位相が大きいため、初期値は存在するが十分小さいと考えて $i_r'(0) = 0$ 、 $v_c(0) = 0$ として、

$$i_r'(t) = \frac{4E}{\pi R} (1 - e^{-\frac{R}{2L}t}) \sin \omega_r t \dots (4.9)$$

が得られ、この共振電流の第一波が循環電流に重畳する。つまり式(4.6)と式(4.9)の合成波形がインバータ回路を流れる。図4.4に合成波形の概念図を示す。このとき電流周期が長くなるため、右側レグのスイッチングタイミングが遅れる。そのため、位差制御時の周波数低下が発生する。この回路の応答を表す時定数は $2L_r/R$ であるので、 Q (特性インピーダンス Z_r) によって影響の程度が異なってくるのが判る。図4.5に周波数低下の理論値とシミュレーション値による比較図を示す。理論値は、式(4.4)での周波数低下を示している。制御位相 90° まではほぼ同程度の周波数低下となっており、回路固有の周波数低下に依存していると考えられる。制御位相が 90° を超える領域では周波数低下が急激に低下する。これは式(4.7)より共振キャパシタ電圧の極性が反転することに加えて、図4.4での電力供給期間に発生した電流波形が基本波波形に合成されるため、理論値よりも周波数低下を生じさせていると考えることができる。

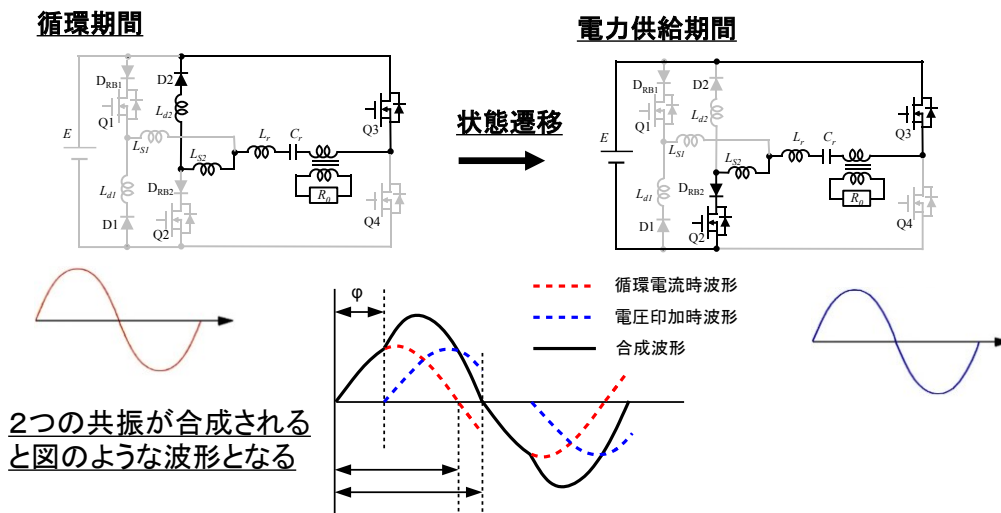


図4.4 周波数低下の概念図

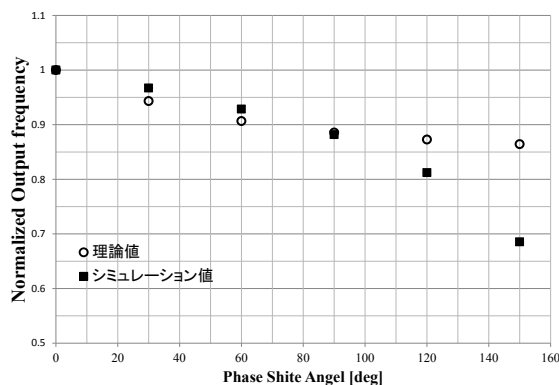


図4.5 周波数低下の比較図

4.3 2重共振回路を用いた位相差制御ZCSインバータ回路

本論文のプラズマ生成用高周波インバータにおいては、周波数の安定性は重要な要素である。特にプラズマの安定した生成・維持並びに広い制御範囲を実現するには位相差の大きな領域でも周波数の低下しないインバータ回路方式が必要となる。そこで、周波数低下を抑制可能な新しい回路方式を提案する。図4.6に提案回路の回路図を、図4.7にスイッチングシーケンスを示す。本回路に適用するスイッチングシーケンスにおいて特徴的な点は、ZCS側スイッチングシグナルには、上下レグのスイッチングで必要となるデッドタイムが不要で、電力制御特性には影響するが回路動作に問題が発生しないことである。この特徴により、片側スイッチングアームをターンオン状態、或いはオフ状態を維持したまま位相差制御により電力制御を行うことも可能となるといった利点をも有する。しかしながら、ここでは特に電流追従形の位相差制御時における周波数変動について議論しているため、図4.7に示したスイッチングシーケンス以外の特殊なケースにおける動作には言及しない。

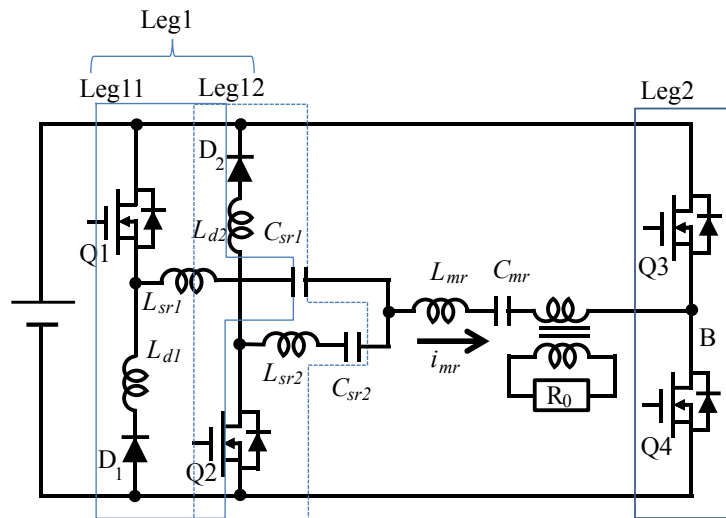


図4.6 2重直列共振回路系を用いた位相差制御ZCSインバータの回路図

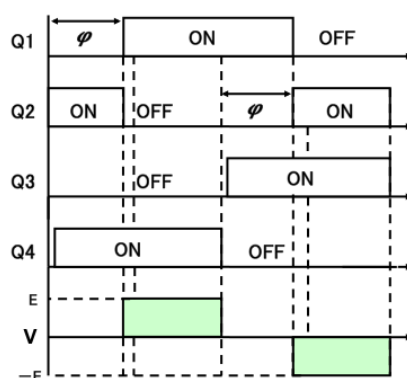


図4.7 提案回路のスイッチングパターン

従来回路は、共振電流は Leg11 から Leg12 へ共振条件に従って転流していた。提案回路と従来回路の相違点は、左 Leg のスイッチングアームにおける逆阻止ダイオードを除去し、新たにキャパシタ C_{sr1}, C_{sr2} を設けることで、短絡電流防止用インダクタを共振インダクタ L_{sr1}, L_{sr2} として利用し共振回路を構成していることである。なぜならば、スイッチングレグの回路構成において、Leg11, Leg12 には ZCS インダクタを含む回生電流を流す経路が存在するため、これを独立した Leg とみなし、共振電流を分流させることができれば、位相差制御時における共振条件の変化を抑制可能と考えられる。これにより、インダクタ L_{mr} とキャパシタ C_{mr} で構成される主共振回路と直列に補助共振回路が接続され、2重直列共振回路となっている点である。左側レグに流れる共振電流は、連続的に流れ、スイッチアームに流れる電流は主共振部の電流の 1/2 となることから周波数低下の影響が低減され、さらにスイッチ損失の低減にも効果がある。これらに加えて、それぞれの共振インピーダンスは低くとも、合成共振インピーダンスを高く取れることも周波数低下を抑制する利点となる

また、ZCS 動作モードも、逆回復電流によって発生するリカバリー損失防止のために挿入していたダイオードで逆方向電流を阻止する ZCS ターンオフではなく、スイッチに逆方向電流を流して逆並列ダイオードの導通期間中にターンオフを行う動作モードを利用可能といった利点もある。これらの回路上の特徴により、提案回路の基本的な動作は、図 4.8 に示したモード遷移を行い、電流追従形の位相差制御ソフトスイッチング動作が実現される。

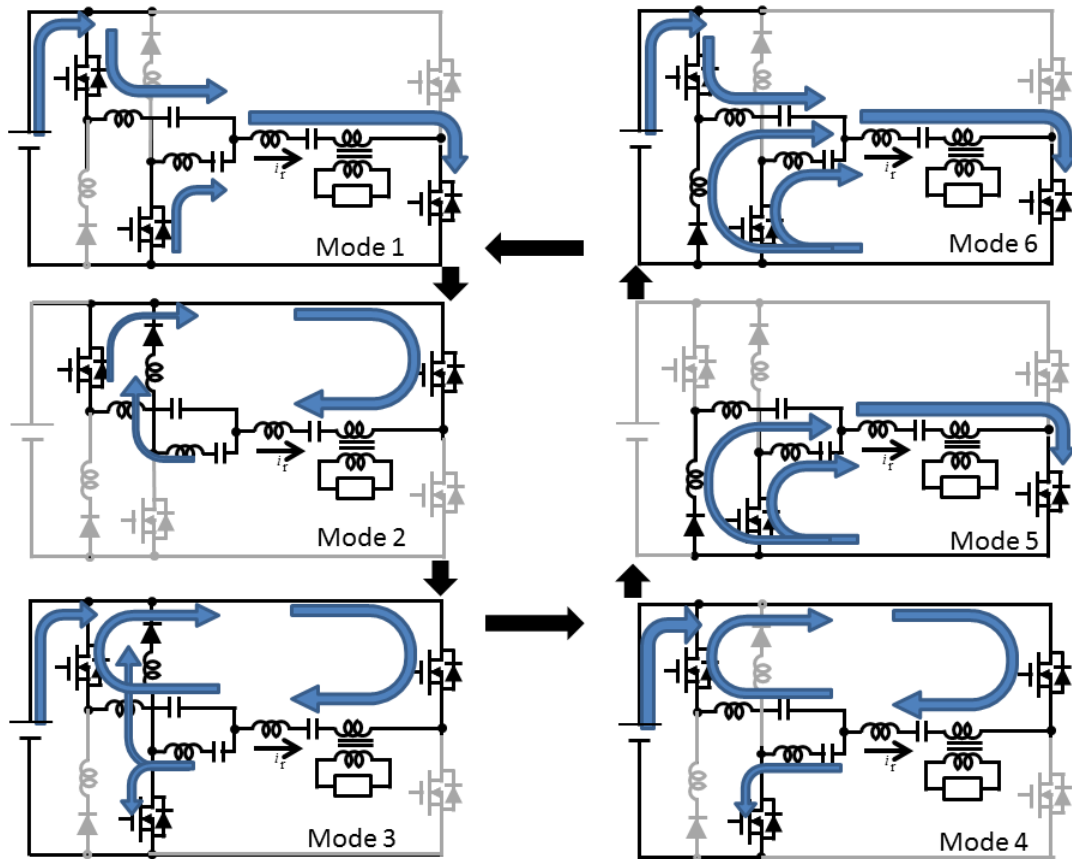


図 4.8 提案回路の動作遷移

【Mode1】：電圧印加期間

Q1, Q4 がオン状態にあり電源電圧から電力が共有されている。Q2 に接続された共振回路 L_{sr2} 、 C_{sr2} を含む閉回路が Q2 の逆並列ダイオードと Q4 の経路で構成され、電源短絡モードでの共振が維持・継続している。やがて主回路に流れる共振電流が正弦波状に変化しゼロクロスすると電流追従形制御回路からの信号により Q4 がターンオフし Q3 がターンオンする。

【Mode2】：循環期間

共振電流の極性が反転すると、スイッチ Q1 に流れていた電流は、Q1 の逆並列ダイオードに自然転流し ZCS・ZVS ターンオフする。また、Q2 にゲート信号は与えられていないのでダイオードに流れていた電流は、ZCS インダクタを通して還流ダイオード D2 に自然転流し、ZCS・ZVS ターンオフする。この期間は電源に接続されていない循環期間となる。

【Mode3】 :ZCS スイッチング過渡期間

Mode2 の状態から Q1 をターンオフし、Q2 をターンオンすることにより ZCS スイッチング期間となる。還流ダイオード D2 に流れていた電流は、ZCS インダクタ L_d が逆バイアスされるので電源電圧とインダクタンスの大ききで決まる傾きで減少する。Q2 のドレイン電流は、D2 電流の減少に伴って増加し L_{sr} に流れる電流と等しくなった時点で D2 電流がゼロとなり、Q2 の ZCS ターンオンが終了する。

以後、[MODE4]～[MODE6]では[MODE1]～[MODE3]の回路対称動作を行う。また、MODE2 と MODE5 の期間を制御することで出力電力を制御することが可能となる。

4.4 2重共振回路系の設計とシミュレーション結果

ここでは提案した回路をシミュレーションにより評価する。共振周波数を安定化させるには各共振回路のパラメータを適切に選ぶ必要がある。本研究では提案回路の動作周波数を1.2MHzとなるようにパラメータを選定する。シミュレーションに用いるスイッチングデバイスは、パワーMOSFET(STP8NM60)を、ダイオードは、SiCダイオード(UJD06506Z)を使用した。その他、シミュレーションにおける回路定数は表4.1に示した通りである。

各パラメータは、インダクタ L_{sr} とキャパシタ C_{sr} からなる補助共振回路の共振周波数を f_{sr} 、特性インピーダンスを Z_{sr} とし、インダクタ L_{mr} とキャパシタ C_{mr} からなる主共振回路の共振周波数を f_{mr} 、特性インピーダンスを Z_{mr} とする。これらから共振回路全体のパラメータが計算され、それぞれ L'_r , C'_r , f'_r とする。補助共振回路のパラメータは、共振系が2系統あるので異なる値を選ぶことも可能ではあるが、設計方法が複雑化するだけであるため、同じ値に設定する。共振パラメータの決定方法は、インバータ回路の動作周波数を決定し、主共振回路のインピーダンス Z_{mr} と補助共振回路のインピーダンス Z_{sr} を一致させ、それぞれの共振周波数 f_{mr} , f_{sr} を変化させる。同じ周波数に設定した場合には、共振回路を分離しただけであるので周波数安定性は改善されない。そのため、主共振周波数と補助共振周波数を変化させて検討する。特に高周波帯域での動作が必要になる場合には、 f_{sr} を f_{mr} より高く設計する方が周波数安定化の効果も高く、共振キャパシタ電圧を抑制する効果が期待できる。

インバータの動作周波数を決定し、次いで Z_{mr} と Z_{sr} を同じ値に設定する。以下に説明する例では、 Z_{mr} と Z_{sr} を100Ωに設定した結果について説明する。回路の固有共振周波数は、

$$f'_r = \frac{1}{2\pi \sqrt{(L_{sr} + L_{mr}) \times \frac{C_{sr} \times C_{mr}}{C_{sr} + C_{mr}}}} = \frac{1}{2\pi \sqrt{L'_r C'_r}} \dots (4.10)$$

となる。

$$L_{sr} = \frac{Z_{sr}}{2\pi f_{sr}} = \frac{Z_{sr}}{\omega_{sr}} \dots (4.11)$$

$$C_{sr} = \frac{1}{2\pi f_{sr} Z_{sr}} = \frac{1}{\omega_{sr} Z_{sr}} \dots (4.12)$$

$$L_{mr} = \frac{Z_{mr}}{2\pi f_{mr}} = \frac{Z_{mr}}{\omega_{mr}} \dots (4.13)$$

$$C_{mr} = \frac{1}{2\pi f_{mr} Z_{mr}} = \frac{1}{\omega_{mr} Z_{mr}} \dots (4.14)$$

ただし、ここで、補助共振回路が2並列であることを考慮すると

$$2L_{sr} = L_{sr1} = L_{sr2} \quad C_{sr}/2 = C_{sr1} = C_{sr2} \dots (4.15)$$

が得られる。検討条件として Z_{mr} と Z_{sr} を同じ値に設定したため、 f_{sr} 、 f_{mr} と f'_r の関係は、式(4.10)~(4.14)より、

$$f'_r = \sqrt{f_{sr} f_{mr}} \dots (4.16)$$

が求められる。この式より中心周波数 f'_r との関係性を周波数シフト量 n として表すと、 $n \cdot f_{sr} = f'_r = f_{mr} / n$ とすることができる。この値を用いることで容易に各共振パラメータが決まる。本設計方法で共振パラメータを決定する場合には、合成特性インピーダンス Z'_r を指定することは難しい。

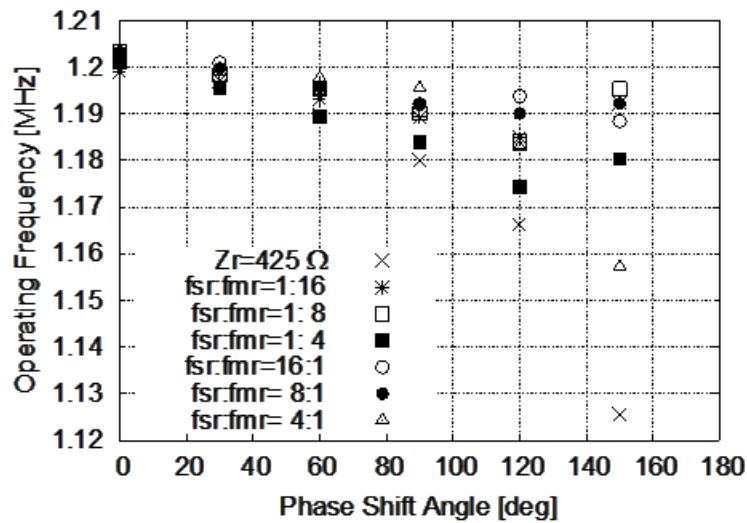


図 4.9 位相差-周波数特性

Z_{mr} と Z_{sr} を 100Ω に設定し周波数比を変化させた場合の動作周波数-位相差制御特性を図4.9に示す。この図では、比較のために従来型インバータの共振インピーダンスを 425Ω に設定した場合の周波数特性を示している。シミュレーションにおける Z_{sr} は 100Ω 、 Z_{mr} は 100Ω に設定しており、この条件における Z'_r は $250 \sim 425 \Omega$ の範囲となる。 Z'_r が 425Ω となるのは、周波数比が16の条件であり周波数安定性も高いことから比較対象としている。結果から判るように、比較的低

い特性インピーダンスに設計しても周波数安定性を向上させることが可能で、高周波領域で共振回路を設計する際には有効な手法であることが確認できる。2重共振回路の全体系としては、制御位相が大きくなると周波数低下が発生すると考えられるが、それぞれのアームに共振電流が分流して流れているため、印加期間にながれる電流波形による共振電流への影響が小さく、従来回路と比較して、周波数低下が抑えられている。しかし、図4.9から制御位相が大きい領域では、共振電流の周波数の上昇が確認できる。この要因として、本シミュレーションでの条件において共振電流が、図4.8の【Mode1】から【Mode2】に移行する際、つまり主スイッチQ2の内蔵ダイオードから還流ダイオードD2に移行する際、主スイッチの出力容量に充電する電流が、共振電流に重畳することにより周波数に影響を及ぼしている。この現象は、制御位相が大きい領域つまり共振電流が小さい場合において出力容量への充電する電流が共振電流と比較して大きくなるため、共振電流に重畳した共振電流の周波数を上昇させていると考える。また、周波数比4:1の位相制御角 150° において周波数安定性が悪化する事が判る。この点については、周波数比と特性インピーダンスに関係しており、次に示す特性インピーダンスの表とシミュレーション結果を参考に後述する。

表4.2に $f_{sr}:f_{mr}$ を1:16~16:1まで変化させたときの各パラメータを計算により求めた一例を示す。これらのパラメータは、 Z_{mr} と Z_{sr} の設定によって変化することに注意されたい。

表4.2 周波数比と各パラメータの値

周波数比	補助共振回路			主共振回路		
	f_{sr} (MHz)	L_{mr} (μ H)	C_{sr} (nF)	f_{mr} (MHz)	L_{mr} (μ H)	C_{mr} (nF)
1:16	0.30	106.10	2.65	4.80	3.32	0.33
1:4	0.60	53.05	1.33	2.40	6.63	0.66
1:2	0.85	37.45	0.94	1.70	9.36	0.94
1:1	1.20	26.53	0.66	1.20	13.26	1.33
2:1	1.70	18.72	0.47	0.85	18.72	1.87
4:1	2.40	13.26	0.33	0.60	26.53	2.65
16:1	4.80	6.63	0.17	0.30	53.05	5.31

また、図4.10は位相差 0° を基準とした各制御位相における周波数変動率を示したものである。提案方式の周波数変動は、ほぼ全ての位相差制御範囲で最大2%程度に収まっていることが確認される。

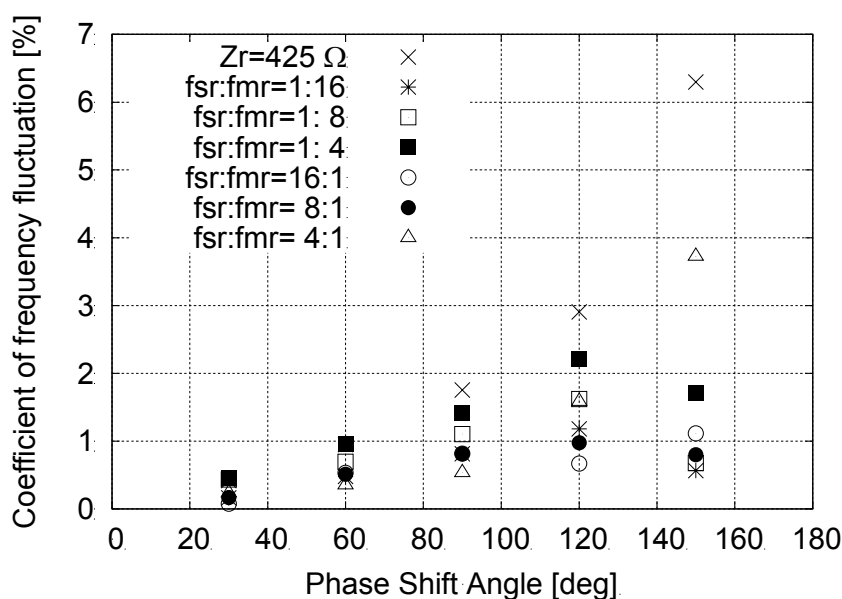


図4.10 各周波数比における周波数変動率

図4.9、図4.10より明らかなように、主共振回路と補助共振回路の周波数比が1以外の条件では、出力周波数の低下が抑制されていることが確認できる。また、周波数の安定化には、ある程度高い周波数比を選ぶことにより共振周波数の変動が抑制することが判る。また、図4.10よりいずれの周波数比においても従来回路より出力周波数の低下が抑えられていることが確認できた。

次に、周波数比の違いによる各共振回路部における動作状況の変化を確認する。図4.11に示したように位相差制御時におけるスイッチQ2のドレイン電流波形には大きな違いが確認できる。 $f_{sr} < f_{mr}$ において補助共振回路の電流は周波数比の変化に依らず、主共振電流をほぼ正確に1/2にした電流波形が得られており、スイッチのドレイン電流も従来回路による位相差制御時の波形と変わらない結果が得られていることが判る。しかしながら、 $f_{sr} > f_{mr}$ 条件では、共振電流の振幅、周波数共に主共振回路の電流振幅、波形と大きく異なる波形が確認される。これは、スイッチングによる状態変化に従って、直流電源と2並列接続された補助共振回路を含む電流経路を通して、補助共振回路の固有共振周波数に等しい高周波電流が流入するためである。スイッチング周波数より流入する電流の周波数が低い場合には、ドレイン電流波形への影響はほとんど観測されないが、高い場合には、ドレイン電流波形に大きな影響を与えることが観測できる。しかしながら、共振周期はスイッチング周期より短いことから1周期の共振電流が

スイッチに流れた後にZCSターンオフする。また、ドレイン電流波形に違いが見られるものの、位相差制御特性と電力制御特性に影響は現れない。

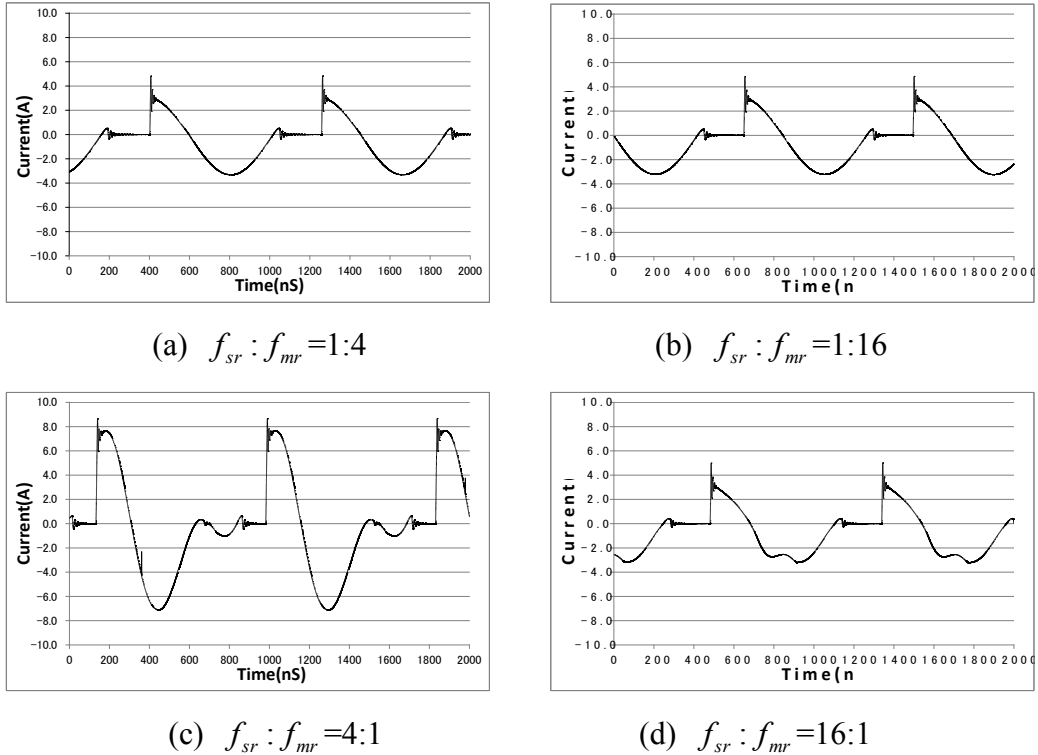


図4.11 主スイッチQ2に流れる電流

スイッチング波形では循環期間にはスイッチに電流は流れず、その他の期間では正弦波状に変化することが望ましいが、図4.11より補助共振周波数のほうが、主共振周波数より高い場合は波形に歪みが生じている。特に顕著に表れているのが、周波数比4:1の条件におけるドレイン電流波形である。制御位相が同じである場合、負荷電流の実効値はほぼ変わらないが、ピークの高い電流がスイッチング周期の2倍の周波数で流れている。表4.2を見て判るように、 C_{sr} は低い条件であるため高いピーク値を持った電流が流れることになり、その他の周波数比では見られない高い共振キャパシタ電圧が発生する。この電圧は周波数が高く歪みが大きなものとなる。この影響により、周波数安定性が悪化すると共に、主回路電流の歪み率も増加することになる。これらの点より、共振回路設計時にはこのような共振条件が発生する周波数比を避ける必要がある。以上の結果より、シミュレーション並びに試作実験における周波数比は、高調波成分の影響を受けにくく、動作原理において説明した回路上の利点が明らかとなるよう $f_{sr} : f_{mr} = 1:4$ で設計する。

次に、 $f_{sr} : f_{mr} = 1 : 4$ に設定し、回路シミュレーションを実施した結果を示す。共振回路各部の電圧と電流の極性は図4.12に示す矢印の通りとする。スイッチQ4のドレインソース間電圧 V_{ds} と主共振回路電流 I_{mr} を図4.13に、図4.14にはスイッチQ2のドレインソース間電圧 V_{ds} と補助共振回路電流 I_{sr} を示す。

図4.15にはスイッチQ2のドレインソース間電圧 V_{ds} とダイオードD2に流れる電流 I_{D2} のシミュレーション結果を示している。双方のシミュレーション結果を見て判るように、Leg2側では、共振電流のゼロクロスポイントにおけるスイッチングにより、 V_{ds} はスイッチング周期の50%となり、スイッチング損失も原理的には発生せずZCSスイッチングが行われている。また、Leg1側においては指定位相差においてZCSスイッチングが行われ、瞬時電流追従形の位相差制御が行われていることが判る。提案回路における動作において、スイッチQ2に印加される電圧 V_{ds} は、ゼロ電圧である期間が長くZCSスイッチングターンオン後の半周期の残り期間のみとなることを見て取れる。

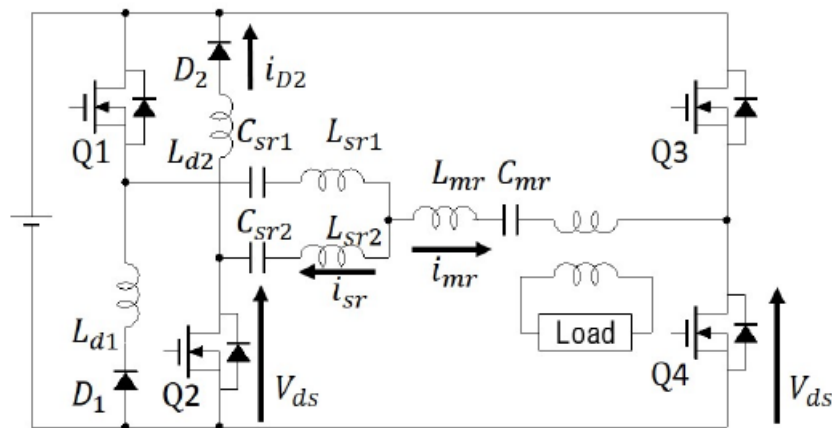
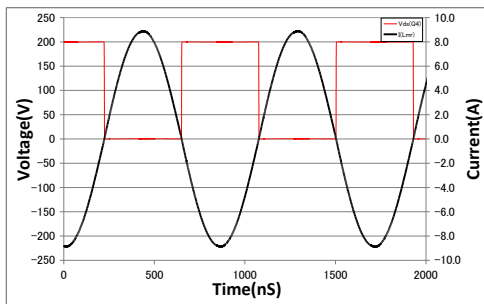
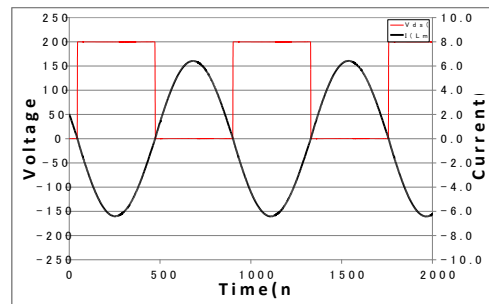


図4.12 シミュレーション結果における電圧・電流

第4章 2重共振回路を用いた位相差制御ZCSインバータ

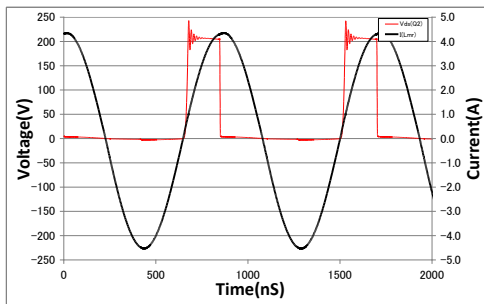


(a)位相差 52°

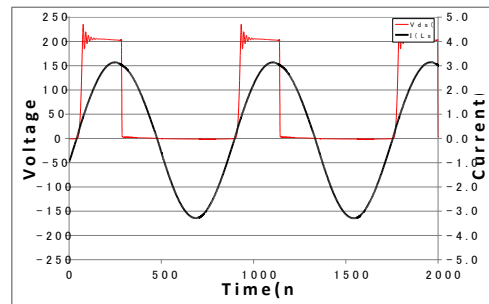


(b)位相差 130°

図4.13 主スイッチQ4の V_{ds} と主共振回路電流 I_{mr}

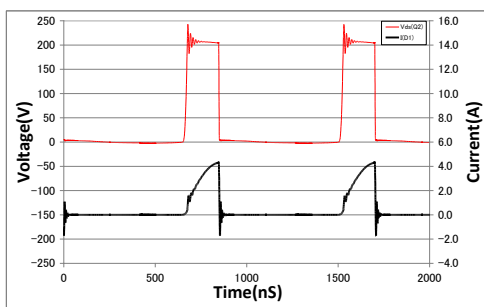


(a)位相差 52°

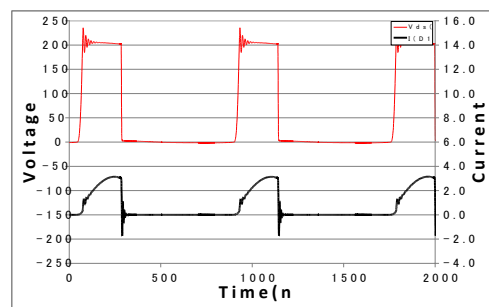


(b)位相差 130°

図4.14 主スイッチQ2の V_{ds} と補助共振回路電流 I_{sr}



(a)位相差 52°



(b)位相差 130°

図4.15 主スイッチQ4の V_{ds} とダイオードD2に流れる電流 I_{D2}

図4.16に本提案回路の出力電力特性を示す。前章での位相差制御ZCSインバータと同様に、位相差制御により出力が制御できていることが確認できる。

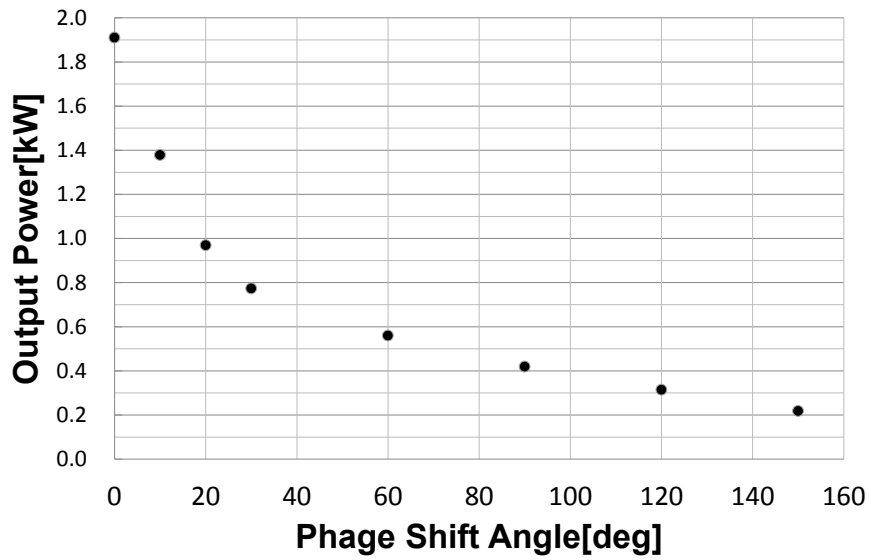


図4.16 出力電力特性

4.5 実験結果

4.5.1 回路構成

図4.17に今回の実験で作製した試作回路の回路構成を示す。基本的な回路構成は図3.9の回路構成と同等である。図3.9の回路に補助共振回路を追加した構成となっている。

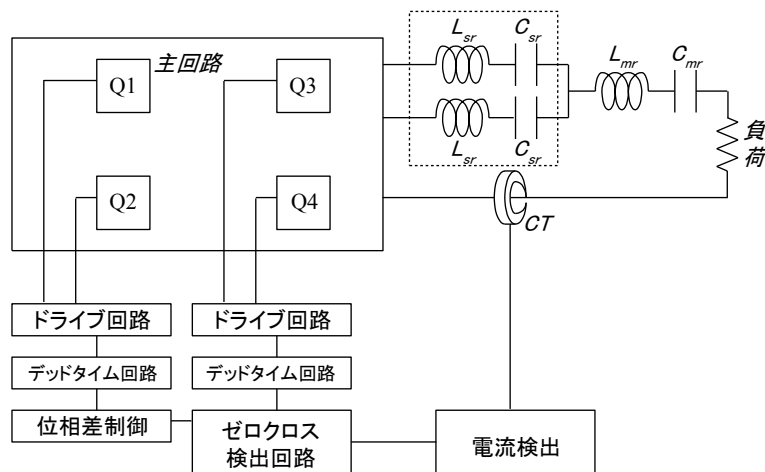
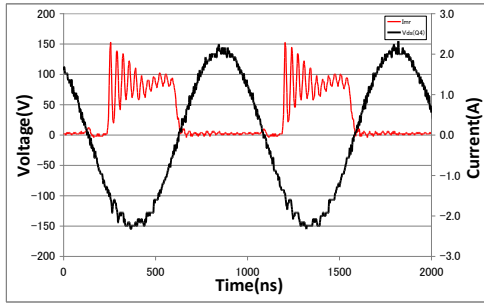


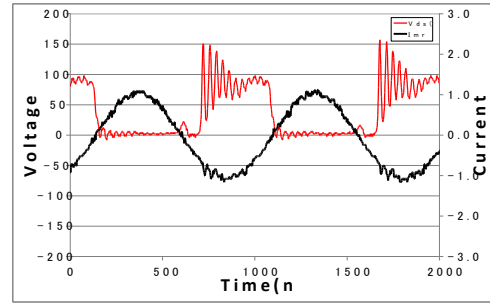
図4.17 試作回路の回路構成

4.5.2 実験結果

上記での試作回路に実験した結果とシミュレーションにより確認した結果を比較する。図4.18は、スイッチQ4の端子電圧 V_{ds} と主共振回路電流 I_{mr} を示す。シミュレーション結果に得られた波形と同じく(図4.11)ゼロ電流クロスポイントでのスイッチングが実現されており、Leg2側での低損失なスイッチングが確認できる。補助共振回路の電流は、図4.19のスイッチQ2の端子電圧 V_{ds} と補助共振回路電流 I_{sr} 波形に示したように主回路電流の約1/2程度の振幅となり、スイッチ端子電圧も位相差制御期間のみ印加される波形となっていることが判る。この実験波形例も、図4.14のシミュレーション結果と良く一致していることが判る。図4.20にはスイッチQ2の端子電圧 V_{ds} とダイオードD2に流れる電流 I_{D2} の実験結果を示す。スイッチQ2の端子電圧は、制御位相が小さいとMOSFETの出力容量を充電するのに十分な電流となっていないことから、電源電圧まで到達せずダイオードにほとんど電流が流れていないことが確認できる。なお、動作実験における電源電圧は80Vとした。

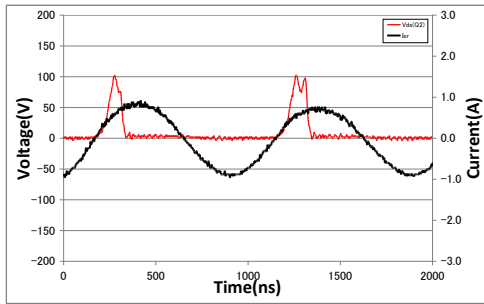


(a) 位相差 52°

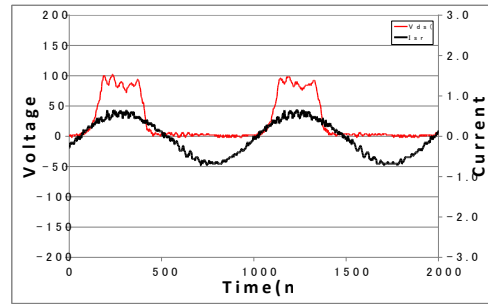


(b) 位相差 130°

図4.18 主スイッチQ4の V_{ds} と主共振回路電流 I_{mr} (実験結果)

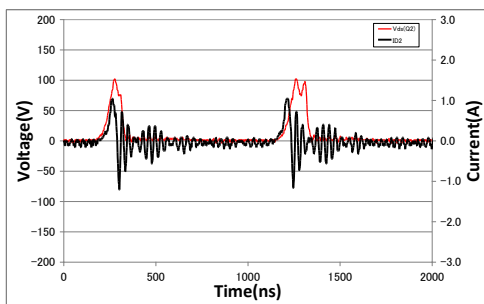


(a) 位相差 52°

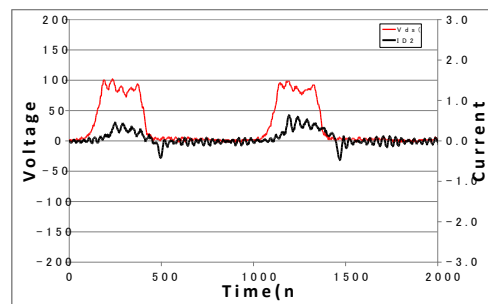


(b) 位相差 130°

図4.19 主スイッチQ2の V_{ds} と補助共振回路電流 I_{sr} (実験結果)



(a) 位相差 52°



(b) 位相差 130°

図4.20 主スイッチQ2の V_{ds} とダイオードD2に流れる電流 I_{D2} (実験結果)

実験結果の波形より、シミュレーションでの各部波形を比較すると、主スイッチQ2, Q4は、同じ結果が得られていることがわかる。図4.21に位相差制御を行った際の出力周波数特性を示す。

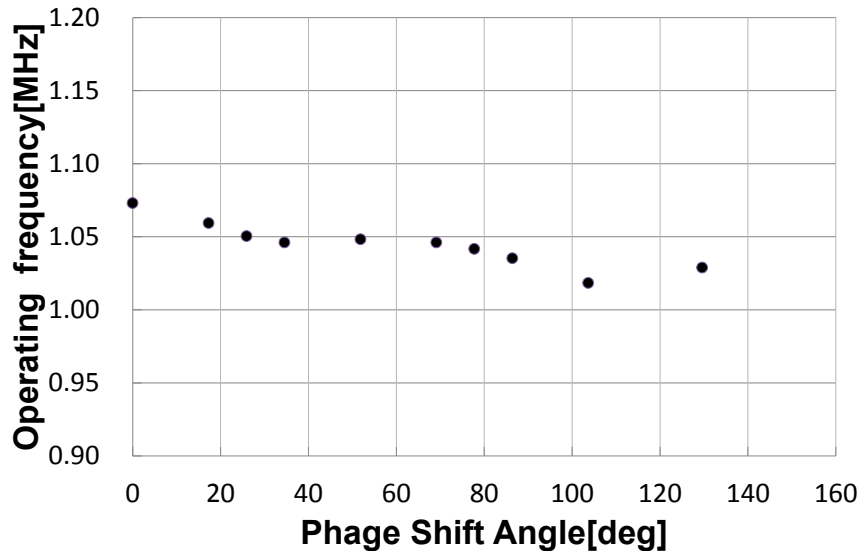


図4.21 出力周波数特性（実験結果）

出力周波数は1.2MHzとして設定したより低い値となった。実験で使用した共振用キャパシタは許容誤差10%のものを使用したことによる影響やインダクタに関しても作製時の誤差や高周波動作時の浮遊インダクタンスや寄生キャパシタンスによる影響が考えられることから共振周波数が低下していると考えられる。しかし、問題となっている位相差制御を行った際の周波数低下は見られず、シミュレーション結果に示したように安定した周波数が観測された。これより、本章で提案した提案する回路は周波数安定性の向上に非常に有効であると考えられる。図4.22に出力電力制御特性を示す。図4.22よりシミュレーションと同様に、位相差制御により出力電力が制御できていることが確認できる。

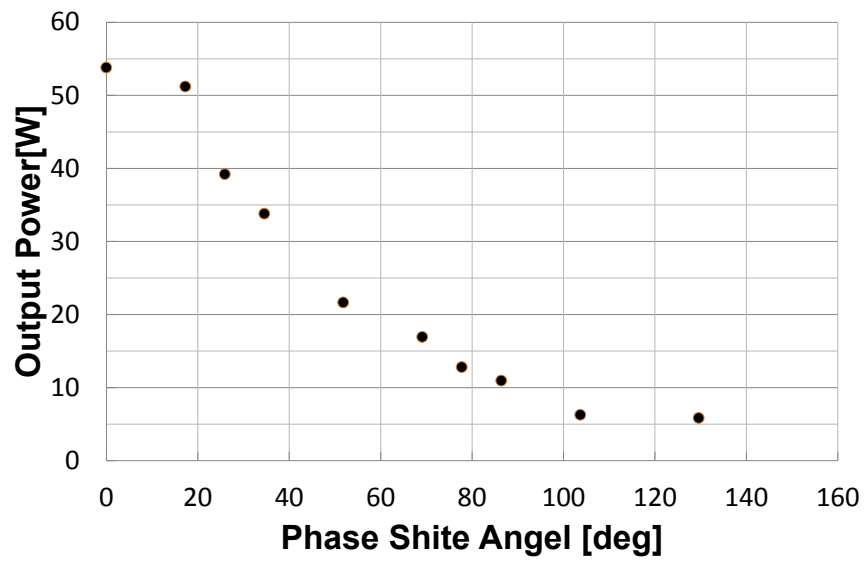


図4.22 出力電力特性 (実験結果)

4.6 プラズマ電源への適用について

プラズマ生成用電源において周波数が変動するとインピーダンス整合が取れず、プラズマの生成・維持に大きな影響を及ぼすため、周波数低下の問題は非常に重要である。周波数の低下の影響についてシミュレーションにより確認する。シミュレーションに用いたマッチング回路図を図4.23に示す。またその時の共振電流及び負荷電流の電流利得特性を図4.24に示す。

図4.24より、共振周波数が、1.9 MHz から約1.7 MHz まで下がると負荷電流で-10 dB、共振電流で-7.5 dB 減衰しているが確認できる。共振周波数が下がれば、出力電力も大きく減衰し、プラズマの維持ができない。また、インバータ動作時の反射電力の影響でソフトスイッチング動作ができず問題が出ることも考えられる。さらに周波数の低下は、式(2.1)より判るように誘導電界の低下を引き起こし、プラズマの維持に悪影響を及ぼすことは明白である。

図4.10より、本研究で提案する2重直列共振回路系を用いた位相差制御ZCSインバータ回路では補助共振回路と主共振回路の周波数比が1:4の場合において、周波数低下率は約2% 以下である。マッチング不良時、マッチング回路を用いた場合においても、図4.24より、出力周波数が2% 低下した状況において出力電流の減衰はほぼ見られず、プラズマの生成維持に支障がないものと考えられる。以上より、2重直列共振回路系を用いた位相差制御ZCSインバータの有効性は明らかであり、プラズマ生成用電源としての適用可能性が高いと判断できる。

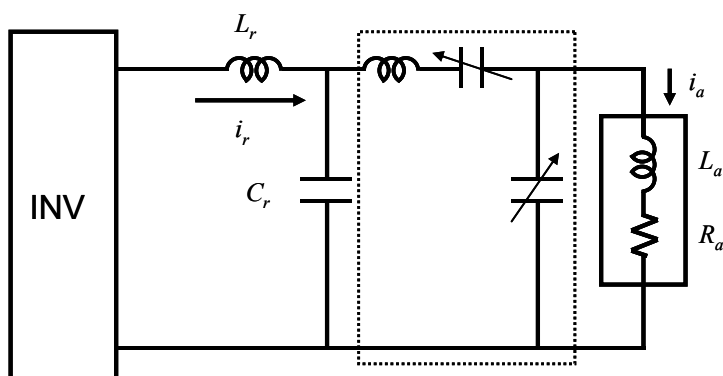


図 4.23 マッチング回路例

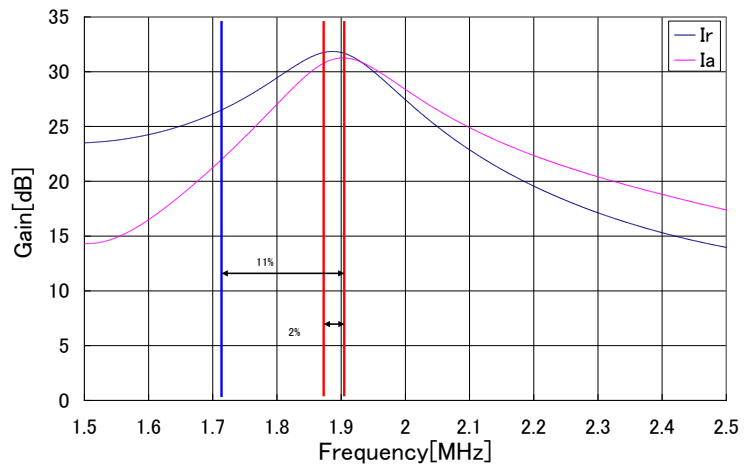


図 4.24 電流利得特性

4.7 結言

前章でZCS 動作および位相差制御を用いたインバータ回路を提案し、その有効性について議論したが、電力制御のための制御位相が大きくなるに従って、出力周波数が低下する現象が発生する。これは、瞬時電流追従形の位相差制御を行う高周波共振形インバータに共通の制御特性であり、従来は、使用目的が誘導加熱を含む高周波電力直接利用の電力変換分野に用いられてきた方式であるため、特に大きな問題とならず議論されてこなかった背景がある。しかしながら、プラズマ生成・加熱等の応用分野においては、出力周波数が変動すると電力変換装置の変換効率の低下だけではなく、プラズマ生成・維持に失敗する可能性も考えられる。そこでこの章では、瞬時電流追従形の位相差制御インバータの周波数変動の要因について検討すると共に、それを抑制し周波数の安定化を実現するための2重直列共振形の回路構成を用いた新しい共振回路構成を提案し、シミュレーションによりその効果について確認した。また、ここで提案する共振回路構成は、従来の共振形インバータの回路構成とは異なる構成であり、設計方法・方針について議論・検討されてきたことが無い。本章では、2重共振回路を有する共振形インバータの設計方法について言及し、さらなる高周波化が必要となった場合に有効となる設計指針を与えようとするものである。ここで議論している回路構成とその有効性については、提案した回路を試作し、動作実験を行いその有効性について確認した。周波数低下の要因として、回路の特性とさらには軽負荷時のスイッチングによる還流電流の影響により、出力周波数がさらに低下することを説明した。プラズマ負荷系のインピーダンスを大きくすると周波数低下が抑えられるが、構成する半導体デバイスの耐圧が大きくなり、実現性に問題が生じる。そこでプラズマ負荷のインピーダンスを下げずにインバータの負荷系のインピーダンスを変更することで周波数低下を抑えている。また発生した周波数低下に関しても、本回路においては2%以下であることを確認した。またプラズマ負荷への適用についても周波数低下の影響も数%以下に抑えられていることがわかる。これらの結果から、従来回路が周波数を安定化するには高い共振インピーダンスを実現する必要があるが、十分な効果を得られていないことを指摘し、提案方式が2重の共振回路系を設計する必要があるものの、比較的低い共振インピーダンスで高い合成共振インピーダンスが実現され2重化した効果と相まって良好な周波数安定性が得られることを明らかとしている。実験検討においては数十W程度での検討および1.2MHzでの

動作確認にとまっている。今後は、さらなる高容量化および高周波化を目指して、主回路だけでなくゲート駆動回路等も含めたトータルでのシステム検討が必要である。

第5章. 准ソフトスイッチング方式2 出力位相可変高周波

インバータ

5.1 諸言

近年、高周波スイッチング可能な次世代半導体材料を用いた新型デバイスの実用化に向けた研究開発が進められている。スイッチング周波数が3MHz/5MHzのGaN製のDC-DCコンバータ向けスイッチングデバイスも実用化に向けた検討[3]が行われ、またSiC製MOSFETも入手可能な状況となりつつあるなど、高周波エネルギーを直接利用するプラズマ生成・加熱用電源等の応用分野への適用も期待される。プラズマは、LSIの微細加工などの分野だけではなく、宇宙探査機の推進エンジンにも用いられており、高効率かつ高性能な高周波スイッチング電力変換装置の実現が求められている。電気推進エンジンは、従来の化学推進エンジンと比べて推進パワーは劣るものの推進剤の利用効率、つまり燃費が非常に良いため、長距離・長時間のミッションを実現する重要な要素となっている[39-41]。

回転電磁界型アンテナは、構成する2つのアンテナに流れる交流電流の位相差を制御することによってチャンバー内部に高周波回転磁界を発生させ、プラズマ生成および加熱の独立制御を行うことを可能とする。従って、回転電磁界型アンテナの特性に適した2出力位相可変高周波インバータが実現可能であれば推進性能向上に貢献すると考えられる。しかし一般的な共振形インバータを直接アンテナへ接続する方式では、回転電磁界型アンテナの形状により僅かではあるが磁気結合が存在することからアンテナ間で電力干渉が発生することにより位相、或いは電力制御特性が悪化し必要な制御機能を得ることが難しい。

そこで本論文では主回路構成にて位相シフト回路を追加した新しい2出力インバータを提案し、それぞれの制御範囲で磁気結合による影響を改善することを検討する。また制御においては位相差制御とPWM制御を組み合わせ2出力の位相および電力制御をおこなうことが可能であるが、スイッチング時には、流れている電流または印加電圧をそのまま遮断するハードスイッチングとなるため、非常に大きな損失が発生するため、損失低減のためソフトスイッチング化の検討も実施している。そこで次世代スイッチングデバイスの特性を考慮した

ソフトスイッチング回路を提案している。完全なZVS、ZCS動作ではないがハードスイッチングと比較すると損失を大幅に低減できることから准ZVSと准ZCSと定義しソフトスイッチング可能な回路の特性および損失について検討を行っている。

5.2 回転電磁界型アンテナ

図5.1に回転電磁界型アンテナの構造を示す。このアンテナはダブルハーフターアンテナを2つ重ね90°ずらして配置した構造をしており、それぞれに供給する電流の位相差を±90°にすることにより内部の円筒状の空間に回転磁界をつくってプラズマ生成・加熱を行うものである。推進剤ガスをプラズマ化する過程は、誘導結合プラズマ(ICP)の理論に基づいている。回転電磁界型アンテナには外部からZ軸方向に磁場をかけており、プラズマ化したガスはローレンツ力を受けてイオンは左回り、電子は右回りにサイクロトロン運動する。

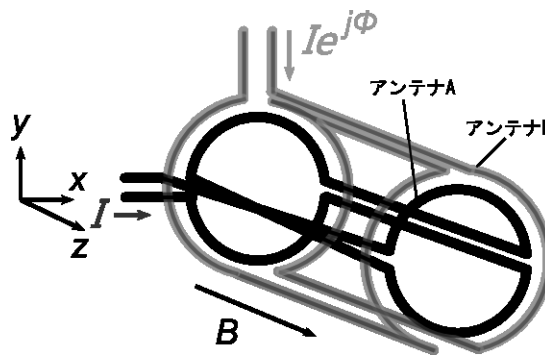


図5.1 回転電磁界型アンテナ

図5.1に示すアンテナAに流れる電流 I に対して、アンテナBに流れる電流 $Ie^{j\theta}$ の位相差 θ を $+90^\circ$ とすることで右回りの回転磁界が発生するため電磁波がカットオフされずにプラズマ内部に伝搬し高密度プラズマが得られる。よって式(5.1)に示す推力と比推力の式より推進剤の質量流量の値が大きくなって大きな推力が得られることになる。

$$\left\{ \begin{array}{l} \text{推力}(N) = (\text{燃料の排出速度}) \times (\text{推進剤の質量流量}) \\ \text{比推力}(\text{sec}) = \frac{(\text{燃料の排出速度}) \times (\text{推進剤の質量流量})}{\text{単位時間当たり消費する推進剤の重量}} \end{array} \right\} \dots (5.1)$$

θ を -90° 設けると、サイクロトロン運動をしているイオンと同じ左回りの回転磁界が発生し、イオンサイクロトロン共鳴現象によりイオンの加熱が起こる。その角周波数 ω_c は電気素量 e 、質量 m 、電荷価数 Z 、として式(5.2)で表されるこ

とから、ここでは実験装置で発生可能な外部磁場 B の大きさより1.9MHzが要求される。

$$\omega_c = \frac{eZB}{m} \dots (5.2)$$

イオンが加熱され大きな運動エネルギーを持つということは、イオンが加速され大きな速度をもつということであるので、式(5.1)から単位時間に消費する推進剤の重量が同じであっても燃料の排出速度を大きくすることができて比推力を高くできる。以上のことから、推力と比推力を独立に制御できるものと考えられる。

5.3 2出力位相可変高周波インバータ

回転電磁界型アンテナは、図5.1から分かるように各コイルが非常に近接した構造であり、僅かであるが磁気結合が存在する。その結合係数 k は非常に低い ($0.00 < k \leq 0.10$) ものであるが、負荷部で直接結合していることが電力制御特性に大きく影響を及ぼすことになる。回転電磁界型アンテナを駆動する電源としては、

- ・ 想定範囲内の結合係数においてインピーダンスマッチングが可能であること
- ・ アンテナに流れる電流の位相差を 90° に保ちつつ電力制御可能であること
- ・ 十分な出力電力が得られること

が求められる。そこで、提案回路は、2出力のアンテナを同時に制御できるように直流電圧を共有にしたハーフブリッジ型高周波インバータの適用を検討した。しかし、共振形インバータを負荷であるアンテナに直接接続して駆動させる方式の場合には、インバータ動作の初期位相が -90° と 90° となりスイッチの状態により電力干渉も大きくなる。これらの干渉の結果、インバータ直接駆動では、制御性能の著しい劣化を引き起こす。以上のことから提案回路では、干渉の影響を抑制するために位相差を予め設けることを考えて、図5.2のような位相シフト回路を有する電力変換方式とした。回路定数は表5.1の通りである。図5.3にスイッチングパターンを示す。

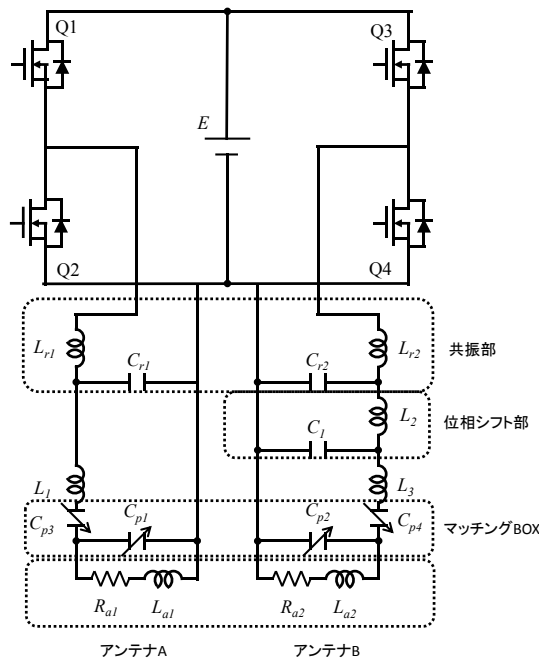


図5.2 2出力位相可変高周波インバータ

表5.1 回路定数

Item	Symbol	Value
DC source voltage	E	100V
Resonant frequency	f_{sw}	1.9MHz
Resonant inductance	L_{r1}, L_{r2}	500nH
Resonant capacitance	C_{r1}, C_{r2}	12.8nF
Resonant impedance	Z_0	6.25Ω
Inductance	L_1	4uH
Inductance	L_2	7.64uH
Inductance	L_3	4uH
Inductance	L_4, L_5, L_6, L_7	1uH
Capacitance	C_1	0.93nF
Capacitance	C_2, C_3, C_4, C_5	6.4nF
Resistance	$R_1, R_2, R_3, R_4, R_5, R_6$	0.1Ω

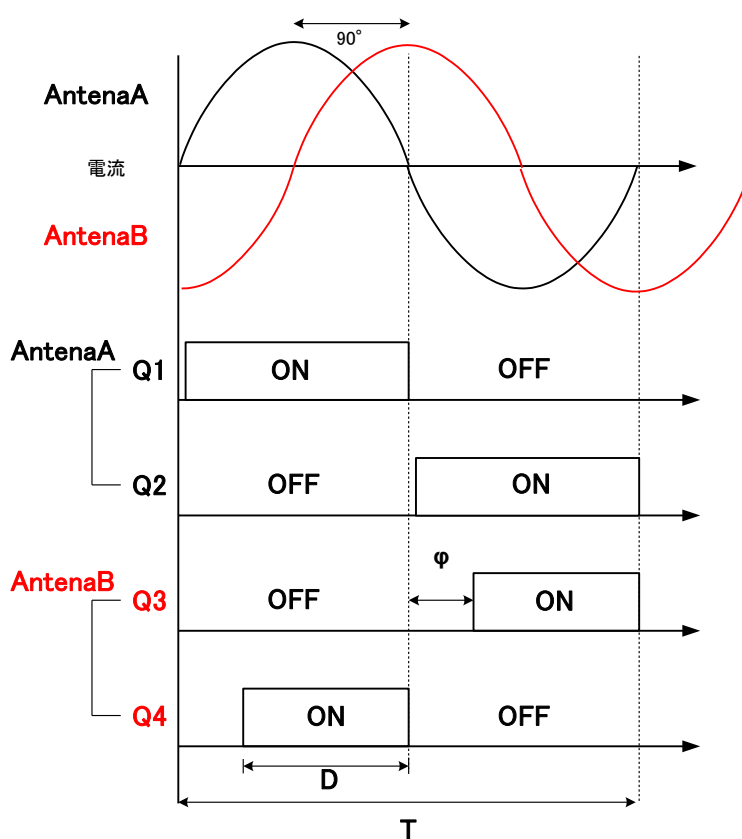


図5.3 スイッチングパターン

負荷となる回転電磁界型アンテナは一巻きのコイルと捉えられ、抵抗成分 R_{a1} , R_{a2} とインダクタ成分 L_{a1} , L_{a2} からなる。それぞれの値は、プラズマ生成前後で変

化する。実験装置で使用しているアンテナのインピーダンス成分は、RFパワーアンプによる実験[41]からプラズマ点火前は $R=0.76\Omega$ 、 $L=1.52\mu\text{H}$ であったものが、プラズマ点火により抵抗は200%増加し、インダクタンスは30%減少すると推定されるので $R=1.52\Omega$ 、 $L=1.06\mu\text{H}$ とした。主スイッチQ1, Q2によりアンテナAへ、主スイッチQ3, Q4によりアンテナBへ電源Eから周波数1.9MHzの電力を供給し、共振部で正弦波にしてマッチングさせ負荷に出力する。位相シフト部を設けることによって予め各アンテナへの供給電流に位相差を設けることができ、初期位相は 0° と 180° となり位相調整時のシフト幅が小さく済む。さらに位相シフト部の特性インピーダンスを負荷のインピーダンスより大きくすることによって負荷での電力干渉で生じた回生電力の抑制効果も期待できるので制御性が改善され効率のよいプラズマ生成と加熱を行うことができる。図5.3のスイッチングパターンにおいてアンテナ電流の位相制御は、アンテナA(Q1,Q2)とアンテナB(Q3,Q4)のスイッチング信号の初期位相をシフトするフェーズシフト方式とし、主スイッチQ3, Q4のインバータ部スイッチング信号の初期位相(ϕ)を調整することにより 90° に維持する。アンテナ電流の振幅制御および出力電力制御にはPWM制御を用いており、主スイッチQ3, Q4のスイッチング信号のオン期間を周期で割ったデューティ比(D)で制御量を示す。インピーダンスマッチングは $C_{pl1\sim4}$ のキャパシタンスを変化させることにより行う。アンテナ間結合係数 k は0.10までの値と想定し比較のため全く干渉しない値と中間の値、つまり $k=0, 0.05, 0.10$ の3つの条件においてシミュレーションを行った。

しかし、プラズマ点火前のアンテナパラメータでは抵抗値が小さく $k=0.10$ での制御ができなかったため $k=0.08$ での結果を示す。実際応用上は、回転磁界によるプラズマ点火に問題が発生しても前述の誘導結合プラズマ(ICP)の原理によるプラズマ点火が可能であると考えられるためである。シミュレーションに使用したスイッチングデバイスは、STマイクロエレクトロニクス社のSTW11NM80(600V, 11A)を3並列した構成である。図5.2の回路において $k=0.08$ では、プラズマ点火前の負荷パラメータにおいてQ3, Q4のスイッチング信号のデューティ比を28.2%にし、初期位相を76ns遅らせてインピーダンスマッチングを行えば回転電磁界を制御できる。アンテナパラメータに変化が発生(プラズマ点火後の値に変化)したときのアンテナ電流の過渡応答をシミュレーションした波形を図5.4に示す。プラズマ点火前はデューティ比を低くして動作させていたが、プラズマ点火後はアンテナBの出力電流値が低下し効率的なプラズマ生成・加熱が行なえなくなることが分かる。この動作条件から、位相とデューティ比を調整した後のアン

テナ電流波形を図5.5に示しており、アンテナパラメータの変動後も波形（回転電磁界）が維持・制御可能であることが分かる。図5.6は、結合係数 $k=0.10$ におけるプラズマ点火後の出力電力波形を示しており、ほぼ一定に出力が制御可能であることがわかる。図5.7は、 $k=0, 0.05, 0.10$ の各条件におけるアンテナ部の平均出力電力を示したものである。 k の値が大きくなるにつれてアンテナ間での電力干渉が大きくなり、同一のデューティ比では出力電力が大きく変動する。これを抑制するため片側レグのデューティを絞ることにより出力電力を一致させている。最も干渉の大きい $k=0.10$ における平均出力電力は740Wとなり、想定される結合係数 k の範囲内ではプラズマ維持に必要な出力が得られていることが分かる。

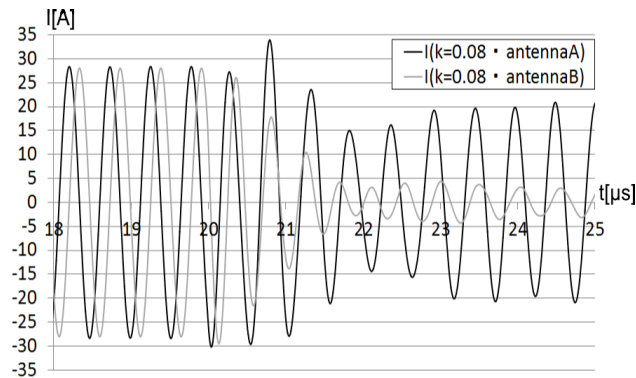


図5.4 負荷変動時のアンテナ電流波形

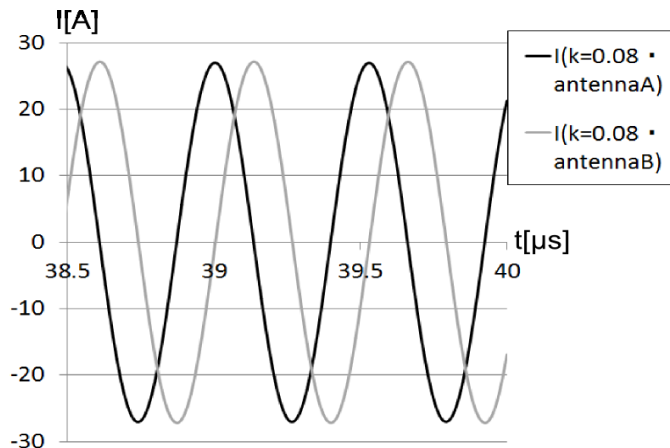


図5.5 プラズマ点火後のアンテナ電流制御波形

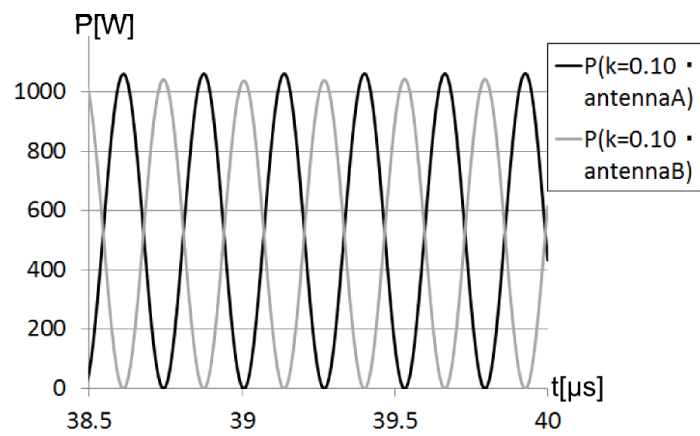


図5.6 出力電力波形

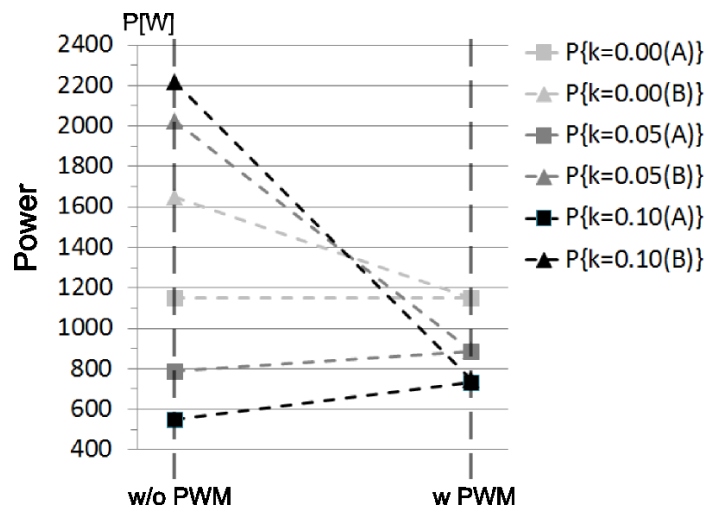


図5.7 制御前後の各アンテナ平均出力電力

5.4 ZVS・ZCS回路による准ソフトスイッチング回路

回転電磁界型アンテナ駆動時におけるインバータは、電力制御時にデューティ比を変化させるため、ターンオン・オフ時の双方でハードスイッチングが発生する。回転磁界の回転方向とアンテナによる干渉の影響により、左右のスイッチングレグにおけるスイッチング時の電流波形が大きく変化する。図5.8は、ハードスイッチング回路におけるスイッチQ2, Q4における電圧・電流波形を示したものである。

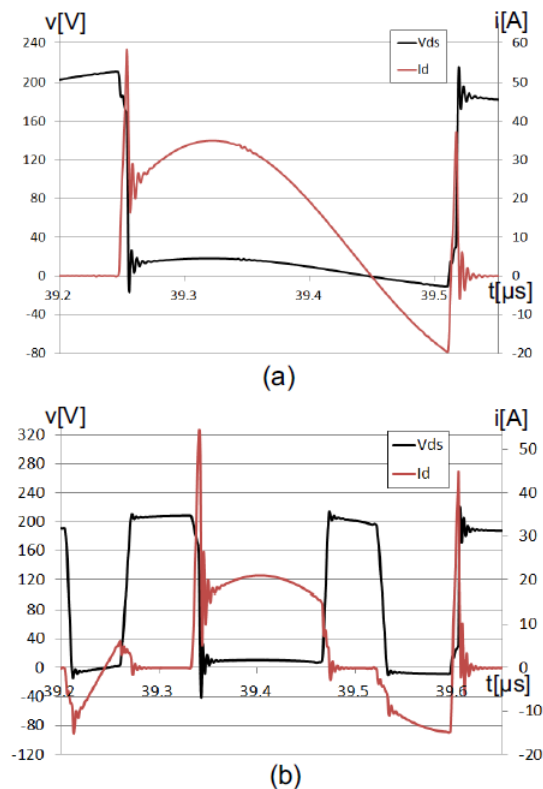


図5.8 ハードスイッチング回路のスイッチング波形
(Q2, Q4スイッチング波形)

図5.8(a)は、Q2におけるドレインソース間電圧とドレイン電流を示し、図5.8(b)は、Q4における波形を示している。この図より、Q2におけるスイッチング条件は電流進み位相の条件であり、Q1とQ2は、ZCSスイッチング方式の適用が可能であることが判る。しかしながら、Q4におけるスイッチング波形を見て明らかのように、ターンオン・オフの双方でハードスイッチングが発生し、ソ

フトスイッチング化が困難である。しかも、前述のように回転磁界の回転方向を変更するとQ2とQ4のスイッチング条件が入れ替わりソフトスイッチング化は更に困難となる。しかしながら、スイッチング周波数が1.9MHzのインバータにおいてスナバ回路を設けることは電力変換効率の観点から望ましいことではない。

図5.8(a)に示すような電流進み位相においては、図5.9に示すようなZCSスイッチング回路を使用可能であり、損失低減に効果がある。しかし、スイッチ電流を遮断するような状況が発生すると、インダクタが経路にあるためスイッチングデバイスのストレスが増大し条件によっては破壊に至る可能性がある。

このような場合には、図5.10に示したようにスイッチングデバイスと並列にロスレススナバキャパシタ C_s を挿入することで V_{ds} の立ち上がりを遅らせる必要があり、MOSFETの出力容量 C_{oss} より十分大きな容量($C_{oss} \ll C_s$)となるよう選定する必要がある。また、ターンオフ時に電流遮断を行うとインダクタの影響により過電圧が発生し半導体デバイスの破壊に至る可能性が高く、回路設計が困難となる。これらのことから、ZVS・ZCSの双方を実現する回路構成を実現することは一般に難しい。

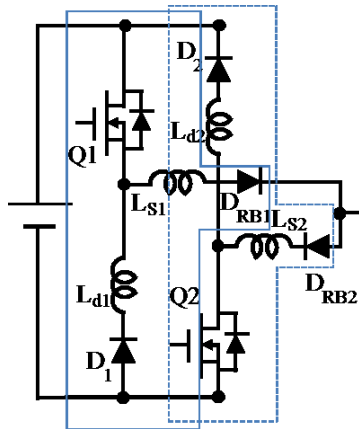


図5.9 ZCSスイッチング回路

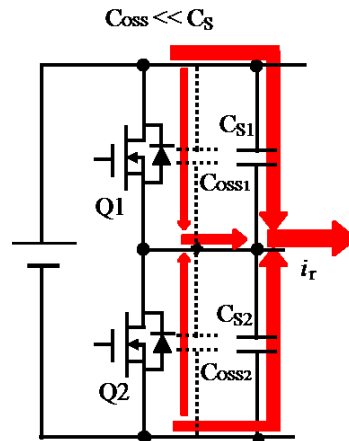


図5.10 ZVSスイッチング回路

これらの条件を満たすために、デバイスの出力容量が C_{oss} が小さい理想スイッチに近いものが必要になると考える。現在のSiベースのデバイスでは、大容量デバイスにおいて出力容量が大きくこの条件を満たすことができないが、次世代のSiCベースのMOSFETでは同じ耐圧のものでは出力容量を小さくできる。またその特性上、低電圧領域ではSiベースのものとは比べて低く、ZVSスイッチング動作におけるロスレススナバキャパシタの容量を低減することが可能であると考えられる。また、スイッチング周波数が高いためロスレススナバキャパシタの容量を下げることは望ましい方向になる。これに加えて、MOSFETの出力容量が低いことは、ZCSスイッチングレグに設けていた短絡防止用のインダクタンス成分を低く抑えることが可能と考えられる。以上の点を考慮し、ZVSとZCS条件でスイッチング可能な回路方式として図5.11に示す回路を検討した。

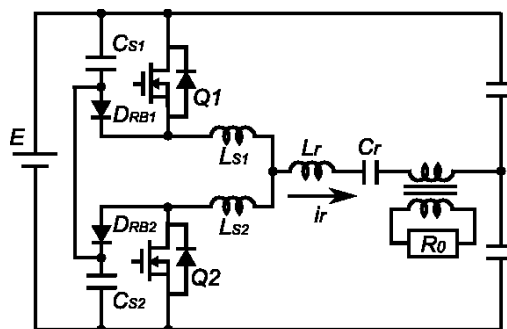


図5.11 ZVS・ZCSスイッチング回路

この回路は、SiC等の次世代スイッチングデバイスにて出力容量が小さいデバ

イスを高周波域で使用する際にスイッチング時の遮断電流を定格電流の数%程度に抑制可能となり、ZVSまたはZCS条件に近くなり、損失が大幅に低減した回路方式として利用可能となる。本論文ではこの様なスイッチングモードを准ZVSと准ZCSソフトスイッチングと定義する。図を見て判るように、MOSFETと並列にロスレススナバキャパシタ、直列に短絡電流防止のためインダクタを挿入した構成となる。ダイオード D_{RB1} 、 D_{RB2} をバイパスしてロスレススナバキャパシタ双方を接続する経路を設けており、スイッチ端子電圧を抑制している。

5.5 回路動作

5.5.1 ZCS スwitching

ZCS時のモード遷移を図5.12に示し、動作について説明する。

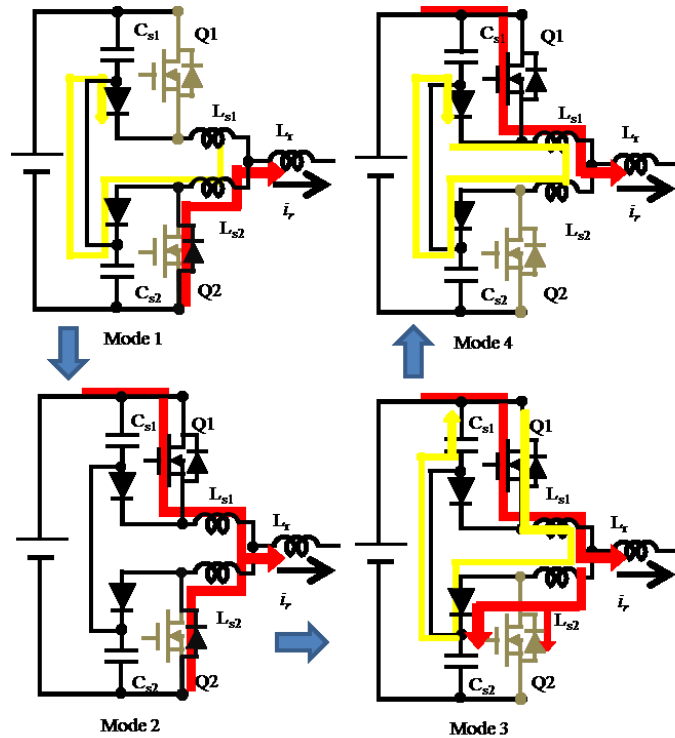


図5.12 ZCSにおける回路動作

【Mode1】

スイッチQ2の逆並列ダイオードと短絡防止インダクタ L_{S2} を通して負荷に電流が供給されている。この時、負荷電流に比較して非常に低い値ではあるが、ダイオード D_{RB1} 、 D_{RB2} とインダクタ L_{S1} 、 L_{S2} を経由して流れる循環電流が存在する。

【Mode2】

スイッチQ1がターンオンし、 L_{S1} に流れる電流が増加し L_{S2} に流れていた負荷電流が減少する。スイッチQ1の端子電圧が急速に減少するため、ダイオード D_{RB1} は、逆バイアスされてオフとなる。スイッチQ1の初期電流は、循環電流により決定される。この時、ロスレススナバキャパシタ容量と短絡防止インダクタの

インダクタンス成分が適切に設計されていれば、十分に低い電流値であるので准ZCSモードでターンオンする。スイッチQ2の逆並列ダイオードを流れる電流がゼロになると、Mode3に遷移する。

【Mode3】

スイッチQ2の寄生容量とロスレススナバキャパシタの充放電電流が流れる。この時、スイッチQ1の電流は負荷電流に共振波形形状の充放電電流が重畳したものとなる。充放電が終了すると、ロスレススナバキャパシタ C_{S1} の電圧がゼロとなり、 C_{S2} の端子電圧が電源電圧に達する。動作モードは、Mode4に遷移する。

【Mode4】

スイッチQ1により負荷電流が供給され、循環電流が減衰しながら流れるモードとなりZCSターンオン動作が終了する。

5.5.2 ZVS スイッチング

ZVS時のモード遷移を図5.13に示し、動作について説明する。

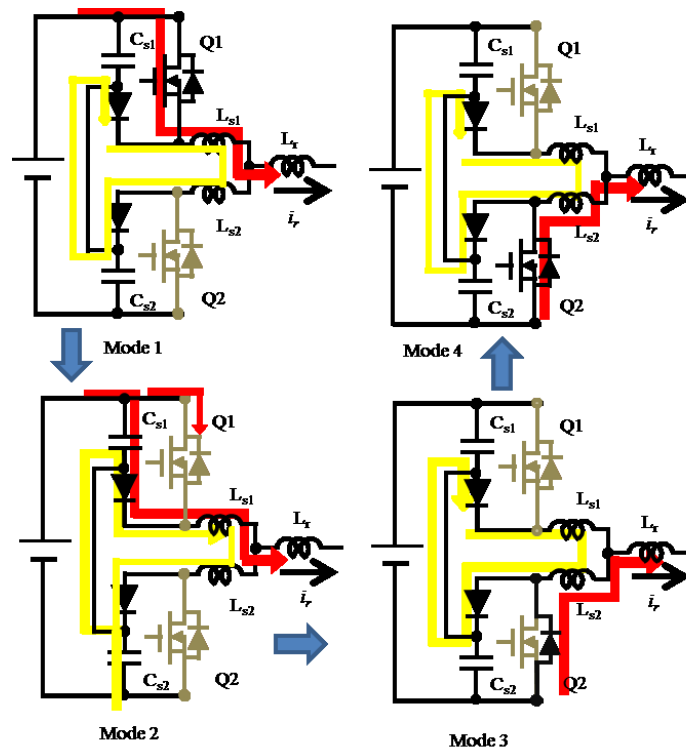


図5.13 ZCSにおける回路動作

【Mode1】

スイッチQ1がターンオンし、負荷に電流を供給する。ダイオード D_{RB1} 、 D_{RB2} を経由して短絡防止インダクタ L_{S1} 、 L_{S2} を流れる循環電流が存在する。

【Mode2】

スイッチQ1がターンオフすると、ロスレススナバキャパシタ C_{S1} とダイオード D_{RB1} を通る経路に電流が流れる。ロスレススナバキャパシタ容量が出力容量と比べて十分大きければ、スイッチ端子間電圧はキャパシタ電圧となり dv/dt が抑制される。この時 C_{S2} は、ダイオード D_{RB1} 、短絡防止インダクタ L_{S1} を通る経路で放電する。ロスレススナバキャパシタ C_{S2} の充放電が完了すると、Mode3に遷移する。

【Mode3】

スイッチQ2の端子電圧がゼロになると逆並列ダイオードがターンオンし、負荷電流はインダクタ L_{S2} を通る経路で供給される。スイッチ端子間電圧(V_{CS1})は電源電圧であるがインダクタ電流の影響により、電源を含む経路で共振状に変化する。

【Mode4】

スイッチQ2にゲート信号が与えられると、Mode4となりZVSスイッチングが終了する。負荷電流が共振状に変化し、反転するとスイッチングデバイスは異なるがZCSモードとなり、以降は同様の動作を行うことで准ZCS/ZVS動作が連続して行われる。

循環電流の影響を抑制しZCS条件をより満足するためには、このバイパス上とスイッチングデバイスを連絡する経路に小さなインダクタを設ける方式も効果的である。

L_{S1} 、 L_{S2} は、出力容量（提案回路の場合には、ロスレススナバキャパシタ容量を含む）による突入電流を抑制し、准ZCSを実現するために必要となる。しかしながら、インダクタンスを大きくしていくと循環電流も比例して増加し准ZCS条件からハードスイッチングに近い条件となると共に経路上での損失が増加する。

5.6 シミュレーション評価

図5.14に提案した准ソフトスイッチング回路を適用した全体回路図を示す。左右のレグにZVSかつZCSスイッチング回路を追加し主スイッチのソフトスイッチングを実現する。

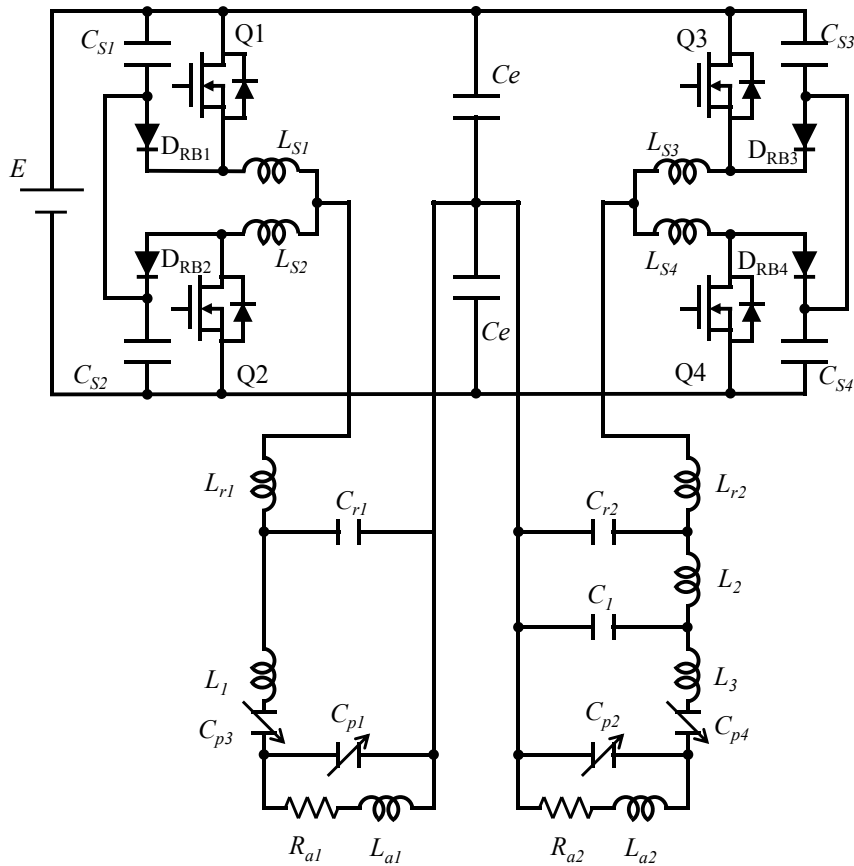


図5.14 全体回路図

上記の回路においてシミュレーションにて動作確認を行う。シミュレーションに使用した回路パラメータを負荷系は表5.1にその他のパラメータは表5.2に示す。使用したデバイスに関しては現在のSiベースのデバイスで出力容量の小さいものを選定し、シミュレーションを実施その回路動作を解析した。

表5.2 回路定数

名称	記号	パラメータ
短絡防止インダクタンス	$L_{s1} \sim L_{s4}$	25nH
スナバキャパシタ	$C_{s1} \sim C_{s4}$	100pF
キャパシタンス	C_e	100uF

図5.15に提案した准ソフトスイッチング回路における動作波形を示す。同図の(a)は図5.2におけるアンテナAに接続されたインバータスイッチQ2のスイッチング波形を示しており、准ZCS動作を行っていることが確認できる。また、同図の(b)は図5.2におけるアンテナBに接続されたインバータスイッチQ4のスイッチング波形を示しており、准ZCS/ZVS動作を行っていることが確認できる。提案したソフトスイッチング回路方式を適用した場合にも回転電磁界型アンテナの供給電流制御は問題無く行われていることが確認できた。ことから、システムの動作に与える影響も少なく損失低減に効果が期待できるものと考えている。

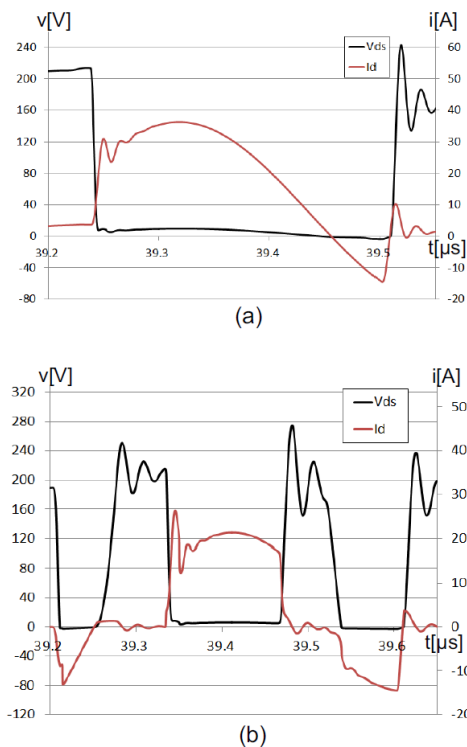


図5.15 ZCS/ZVS回路のスイッチング波形
(Q2, Q4スイッチング波形)

図 5.16 にハードスイッチング回路と ZCS/ZVS 回路でのスイッチング損失の発生損失比較を示す。ZCS/ZVS 回路ではターンオン損失で約 70%、ターンオフ損失で約 40%の発生損失を低減したことを確認し、システムとして損失低減に効果が期待できるものと考えている。

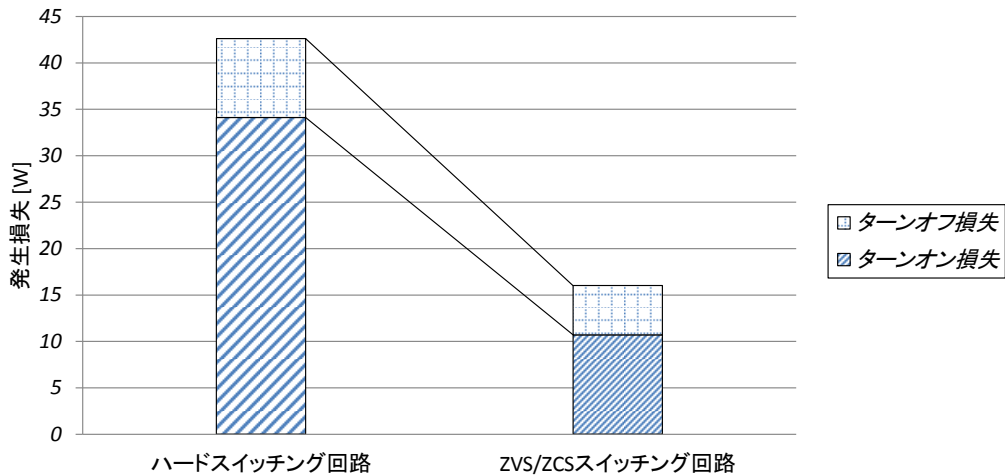


図 5.16 スイッチング損失比較

5.7 結言

前章で述べてきたように、近年では新型半導体材料としてワイドバンドギャップ半導体材料を用いたスイッチングデバイスの実用化が視野に入る状況となってきた。またその特性上、高い耐電圧性能と共に低電圧領域では極めて低い接合容量を実現する可能性を持ったものである。ソフトスイッチング方式において、使用されるスイッチングデバイス（MOSFET）の出力容量の大きさはスイッチング特性に大きな影響を及ぼすファクターの一つであり、その低減が可能であるならば主回路方式の設計方法にも大きな影響を与えるものである。本章では、そのような技術的背景を考慮して、高周波共振形のインバータ回路に適用可能なソフトスイッチング回路方式の新しい考え方について提案した。ここで取り扱ったソフトスイッチング回路方式は、従来の回路条件では実現が困難であった ZCS と ZVS 双方を同時に実現する新しい回路方式であり、試作実験による検討が難しい。そこで、新たな回路方式の提案と動作原理について、シミュレーションにより検討すると共に、回転電磁界型アンテナへの適用時における高周波インバータ主回路の動作特性について供給電力・位相制御特性をシミュレーションによって評価した結果を示している。シミュレーション結果より、比較的高い結合係数を有する回転電磁界型アンテナ適用時においても、2出力可変の高周波電力供給機能を実現可能であることを示している。この回路方式においては、デバイスの出力容量の大きさが非常に重要になると考える。一般的に同容量のデバイスでは Si 製と比較して、SiC 製 MOSFET は出力容量が小さいため、出力容量の影響による循環電流の存在を考慮に入れてもハードスイッチングと比較して大幅に損失を低減しているためソフトスイッチング動作が実現すると考えられる。シミュレーション結果より、ハードスイッチング方式と比較してスイッチング損失が約 65%低減されていることから有効な回路方式であることを確認した。今後は試作回路による動作検証が必要となる。しかしながら、まだまだ大容量に対応した SiC-MOSFET が少なく、製品化に向けて発展途上にあり今後のデバイスの性能向上に期待したい。

第6章. 結論

本論文においては、プラズマ生成用の高周波インバータシステムとして、ソフトスイッチングを用いた高周波インバータの適用に関する研究成果について述べた。論文中で述べられている内容を要約すると以下のとおりである。

第2章ではプラズマ生成用の電源に必要な要件について述べ、その電源として高周波インバータの適用の可能性について述べた。特に高周波化において問題となるスイッチング損失の増加についてはソフトスイッチング技術と制御方式を組合せた回路の適用の可能性について言及した。

第3章ではMHzのスイッチングに適用するZCS形高周波インバータを提案し、その動作原理について評価・検討した。高効率化を目指すために、ソフトスイッチング技術を適用し、シミュレーションおよび実験にてその有効性を確認した。また、動作原理の説明中において還流電流の発生する可能性について言及し、還流電流の発生メカニズムをシミュレーション結果より解析するとともに、還流電流を抑制するためのZCSインダクタ等の設計手法について言及した。以上のことは、プラズマ生成装置の電源への適用を考慮した試作実験回路により、本文中に説明した動作条件通りの結果が得られることを確認し、その有効性を明らかとした。

第4章では従来の位相差制御ZCSインバータで発生する周波数低下について理論的に解析し、その問題点の解決のため新たな2重直列共振回路を用いた位相差制御ZCSインバータを提案した。動作原理を説明し、シミュレーションおよび実機検証からプラズマ生成装置用の電源として有効性を確認した。また従来回路で発生した、電力制御時における周波数変動においても、周波数の低下率が数%以下であり十分に実用に耐えうる回路であることを確認した。

第5章では電気推進エンジンに使用する2出力位相可変高周波インバータを提案し、回路シミュレーションによる評価を行った。回路シミュレーションでは、回転電磁界型アンテナに用いる2出力位相可変高周波インバータとして求められている電流位相差、電流値、高い出力電力の制御が可能であると考えられる。また、回転電磁界型アンテナに適用するインバータ回路の高効率化のため、ソフトスイッチング化が可能と思われる新しいソフトスイッチング方式を提案し、効果について検討した。その結果、循環電流が流れることにより損失に影響する可能性はあるものの、その有効性を確認した。

以上に述べてきたように、本論文はプラズマ生成用電源に適用する高周波インバータとその評価に関するものであり、電気エネルギーを高効率かつ高精度に変換し、プラズマ生成技術のさらなる高性能化の実現とその発展に寄与するものとする。

付録

以下に本論文で使用したシミュレーション環境について記載する。

シミュレーション環境

Panasonic CF-SX2

CPU:Core-i5

Memory:8GB

シミュレーションソフト

LTspiceIV

バージョン : 4.18a

Linear Technology Corporation

以下に各章にて使用した半導体の定格仕様を記載する

○第3章にて使用したデバイスの定格仕様

付表1 パワーMOSFET定格仕様(STN14NK50Z)

Parameter	Symbol	Rating	Unit
Drain-Source voltage	V_{DS}	500	V
Gate-Source voltage	V_{GS}	± 30	V
Drain current	I_D	14	A
Drain-Source on resistance	$R_{DS(ON)}$	0.34	Ω
Input capacitance	C_{iss}	2000	pF
Output capacitance	C_{oss}	238	pF
Turn-on delay time	$t_{d(on)}$	24	nS
Rise time	t_r	16	nS
Turn-off delay time	$t_{d(off)}$	54	nS
Fall time	t_f	12	nS

付表2 ダイオード定格仕様 (SDT12S60)

Parameter	Symbol	Rating	Unit
Reverse Voltage	V_{RM}	600	V
Forard Current	I_f	12	A
Forard Volatge	V_f	1.5	V
Total capacitance	C	450	pF

○第4章にて使用したデバイスの定格仕様

付表3 パワーMOSFET定格仕様(STP8NM60)

Parameter	Symbol	Rating	Unit
Drain-Source voltage	V_{DS}	650	V
Gate-Source voltage	V_{GS}	± 30	V
Drain current	I_D	8	A
Drain-Source on resistance	$R_{DS(ON)}$	0.9	Ω
Input capacitance	C_{iss}	400	pF
Output capacitance	C_{oss}	100	pF
Turn-on delay time	$t_{d(on)}$	14	nS
Rise time	t_r	10	nS
Turn-off delay time	$t_{d(off)}$	23	nS
Fall time	t_f	10	nS

付表4 パワーMOSFET定格仕様(UJD06506Z)

Parameter	Symbol	Rating	Unit
Reverse Voltage	V_{RM}	650	V
Forard Current	I_f	6	A
Forard Volatge	V_f	1.5	V
Total capacitance	C	179	pF

○第5章にて使用したデバイスの定格仕様

付表5 パワーMOSFET定格仕様(STW11NM80)

Parameter	Symbol	Rating	Unit
Drain-Source voltage	V_{DS}	800	V
Gate-Source voltage	V_{GS}	± 30	V
Drain current	I_D	11	A
Drain-Source on resistance	$R_{DS(ON)}$	0.35	Ω
Input capacitance	C_{iss}	1630	pF
Output capacitance	C_{oss}	750	pF
Turn-on delay time	$t_{d(on)}$	22	nS
Rise time	t_r	17	nS
Turn-off delay time	$t_{d(off)}$	46	nS
Fall time	t_f	15	nS

謝辞

本論文を取りまとめるにあたり、多くの貴重なご指導並びに適切なお助言を賜りました神戸大学大学院工学研究科電気電子工学専攻八坂保能教授並びに竹野裕正教授に深く感謝の意を表します。さらに神戸大学大学院工学研究科電気電子工学専攻小澤誠一教授からは本論文に対し貴重なご指摘、ご助言を賜りました。ここに深く感謝の意を表します。

本研究を円滑に遂行するにあたって神戸大学大学院工学研究科電気電子工学専攻米森秀登助教より有益なお教示とお助言を賜りました。厚く感謝の意を表します。

最後に、本研究に対し日頃から援助いただきました神戸大学大学院工学研究科電気電子工学専攻／工学部電気電子工学科電磁エネルギー物理学研究室の皆様へ感謝いたします。

参考文献

- [1] 高尾和人、四戸孝：「SiC ハイブリッドペアによる低損失インバータ」 東芝レビュー、Vol. 64, No. 7, 2009 年
- [2] 菊間敏明、石川忠夫、他：「SiC デバイスを適用した柱状設置 STATCOM の回路方式比較」、電気学会論文誌 D, Vol. 132, No. 9, pp. 865-874, 2012 年
- [3] 石橋卓治、平木栄治、田中俊彦、他：「ノーマリオンGANHEFT用共振形ゲートドライブ回路」、平成25年電気学会産業応用部門大会、1-88, pp. I367-368, 2013年
- [4] ROHM：「SiC パワーデバイス・モジュール アプリケーションノート」、13103JAY01, Rev. 001, 2013 年 3 月
- [5] T. Funaki, Juan C. Balda, Jeremy Junghans, Anuwat Jangwanintlert, Sharmila Mounce, Fred D. Barlow, H. Alan Mantooth, T. Kimoto and T. Hikihara, "Switching characteristics of SiC JFET and Schottky diode in high-temperature dc-dc power converters", IEICE Electronics Express, Vol. 2, No. 3, pp. 97-102, 2005
- [6] 鶴田和弘：「SiC半導体パワーデバイスの車載実用化の展望」、デンソーテクニカルレビュー、Vol. 16, pp. 90-95, 2011年
- [7] 「フルSiCパワーモジュール適用鉄道車両用インバータ装置を製品化」、三菱電機プレスリリース、2014年
- [8] 石田正明、兼清靖弘、安倍文一郎：「高周波磁界共振方式ワイヤレス電力伝送回路」、東芝レビュー、Vol. 68, No. 7, pp. 19-22, 2013
- [9] 大野榮一：「パワーエレクトロニクス入門」、オーム社、2010年
- [10] 村田宗洋、水野知博、野口季彦：「ゲートドライブ電源昇圧補助回路を用いたMOSFETの高速スイッチング法」、平成25年電気学会産業応用部門大会、1-89, pp. I369-370, 2013年
- [11] 井関利英、白川真也、他：「可変周波数機能を持つゼロ電圧ソフトスイッチング RF インバータ」、電子情報通信学会技術報告、EE98-84, 1999 年
- [12] 渡辺修治、中岡睦雄、岡崎良夫、他：「チェビシェフ型ローパスフィルタを持つ 2MHz-ZVS 高周波共振インバータとその運転安全動作パラメータ領域」、電気通信情報学会、信学技報、PE95-48, pp. 53-60, 1996 年
- [13] 井関利英、中岡睦雄、他：「プラズマ発生用ゼロ電圧ソフトスイッチング可変 RF インバータシステム」、電子情報通信学会技術報告、EE98-84, 1999

年

- [14] 藤田英明、赤木康文：「低温プラズマ発生装置用 2MHz、2kW 電圧型インバータ 3 次共振回路を用いたスイッチングの高速化」、電気学会論文誌 D, Vol. 117, No. 10, PP. 1262-1268, 1997-10
- [15] 鈴木大樹、池田弘明、吉田博文：「2.5MHz で出力 1 kW のフルブリッジ型 MOS-FET 式電力インバータの電力損失と効率」、電気学会論文誌 D, Vol. 117, No.1, pp.35-43, 1997-01
- [16] 篠原俊二郎：「ヘリコン波による高密度プラズマ生成の最近の話題」、プラズマ・核融合学会誌、Vol. 78, No. 1, pp.5-18, 2002-01-25
- [17] 榊原康史、片桐源一：「高周波インバータ ICP(誘導結合型熱プラズマ) トーチ」、富士時報, Vol. 71, No. 5, 1998 年
- [18] 中塚建夫、藤田英明、赤木康文、勢造一志、佐野健三：「常圧プラズマ発生用高周波電圧型インバータの PDM 制御法」、電子情報学会、信学技報、EE2003-13, pp. 73-78, 2003 年
- [19] 長井聡、中岡睦雄：「プラズマ発生用高周波位相シフトソフトスイッチング PWM 直列共振フルブリッジ形高周波インバータ」、電子情報通信学会誌、Vol. J77-CII, No. 8, pp.351-354, 1994
- [20] 沖野晃俊、石塚博明、野村雄二、嶋田隆一：「旋回気流を強化したヘリウム誘導結合プラズマ用トーチ」、分析化学、Vol. 43, pp. 377-382, 1994 年 8 月
- [21] 坂野美菜、田中元史：「高周波熱プラズマ特性の周波数依存性と廃棄物処理応用」、プラズマ・核融合学会誌、Vol. 76, No. 8, pp. 748-754, 2000-08-25
- [22] S. Takamura, Y. Uesugi, T. Imai, K. Kondo, and M. A. Razzak, "RF Plasma Heating with SIT Inverter Power Source and Its Harmonic Operation", Prof. of the 15th Symposium on Static Induction Devices(SSID'02), Vol. 02-1-10, pp. 17-22, 2002-6
- [23] 安達丈泰、上杉喜彦、高村修一：「SIT 高調波インバータ電源を用いた誘導熱プラズマの生成効率の改善と基礎特性の評価」、平成 13 年電気学会全国大会、A26A2, 1-209, 2001 年
- [24] 中村圭二、菅井秀郎：「誘導結合プラズマ：プロセス用の新しい高密度プラズマの生成と診断 III」、プラズマ・核融合学会誌、Vol. 74, No. 2, pp. 155-159, 1998-02-25
- [25] 村松護、椛田学、富田始：「焼入れ用高周波高速インバータ」、島田理化技

- 法、No. 17, 2006 年
- [26]三浦敏栄、中村清和：「MOSFET インバータ型高周波電源」、富士時報、Vol. 74, No. 5, 2001 年
- [27]中溝徹生、金田充、田中秀明、中岡睦雄：「アクティブ共振スナバ ZVS 高周波インバータの電磁誘導流体加熱システムへの応用」、電子情報学会、信学技報、EE99-66, pp. 21-26, 2000 年
- [28]H. Fujita, H. Akagi, “A 2-MHz 2-kW Voltage-Source Inverter for Low-Temperature Plasma Generators: Implementation of Fast Switching with a Third-Order Resonant Circuit”, IEEE Trans. on Industry Applications, vol. 35, No. 1, January-1999
- [29]横関一郎、下川貞二、高橋信雄、加藤義人、大北正昭：「31.MHz級二石直列共振インバータのFET動作条件」、平成15年照明学会第36年全国大会、
- [30]仁田旦三、中岡睦雄：「パワーエレクトロニクス」、オーム社、平成 17 年
- [31]ソフトスイッチング技術とその実用化動向調査専門委員会編：「ソフトスイッチング技術とその実用化動向」、電気学会技術報告、第 1119 号、2008 年 6 月
- [32]今井孝二監修：「パワーエレクトロニクスハンドブック」、R&D プランニング、2002 年
- [33]H. Suimura, Soon-Kurl Kwon, H. Ogiwara, E. Hiraki, and M. Nakaoka, ”A New Phase Shifted ZVS-PWM Controlled Full Bridge Series Resonant High Frequency Inverter with Auxiliary Active Quasi-Resonant Commutation Circuit”, Proc. of Power conversion Conference, PCC’07, pp. 1505-1511, 2007
- [34]Pengwei Sun, Jih-Sheng Lai, Chuang Liu, and Wensong Yu, “A 55-kW Three-Phase Inverter Based on Hybrid-Switch Soft-Switching Modules for High-Temperature Hybrid Electric Vehicle Drive Application”, IEEE Trans. on Industry Applications, Vol. 48, No. 3, May-2012
- [35]真瀬寛：「直流放電によるプラズマ生成」プラズマ・核融合学会誌、第 69 巻第 3 号, 1993 年 3 月
- [36]射越浩幸、三村隆之：「スパッタ電源用アークエネルギー抑制ユニット GEXUS-ARX」、Origin Technical Journal, No. 72, pp. I-9-14, 2009年
- [37]八坂保能：「放電プラズマ工学」、森北出版株式会社、2007 年
- [38]高力率コンバータの回路方式協同研究委員会：「高力率コンバータ」、電気学会技術報告、第 785 号、2000 年 6 月

- [39]安藤晃、服部邦彦、犬竹正明：「VASIMR 型プラズマ推進機の研究開発状況と課題」、2005 年度宇宙関連プラズマ研究会講演集、Proc. of Space Plasma Symposium, pp. 64-69, 2005 年
- [40]安藤晃：「有人宇宙探査に向けた大電力プラズマ推進機開発への挑戦」、プラズマ核融合学会誌、Vol. 83, No. 3, pp. 276-278, 2007 年
- [41]林善史、若林治樹、中本聡、八坂保能、竹野裕正：「回転電磁界を用いたプラズマの生成と加熱に関する研究」、電気関係学会関西連合大会、G1- 10, 2011年
- [42]久葉大介、木村周作、米森秀登、八坂保能：「MOSFET駆動時における低電力損失化と高ノイズ耐性を有するドライブ回路に関する研究」、パワーエレクトロニクス学会誌、Vol. 32, JIPE-32-42, p. 206, 2007年12月
- [43]西野敦郎、米森秀登、八坂保能：「高周波のインバータ駆動用に適したドライブ回路」、パワーエレクトロニクス学会誌、Vol. 33, JIPE-33-59, p. 230, 2008年12月

研究業績一覧

学術論文

- [1]金本竜哉、田中泰志、松尾浩之、米森秀登、八坂保能：「高周波 ZCS インバータ回路の動作とソフトスイッチング特性について」、パワーエレクトロニクス学会論文誌、Vol. 36, JIPE-36-09, pp. 89-94, 2010
- [2]松尾浩之、奥村健太、米森秀登、八坂保能：「位相差制御高周波ソフトスイッチングインバータの ZCS 回路方式と効率・制御特性」パワーエレクトロニクス学会論文誌, Vol. 38, JIPE-38-08, pp. 70-77, 2012
- [3]松尾浩之、西津昌悦、米森秀登、八坂保能：「回転電磁界型アンテナへの適応を考慮した 2 出力位相可変高周波インバータの回路方式と制御特性」パワーエレクトロニクス学会論文誌, Vol. 38, JIPE-38-20, pp. 157-164, 2012
- [4]松尾浩之、米森秀登、八坂保能：「2 重直列共振回路を用いた位相差制御高周波 ZCS インバータ」、電気学会論文誌 D, 投稿中, 2014 年 5 月

学術講演 (海外)

- [1]H. Matsuo, H. Yonemori, Y. Yasaka, "Phase-shift controlled zero current switching high frequency inverter in the MHz frequency range", Proc. of the 2010 International Power Electronics Conference -ECCE Asia- IPEC-Sapporo, 24C2-5, pp. 2830-2835, June-2010
- [2]H. Matsuo, H. Yonemori, Y. Yasaka, "Novel circuit topology of phase-shift controlled zero current switching high frequency inverter and its performance evaluation", Proc. of International Conference and Exhibition for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management(PCIM-ASIA), pp. 213-218, Shanghai, June-2012

学術講演（国内）

- [1]松尾浩之、米森秀登、八坂保能：「MHzスイッチングに対応した位相差ZCS高周波インバータ」、電気学会産業応用部門大会, Vol. 2009, No. 1, pp. I. 459-I. 462, 2009年8月
- [2]田中泰志、松尾浩之、米森秀登、八坂保能：「プラズマ発生用電源ZCSインバータの回路方式とその電力特性に関する研究」、平成21年電気学会関西支部, G4-2, 平成21年11月
- [3]田中泰志、松尾浩之、米森秀登、八坂保能：「プラズマ生成用高周波インバータに関する研究」、電気学会全国大会、Vol. 2010, No. 4, pp. 61, 2010年3月
- [4]田中泰志、松尾浩之、米森秀登、八坂保能：「高周波ZCS型インバータのスイッチング特性に関する研究」、電気学会産業応用部門、Vol. 2010, No. 1, pp.I.367-I.368, 2010年8月
- [5]金本竜哉、田中泰志、松尾浩之、米森秀登、八坂保能：「ZCS型高周波インバータの動作特性と損失要因に関する研究」、平成22年電気関係学会関西連合大会、Vol. 2010, 4A203-16, 2010年10月
- [6]西津昌悦、松尾浩之、米森秀登、八坂保能：「回転電磁界型アンテナ用位相可変制御高周波インバータの回路方式と制御特性」、平成23年電気関係学会関西連合大会、Vol. 2011, 29A2-5, 2011年11月
- [7]奥村健太、松尾浩之、米森秀登、八坂保能：「位相差制御方式高周波インバータ回路の回路方式と効率改善効果に関する研究」、平成23年電気関係学会関西連合大会, Vol. 2011, 29A-6, 2011年11月
- [8]松尾浩之、西津昌悦、米森秀登、八坂保能：「回転電磁界アンテナへの適用を考慮した2出力位相可変高周波インバータの回路方式と制御特性」、平成24年電気学会産業応用部門大会, Vol. 1, No. I-9, pp. 101-102, 2012年
- [9]松尾浩之、森野恭平、奥村健太、米森秀登、八坂保能：「複合共振形ZCS高

周波インバータの電力制御時における周波数安定性に関する研究」、電気関係学会関西連合大会, 8AMH-26, 2012 年 11 月

[10]松尾浩之、古家佑樹、森野恭平、米森秀登、八坂保能：「フルブリッジ ZCS 高周波インバータの電力制御時における周波数安定性に関する研究」、電気関係学会関西支部連合大会, G4-13, 2013 年 11 月

[11]松尾浩之、関本剛士、米森秀登、八坂保能：「准ソフトスイッチング方式 PWM インバータアームの回路構成と回路効率に関する研究」、電気関係学会関西支部連合大会, G4-14, 平成 25 年 11 月

神戸大学博士論文

「プラズマ生成用電源としての高周波インバータシステムに関する研究」

全 108 頁

提出日：2014 年 7 月 11 日

本博士論文が神戸大学機関リポジトリ **Kernel** にて掲載される場合、掲載登録日（公開日）はリポジトリの該当ページ上に掲載されます。

©松尾 浩之

本論文の内容の一部あるいは全部を無断で複製・転載・翻訳することを禁じます。