



TCADシミュレーション技術の高機能化と実用的応用に関する研究

岩永, 順子

(Degree)

博士 (工学)

(Date of Degree)

2016-09-25

(Date of Publication)

2017-09-01

(Resource Type)

doctoral thesis

(Report Number)

甲第6738号

(URL)

<https://hdl.handle.net/20.500.14094/D1006738>

※ 当コンテンツは神戸大学の学術成果です。無断複製・不正使用等を禁じます。著作権法で認められている範囲内で、適切にご利用ください。



論文内容の要旨

氏 名 _____ 岩永 順子 _____

専 攻 _____ 電気電子工学 _____

論文題目 (外国語の場合は、その和訳を併記すること。)

TCAD シミュレーション技術の高機能化と

実用的応用に関する研究

指導教員 _____ 相馬 聡文 _____

(注) 2, 000 字～4, 000 字でまとめること。

半導体トランジスタの動作理論は、1949年に Shockley によって与えられ、以後多くの研究者が改良を加えて発達した。なかでも、1964年にそれまで純解析的な手法を用いて解いていた半導体基本方程式を Gummel が数値解法を用いてコンピュータ上で解いたことは大きな進歩であり、現在のデバイスシミュレーション技術に発展した。同時にプロセスシミュレーションや回路シミュレーションも発達し、それらを合わせて TCAD と呼ばれるシミュレーション技術に発展した。Si MOSFET の TCAD 技術は、目的とするデバイスの構造と製造条件の最適化を高精度で行えることから、研究だけでなく開発・製造でも実用的に使われた。一方、Si 以外の材料を用いたデバイスや新しい機能を実現する先行デバイスの研究分野では、動作メカニズムを解明する役割を担ってきた。

デバイスシミュレーションは、ポアソンの方程式、電流連続の方程式という確立した半導体基本方程式を解いており、デバイス内部で起こっている諸々の物理現象を数式でモデル化して追加することで、多種多様なデバイスの計算に拡張することができる。新しいデバイスをシミュレーションするときには、単純に物性パラメータを置き換えるだけでは不十分であり、新しいデバイスに備わった機能を記述するシミュレーション機能を追加し、実測との比較をおこない、既存のシミュレーションでは考慮されていない物理現象を解明してモデル化して追加するなどのシミュレーション技術の研究が必要である。そして、その研究によって新しいデバイスの動作メカニズムに対する理解が深まり、研究の加速につながり、先行デバイスの開発に貢献している。

本論文では、新しい機能をもつ TCAD シミュレーション技術の研究を通して、新しい材料、新しい機能を有する先行デバイスを研究し、先行デバイスの特性を向上させる設計指針を示して、TCAD シミュレーション技術の実用的な有効性を示すことを目的とする。具体的には、本研究は以下の3つのテーマで構成される。

- ① ハーモニックバランスデバイスシミュレーションを用いた低歪み Si MOSFET の構造設計
- ② マルチフィジクスシミュレータを用いた GaN 基板上の LED の熱に起因する効率低下メカニズムの解明
- ③ 移動度モデリングを用いた歪み SiGe チャネル pMOSFET (sSG pMOSFET) のホール伝導の解明と構造最適化

第1のテーマでは、ハーモニックバランス (HB) デバイスシミュレーションを、高周波向け Si MOSFET の3次相互変調歪み特性 (IMD3) 解析に応用し、線形性に優れたデバイス構造の提案をおこなった結果について述べる。これまで、チャネル方向に沿った横方向の電界を緩和する構造のデバイスにおいて、歪み特性が改善される報告がなされていたが、その原因の分析に関する報告は少なく、動作条件として、ドレイン電圧が低い線形領域に限られるものであった。

本研究では、まず、IMD3 が発生する空間的な場所を特定するために、HB デバイスシミュレータを用いて一般的な nMOSFET 構造のシミュレーションをおこない、IMD3 の発生が高い横方向電界が存在するチャンネル - ドレイン、p-n 接合上の最表面に位置することを見出した。次に、IMD3 の影響を緩和するために、チャンネル - ドレイン接合付近の横方向電界が小さい 3 種類の MOSFET 構造をシミュレーションし、チャンネル - ドレイン接合部分のドーピング濃度プロファイルを最適化することで、動作条件が飽和・強反転領域である場合、低歪み特性を実現できることを示した。特に、p 型ウェルと n 型ドレイン領域の上に、低ドーブの n 型表面チャンネルと低ドーブの n 型ドレインとなる薄層を導入することで、通常の MOSFET 構造と比較して 8 dBm もの顕著な IMD3 の低減が実現された。また、シミュレーションから得られた電流電圧特性から、解析的手法を用いて IMD3 を計算し、HB デバイスシミュレーションの結果と一致することを確認してその妥当性を示した。また、飽和領域の IMD3 にはドレイン電流をドレイン電圧で微分した項が強く影響していることを明らかにした。

第 2 のテーマでは、完全連成 3 次元 electro・thermal デバイスシミュレータを開発して、プレーナ型 GaN 系発光ダイオード (LED) の高電流動作域での効率低下のメカニズムの研究をおこなった。とりわけ、厚い導電性 GaN 基板を用いて効率低下を改善できることを実証した。最初に、厚みの薄い導電性 GaN 基板中の局所ジュール熱が内部量子効率 (IQE) を低下させて、直列抵抗を増大させることを見出し、再結合電流由来の IQE の温度依存性と注入効率 (IE) と温度の関係を用いて効率低下のメカニズムを説明した。次に、厚い (100 μm) 導電性 GaN 基板を導入したときの基板内部の電流密度分布と温度分布をシミュレーションし、薄い (5 μm) 基板のときのものと比較して、GaN 基板内部の最大電流密度が 6 分の 1 に低減することを見出した。これにより、厚い導電性 GaN 基板を導入することで、最大接合温度が下がり、IQE と駆動電圧が向上することを明らかにした。本研究によって、厚い導電性 GaN 基板が高電流動作におけるプレーナ LED の特性を向上させることを証明した。

第 3 のテーマでは、Si キャップ層を備えた歪み SiGe チャンネル pMOSFET (sSG pMOSFET) におけるホール伝導に関する研究をおこなった。Si キャップ層はゲート酸化膜とチャンネルの間の界面品質の劣化を防ぐために導入されている。Ge 拡散、量子閉じ込め効果、表面ラフネス散乱、界面電荷に起因するクーロン散乱、実験計測結果を考慮したデバイスシミュレーションを用いて、sSG pMOSFET における Si キャップ層の役割を明らかにし、さらに、高いデバイスパフォーマンスを得るための最適設計を提案した。また、Si キャップ層を挿入することで、Si キャップ層内のバンドギャップエネルギーが大きくなり、オフ電流の低減に有効であることを証明した。

本研究では、① HB デバイスシミュレーション技術を用いて低歪み MOSFET の構造を

提案し、② マルチフィジクスシミュレータを用いて熱による効率低下のメカニズムを解明し、GaN 基板を備えた LED が高出力化できることを証明し、③ 汎用シミュレータを用いて sSG pMOSFET の移動度モデリングをおこないホール伝導を解明し、オン電流の向上とオフリーク電流の低減のための構造最適化をおこなった。これらの研究から、TCAD シミュレーション技術の研究を通して先行デバイスの研究においてメカニズム解明が可能となり有益であることを示した。

近年、半導体結晶とは異なる、多結晶、非晶質、ナノ材料など、物性パラメータが不明確な材料を用いたデバイスが多く研究されるようになり、第一原理計算による物性パラメータを明らかにする材料シミュレーションの研究が積極的におこなわれている。今後は、このような材料を、マルチフィジクスシミュレータを用いてシミュレーションする研究が盛んになることが予想される。半導体デバイスのモデリング手法はこのような材料を用いたデバイスの研究においても核心になると考えられ、TCAD 技術は今後も様々な先行デバイスとともに研究され、応用されていくものと展望する。

氏名	岩永 順子		
論文 題目	TCAD シミュレーション技術の高機能化と実用的応用に関する研究		
審査 委員	区分	職名	氏名
	主査	准教授	相馬 聡文
	副査	教授	藤井 稔
	副査	教授	竹野 裕正
	副査	教授	沼 昌宏
	副査		
要 旨			
<p>半導体トランジスタの動作理論は、1949年にShockleyによって与えられ、以後多くの研究者が改良を加えて発達してきた。なかでも、1964年にそれまで純解析的な手法を用いて解いていた半導体基本方程式をGummelが数値解法を用いてコンピュータ上で解いたことは大きな進歩であり、現在のデバイスシミュレーション技術に発展した。同時にプロセスシミュレーションや回路シミュレーションも発達し、それらを合わせてTCADと呼ばれるシミュレーション技術に発展した。Si MOSFETのTCAD技術は、目的とするデバイスの構造と製造条件の最適化を高精度で行えることから、研究だけでなく開発・製造でも実用的に使われた。一方、Si以外の材料を用いたデバイスや新しい機能を実現する先行デバイスの研究分野では、動作メカニズムを解明する役割を担ってきた。</p> <p>デバイスシミュレーションは、ポアソンの方程式、電流連続の方程式という確立した半導体基本方程式を解いており、デバイス内部で起こっている諸々の物理現象を数式でモデル化して追加することで、多種多様なデバイスの計算に拡張することができる。新しいデバイスをシミュレーションするときには、単純に物性パラメータを置き換えるだけでは不十分であり、新しいデバイスに備わった機能を記述するシミュレーション機能を追加し、実測との比較をおこない、既存のシミュレーションでは考慮されていない物理現象を解明してモデル化して追加するなどのシミュレーション技術の研究が必要である。そして、その研究によって新しいデバイスの動作メカニズムに対する理解が深まり、研究の加速につながり、先行デバイスの開発に貢献している。本論文では、新しい機能をもつTCADシミュレーション技術の研究を通して、新しい材料、新しい機能を有する先行デバイスを研究し、先行デバイスの特性を向上させる設計指針を示して、TCADシミュレーション技術の実用的な有効性を示すことを目的としている。具体的には、以下の3つのテーマで構成されている。</p> <ol style="list-style-type: none"> ① ハーモニックバランスデバイスシミュレーションを用いた低歪みSi MOSFETの構造設計 ② マルチフィジクスシミュレータを用いたGaN基板上的LEDの熱に起因する効率低下メカニズムの解明 ③ 移動度モデリングを用いた歪みSiGeチャネルpMOSFET (sSG pMOSFET)のホール伝導の解明と構造最適化 <p>第1のテーマでは、ハーモニックバランス(HB)デバイスシミュレーションを、高周波向けSi MOSFETの3次相互変調歪み特性(IMD3)解析に応用し、線形性に優れたデバイス構造の提案をおこなっている。これまで、チャネル方向に沿った横方向の電界を緩和する構造のデバイスにおいて、歪み特性が改善される報告がなされていたが、その原因の分析に関する報告は少なく、動作条件として、ドレイン電圧が低い線形領域に限られるものであった。この研究では、まず、IMD3が発生する空間的な場所を特定するために、HBデバイスシミュレータを用いて一般的なnMOSFET構造のシミュレーションをおこない、IMD3の発生が高い横方向電界が存在するチャネル-ドレイン、p-n接合上の最表面に位置することを見出している。</p>			

氏名	岩永 順子
<p>次に、IMD3の影響を緩和するために、チャネル-ドレイン接合付近の横方向電界が小さい3種類のMOSFET構造をシミュレーションし、チャネル-ドレイン接合部分のドーピング濃度プロファイルを最適化することで、動作条件が飽和・強反転領域である場合、低歪み特性を実現できる事を示している。特に、p型ウェルとn型ドレイン領域の上に、低ドーブのn型表面チャネルと低ドーブのn型ドレインとなる薄層を導入することで、通常のMOSFET構造と比較して8dBmもの顕著なIMD3の低減を実現できる事を明らかにしている。また、シミュレーションから得られた電流電圧特性から、解析的手法を用いてIMD3を計算し、HBデバイスシミュレーションの結果と一致することを確認してその妥当性を示している。更に、飽和領域のIMD3にはドレイン電流をドレイン電圧で微分した項が強く影響していることを明らかにしている。</p> <p>第2のテーマでは、完全連成3次元electro-thermalデバイスシミュレータを開発して、プレーナ型GaN系発光ダイオード(LED)の高電流動作域での効率低下のメカニズムの研究をおこなっている。とりわけ、厚い導電性GaN基板を用いて効率低下を改善できることを実証している。最初に、厚みの薄い導電性GaN基板中の局所ジュール熱が内部量子効率(IQE)を低下させて、直列抵抗を増大させることを見出し、再結合電流由来のIQEの温度依存性と注入効率(IE)と温度の関係を用いて効率低下のメカニズムを説明している。次に、厚い(100μm)導電性GaN基板を導入したときの基板内部の電流密度分布と温度分布をシミュレーションし、薄い(5μm)基板のときのものと比較して、GaN基板内部の最大電流密度が6分の1に低減することを見出している。これにより、厚い導電性GaN基板を導入することで、最大接合温度が下がり、IQEと駆動電圧が向上することを明らかにしている。この研究によって、厚い導電性GaN基板が高電流動作におけるプレーナLEDの特性を向上させることが示されたとと言える。</p> <p>第3のテーマでは、Siキャップ層を備えた歪みSiGeチャネルpMOSFET (sSG pMOSFET)におけるホール伝導に関する研究をおこなっている。ここで、Siキャップ層はゲート酸化膜とチャネルの間の界面品質の劣化を防ぐために導入されている。Ge拡散、量子閉じ込め効果、表面ラフネス散乱、界面電荷に起因するクローン散乱、実験計測結果を考慮したデバイスシミュレーションを用いて、sSG pMOSFETにおけるSiキャップ層の役割を明らかにし、更に、高いデバイスパフォーマンスを得るための最適設計を提案している。特に、Siキャップ層の厚さが2nm付近の場合において、界面電荷に起因するクローン散乱を避けるよう最適化されたホール分布が得られ、それによって高いホール移動度が得られる事を明らかにしている。また、Siキャップ層を挿入することでSiキャップ層内のバンドギャップエネルギーが大きくなり、オフ電流の低減に有効であることも明らかにしている。</p> <p>最後に、今後の展望として、近年半導体結晶とは異なる多結晶、非晶質、ナノ材料など、物性パラメータが不明確な材料を用いたデバイスの研究が盛んに行われている事を挙げ、これらについて、現状では第一原理計算による物性パラメータを明らかにする材料シミュレーションの研究が積極的におこなわれているが、今後は、そのような材料を用いたデバイスを、マルチフィジクスシミュレータを用いてシミュレーションする研究が盛んになるとの予想を述べている。半導体デバイスのモデリング手法はこのような材料を用いたデバイスの研究においても核心になると考えられ、TCAD技術は今後も様々な先行デバイスとともに研究され、応用されていくものと展望している。</p> <p>以上のように、本論文では、① HBデバイスシミュレーション技術を用いて低歪みMOSFETの構造を提案し、② マルチフィジクスシミュレータを用いて熱による効率低下のメカニズムを解明し、GaN基板を備えたLEDが高出力化できることを証明し、③ 汎用シミュレータを用いてsSG pMOSFETの移動度モデリングをおこないホール伝導を解明し、オン電流の向上とオフリーク電流の低減のための構造最適化をおこなっている。これらの成果は、TCADシミュレーション技術の高機能化と実用的応用に関する価値ある集積である。よって、提出された論文は工学研究科学位論文評価基準を満たしており、学位申請者の岩永順子は、博士(工学)の学位を得る資格があると認める。</p>	