



高速デジタル信号処理システムの構成に関する研究

菅原, 一孔

(Degree)

博士 (工学)

(Date of Degree)

1989-04-28

(Date of Publication)

2014-03-28

(Resource Type)

doctoral thesis

(Report Number)

乙1302

(URL)

<https://hdl.handle.net/20.500.14094/D2001302>

※ 当コンテンツは神戸大学の学術成果です。無断複製・不正使用等を禁じます。著作権法で認められている範囲内で、適切にご利用ください。



氏名・(本籍)	菅 原 一 孔 (兵 庫 県)
学位の種類	工 学 博 士
学位記番号	工博ろ第35号
学位授与の要件	学位規則第5条第2項該当
学位授与の日付	平成元年4月28日
学位論文題目	高速デジタル信号処理システムの構成に関する研究

審 査 委 員	主査 教授 平 野 浩太郎
	教授 村 上 温 夫 教授 前 川 禎 男

論 文 内 容 の 要 旨

本論文は、高速デジタル信号処理システムの構成法に関する研究成果をまとめたものである。デジタル信号処理の技術は、今日のLSI技術の目覚ましい進歩とともに、従来アナログ的に処理がなされてきた分野においても、これにとって代わろうとする勢で進歩してきた。またこの進歩とともにデジタル信号処理のための多くの理論も見出され、現在ではアナログ回路を単に模倣するだけではなく、デジタル信号処理特有の技術も多く開発され大きな役割を果たしている。

従来ではこのようなデジタル信号処理システムは個別部品で構成するか、あるいは汎用のマイクロプロセッサでソフトウェア的に実現されていたため、信号処理速度とその汎用性を同時に得ることが困難であったが、近年のIC技術の目覚ましい進歩によって、デジタル信号処理専用のプロセッサが開発され、この問題はある程度克服された。これによって、小型の高速な汎用性に富むシステムを実現することが容易になり、制御機器など従来デジタル信号処理がなされていなかった分野においても、そのデジタル化が急速に進んでいる。デジタル信号処理専用プロセッサも改良が進み、現在では第2世代のものが主流をしめ、さらに第3世代のプロセッサの開発の報告もなされている。

ところがこのように、デジタル信号処理の技術が各方面で応用されてくると、システムの高速度の要求はさらに高度なものになり、これに応えるには先に述べたような急速に進歩しているデジタル信号処理専用プロセッサを用いても、困難な場合がある。さらに現在の時点では、デジタル信号処理専用プロセッサに関する開発はプロセッサ本体にのみ集中しており、汎用マイクロプロセッサのような周辺LSIなどが開発された例は数少ない。このため周辺回路は個別部品を用いて構成されねばならず、必然的にその回路規模は大きなものになってしまう。これによって

得られたシステムの信頼性などに問題を残す結果になってしまう。

本研究の目的は、このような信号処理速度の問題を解決するために、現在提供されているデジタル信号処理専用プロセッサ（以下DSP）を複数用いた、新しい高速な信号処理システムの構成法を提案すること、その新しい構成法の特性を調べその特徴を確認すること、さらにこの構成法を適応信号処理システムに応用することにある。さらに本研究では、本手法のような複数個のDSPを用いたシステムではその回路規模が大きなものとなるおそれがあるため、これを小さなものとし、かつそのシステムの開発期間の短縮化をねらう目的でDSPのための周辺回路用LSIを開発した。またデジタルシステムの解析のための新しい記号解析手法についても提案している。

本研究により得られた主な成果を各章ごとに総括すると次のようになる。

第1章「緒論」では、デジタル信号処理の分野における高速化に関するこれまでの研究について概説し、本論文の目的と意義について述べている。

第2章「遅延多通路構成デジタルフィルタ」では、まず、複数のDSPによる多通路構成デジタルフィルタについて考察を加えた。その結果、この構成法によると高速な信号処理が可能ではあるが、単純に既存のデジタルフィルタを多通路化しただけでは、その周波数特性が通路数分だけ圧縮された形で実現され、望ましいものが得られないことを示した。これを解決するためにこの多通路構成デジタルフィルタを遅延器をはさんで並列に接続した遅延多通路構成デジタルフィルタを提案した。本構成法で実現されたFIR型デジタルフィルタでは N^2 個のDSPによって N^2 倍の高速化が計られ、またIIR型フィルタでは N^2 個のDSPによって N 倍の高速化が計られることを示した。

次に遅延多通路構成でシステムを構築するための伝達関数の近似法についてFIR形デジタルフィルタとIIR形デジタルフィルタについて分けて考察した。このうちFIR形の場合、通常の構成法に対する伝達関数を分解することにより遅延多通路を構成している各サブフィルタのための伝達関数がえられることを示した。またIIR形の場合、FIR形の場合の様に単純には伝達関数の分解ができないために、次に示す2つの方法について述べた。

- 1) 通常の構成法に対する近似法で得られた伝達関数の分母、分子に適当な多項式をかけて求める方法
- 2) 線形計画法による伝達関数の近似法

1)の手法によると従来から知られているデジタルフィルタの近似法を用いることができるため便利ではあるが、分母、分子に余分な多項式をかけるため、得られたデジタルフィルタの次数が不必要に高くなることがある。この点、2)の方法では予め伝達関数の分母多項式の形に制約を加えた上で、直接設計仕様から近似するためこの問題は生じない。またそれぞれの方法による設計例も示し有効性を確認した。

第3章「DM構成デジタルフィルタの特性」では、まず数式処理言語によるデジタル回路の新しい解析手法を提案した。この手法によるとデジタル回路の回路パラメータを記号のまま含んだ形の結果を得ることができるために、後で行う遅延多通路構成の回路解析には便利なもので

ある。本解析方法では数式処理プログラムとしてREDUCEをとりあげ、その内部を変更する事なく回路解析をするために、入力データに節点の順序づけなどの前処理をFORTRANで施し、それをREDUCEへ受け渡すこととした。また、REDUCEからの出力結果の、グラフ化などの後処理はFORTRANで行うものとした。しかし、これら一連の処理はコマンドプロシージャとして一時的なファイルを介して行われるため、利用者は内部の状態を気にせず要求されるとおりデータを入力すればよいなどの特徴をもつ。さらに、これによると係数感度や雑音特性などを、正確にかつ容易に求めることが可能である。

次に、DM構成における各通路のサブフィルタを今までに提案された、いくつかの回路で実現した場合の、DM構成全体としての係数感度と、乗算器の丸め雑音を求め、通常の構成法によって実現したものと比較し、DM構成の特性を検討した。その結果、特に係数感度やその雑音特性が問題になる狭帯域のフィルタのような、極を $z = \pm 1$ の近くに持つフィルタのほど、DM構成によって低係数感度化、低雑音化が計られることが判明した。

第4章「DM構成適応型デジタルフィルタ」では第2章で提案したDM構成デジタルフィルタによって適応型フィルタを構成する手法を提案した。これによると、 N^2 個のDSPを用いた本構成法で得られた適応型デジタルフィルタの動作速度は、通常の構成法に比べ N^2 倍高速化され、またその収束速度は N 倍高速化されることを示した。本手法では可変係数のFIRデジタルフィルタとこれの係数を更新してゆくための適応アルゴリズムを、複数個のDSPを用いてそれぞれ独立して実現した。適応アルゴリズムはLMSアルゴリズムとLRSアルゴリズムを本構成法で実現できるように修正を加えたものを用いた。

また本構成法の特性をテキサスインスツルメンツ社のDSPチップTMS32020とATT社のDSP32の各シミュレータによって確認した。

第5章「DSP用周辺LSIを用いたシステムの構成」では、ASIC技術を用いて開発したDSPのための周辺LSIについて述べた。このLSIでは内部に初期プログラム転送回路が組込まれているために、スタンドアロンなシステムを構築する際に、市販の低速度のEPROMによってDSPのための信号処理プログラムを供給することが可能となり、効率よく高速な信号処理システムを構築することができる。

また内部には、P320の動作形態を決定するための制御レジスタが実装されているため、マイクロプロセッサやパーソナルコンピュータで制御される信号処理システムを実現する場合にも、簡単にこれらとインターフェイスをとることができるように設計されている。このLSIを開発する際に得られたシミュレーション結果や、その試作品による実験結果を示し、その動作を確認した。またこのLSIを用いたデジタル信号処理システムの構成例を示し、デジタル信号処理システムが小さな規模で実現することができることを示した。

第6章「結論」は、各章で述べてきた結果の総括を行い、本研究で得られた結果を列挙すると共に今後の展望について述べている。

本研究の特徴は複数の信号処理専用のプロセッサを用いて高速なシステムを実現した点と、この

構成法を適応信号処理システムに応用した点にある。さらにこれらのシステムの実現のためのデジタル信号処理専用プロセッサのための周辺回路のLSIを開発した点も特徴の1つとしてあげられる。これにより従来の構成法では処理のできなかつた高い周波数成分をもった信号まで処理することが可能になった。

論文審査の結果の要旨

本論文は、高速デジタル信号処理システムの構成法に関する研究の成果について述べている。まず現在利用できるDSPを複数個用いた、新しい高速信号処理システムの構成法を提案している。この構成法の特徴を調べその特徴を確認し、さらに適応信号処理システムに応用している。そのために新しい記号解析手法も提案している。最後に信号処理システムの小型化と信頼性を高めること、およびシステム開発期間の短縮化をねらいDSPと共に用いる周辺回路用LSIを設計・試作している。

論文は6章からなり、第1章は緒論であり第6章は結論である。

第2章では複数個のDSPによる遅延多通路構成（以下DM構成）デジタルフィルタを提案し、高速化の手法を提供している。次にDM構成でシステムを構築するための伝達関数の近似法についてFIR形とIIR形に分けて考察し、前者の場合、通常の構成法に対する伝達関数を分解することによりDM構成のための伝達関数が得られることを示している。また後者の場合、単純には伝達関数を分解ができないために、次の2つの方法について述べ、それぞれの方法による設計例を示し有効性を確認している。

- 1) 通常の構成に対する近似法で得られた伝達関数の分母、分子に適当な多項式をかけて求める方法
- 2) 線形計画法による伝達関数の近似法

第3章では、まず数式処理言語によるデジタル回路の新しい解析手法を提案している。これによると回路の素子値を記号のまま含んだ形で解析結果を得ることができるので、DM構成の回路解析には有効なものである。

次に、DM構成による感度特性や雑音特性を通常の構成法と比較検討している。その結果、狭帯域のフィルタのように、極を $z = \pm 1$ の近くに持つフィルタほど、係数感度、雑音の点で改善されることを示している。

第4章では第2章で提案したDM構成デジタルフィルタを、適応型フィルタの構成に応用する手法について述べている。これによると、 N^2 個のDSPを用いた本構成法で得られた適応型デジタルフィルタの動作速度は、通常の構成法で得られたものに比べ N^2 倍高速化され、またその収束速度は N 倍高速化されることを示されている。本手法では可変係数のFIRデジタルフィルタとその係数を更新していくための適応アルゴリズムを、複数個のDSPを用いてそれぞれ独立に実現し、適応アルゴリズムについてはLMSアルゴリズムとLRSアルゴリズムに修正を加えたものが

用いられている。また本構成法の特徴はシミュレーションによって確認されている。

第5章では、ASIC技術を用いて開発したDSPのための周辺LSIについて述べている。このLSIを用いるとスタンドアロンなシステムだけでなく、マイクロプロセッサやパーソナルコンピュータで制御される信号処理システムも容易に実現することができる。このLSIを開発する際に行ったシミュレーション結果や、その試作チップによる実験結果を示し、その動作を確認している。またこのLSIを用いたデジタル信号処理システムの構成例を示し、デジタル信号処理システムが小規模で実現できることを述べている。

以上述べたように本論文の特徴は高速な信号処理システムを構築するために、著者の創意によって複数のDSPを用いて高速なシステムを実現した点と、この構成法を適応信号処理システムに応用した点にある。さらにこれらのシステムを実現するためにDSPと共に用いる周辺LSIを開発した点も特徴の1つとしてあげられる。この結果従来の構成法では処理のできなかった高い周波数成分をもつ信号まで処理できる、高速なデジタルシステムを容易に実現することが可能になった。またここで示された記号解析の手法は、回路解析手法としてアナログ回路の解析にも用いることができると思われる。このように本研究で得られた成果は工学上価値あるものと考えられる。

よって、学位申請者菅原一孔は、工学博士の学位を得る資格があると認める。

