



通信用GaAs MMICの高機能化・低消費電力化に関する研究

吉増, 敏彦

(Degree)

博士 (学術)

(Date of Degree)

1999-03-10

(Date of Publication)

2008-03-19

(Resource Type)

doctoral thesis

(Report Number)

乙2302

(JaLCD0I)

<https://doi.org/10.11501/3156452>

(URL)

<https://hdl.handle.net/20.500.14094/D2002302>

※ 当コンテンツは神戸大学の学術成果です。無断複製・不正使用等を禁じます。著作権法で認められている範囲内で、適切にご利用ください。



神戸大学 博士論文

通信用 GaAs MMICの
高機能化・低消費電力化に関する研究

平成11年1月

吉 増 敏 彦

目次

第1章 序論	-----	1
1-1. 本研究の背景	-----	1
1-2. 本研究の目的と意義	-----	2
1-2-1. 送信系における課題と本研究の独創性	-----	3
1-2-2. 受信系における課題と本研究の独創性	-----	8
1-3. 本論文の構成	-----	10
1-4. 結言	-----	11
第1章の参考文献	-----	12
第2章 高出力・線形電力増幅器の低消費電力化	-----	15
2-1. 序言	-----	15
2-2. AlGaAs/GaAs HBTの動作と高周波化	-----	16
2-3. PHS用電力増幅器の設計	-----	22
2-3-1. $\pi/4$ シフト QPSK 変調信号の線形・高効率増幅手法	-----	22
2-3-2. 低歪み高出力電力増幅器の設計	-----	28
2-4. PHS用電力増幅器の試作結果	-----	30
2-5. HBTの位相歪みとデバイスパラメータの関係	-----	36
2-6. 結言	-----	38
第2章の参考文献	-----	39
第3章 高出力・線形電力増幅器の低歪み化	-----	41
3-1. 序言	-----	41
3-2. ダイオードを用いた歪み補償回路の原理	-----	42
3-3. ダイオード補償回路を用いた PHS 用電力増幅器の設計	-----	48
3-4. 電力増幅器の試作結果	-----	50
3-5. 結言	-----	57
第3章の参考文献	-----	59

第4章 送受切り替えスイッチの低動作電圧化・低歪み化	-----	61
4-1. 序言	-----	61
4-2. スイッチ回路設計	-----	62
4-3. スイッチ試作結果	-----	70
4-4. 結言	-----	75
第4章の参考文献	-----	76
第5章 周波数ダウンコンバータの高機能化	-----	78
5-1. 序言	-----	78
5-2. 周波数ダウンコンバータの構成	-----	80
5-3. 低雑音増幅器	-----	81
5-3-1. GaAs MESFET の構造と特性	-----	82
5-3-2. 低雑音増幅器の設計	-----	85
5-3-3. 低雑音増幅器の試作結果	-----	92
5-3-4. 低雑音増幅器まとめ	-----	94
5-4. イメージ抑圧ミキサ	-----	94
5-4-1. フィルタ回路設計	-----	94
5-4-2. フィルタ試作結果	-----	97
5-4-3. ミキサ回路設計	-----	99
5-4-4. ミキサ試作結果	-----	103
5-4-5. イメージ抑圧ミキサまとめ	-----	108
5-5. 中間周波増幅器	-----	108
5-5-1. 中間周波増幅器の回路設計	-----	109
5-5-2. 中間周波増幅器の試作結果	-----	112
5-5-3. 中間周波増幅器まとめ	-----	114
5-6. 周波数ダウンコンバータ	-----	115
5-6-1. 回路設計	-----	115
5-6-2. 試作結果	-----	116
5-7. 周波数ダウンコンバータの広帯域化	-----	118
5-7-1. 回路設計と試作	-----	118
5-7-2. 欧州 Astra 周波数帯における評価結果	-----	125

5-7-3. 日本 BS・米国 FSS 周波数帯における評価結果	----- 128
5-8. 結 言	----- 132
第5章の参考文献	----- 133
第6章 結 論	----- 136
6-1. 各章の結論	----- 136
6-2. 今後の展望	----- 137
第6章の参考文献	----- 139
付録 略語一覧	----- 140
謝 辞	----- 141
研究業績	----- 142

第1章 序論

1-1. 本研究の背景

通信機器の構成は、大きく分けるとベースバンド部と無線部に分けられる。ベースバンド部はSi LSI技術の進歩とともに集積度が増し、小型化が顕著である。一方、無線部の大部分はトランジスタ、フィルタやチップ部品等を誘電体基板上にハイブリッド構成されているため、小型化の進歩は緩やかである。無線部小型化の一つのアプローチとして、モノリシックマイクロ波集積回路 (MMIC: Monolithic Microwave Integrated Circuit) が古くから提案されている。MMICは、GaAsやSi基板上にトランジスタ等の能動素子と受動素子である抵抗、容量、インダクタや伝送線路等を、半導体製造プロセスを用いて一体的に作成するマイクロ波回路である。世界で初めてのMMICの提案は実に1967年であり、このMMICはSi基板を用いたものであった[1]。その後、絶縁性の高いGaAs基板を用いたMMICが発表された[2]。1970年代にはいるとショットキ障壁を用いたGaAs電界効果トランジスタ (GaAs MESFET: Metal Semiconductor Field Effect Transistor) の研究が活発化し始め、1974年にはデジタルIC[3]が、1976年にはMMIC増幅器が発表され[4]、GaAsを用いた(MM)ICの研究がようやく端緒をついた。

1980年代にはいると、米国や日本を中心にGaAsデバイスの研究～実用化が活発化するが、その方向は異なっていた。このころ日本では衛星放送が実用化され、その受信機の雑音指数 (NF: Noise Figure) を低減するため、低雑音トランジスタの研究が活発化した。まずGaAs MESFETの開発・実用化が進められ[5]、次にGaAs MESFETより雑音指数が小さい、2次元電子ガスを利用したトランジスタ (呼称はいろいろあるが、例えば、HEMT: High Electron Mobility Transistor、HJFET: Hetero-Junction FET、2DEGFET: 2-Dimension Electron Gas FET等。本論文では、これらをHEMTと称する。) [6, 7]が開発・実用化された。衛星放送受信機はこのHEMTにより低雑音化が飛躍的に進められたものの、ハイブリッド回路で構成されていたため、そのサイズは大きかった。すなわち、低雑音化に注力され、小型化は置き去りにされた格好となった。しかし、意図的に小型化を置き去りにしたのではなく、置き去りにせざるを得なかったのである。その理由は、有効な小型化の手段であるMMICの設計技術・プロセス技術がまだ成熟していなかったからである。

一方、1980年代の米国ではMMICの持つ高い信頼性と量産性が注目され、MIMIC Programと呼ばれる国家プロジェクトがスタートし[8]、1990年代始めまで継続された。本プロジェクトにより、GaAs MMIC製造技術、設計技術 (特にCAE/CAD技術)、評価技術等広範囲にわたる技術が確立された。この技術は軍用に開発されたものであったが、民生にも応用されていった。そして、このMIMIC Programの成果は全世界に波及し、GaAs MMICの開発・実用化を急速に加速させていった。その代表的なものの一つに衛星放送受信機用のMMICがある [9-14]。ここに至って、衛星放送受信機は置き去りにしていた“小型化”を開発のキーワードに加えることが可能となった。

また、1980年代にはHEMT以外にもいくつか新しいデバイスが提案された。HBT

(Heterojunction Bipolar Transistor)[15]、RHET(Resonance Hot Electron Transistor)[16]、PBT(Permeable Base Transistor)[17]等がそれである。HBTの提案は古く1950年代後半に行われているが[18]、結晶成長技術の進歩を待って1980年代によりやく期待された高性能を実現した。

さらに1990年代に入って、自動車電話・携帯電話等の移動体通信が普及するにつれ、その携帯機小型化のためにMMICの開発が一層活発になった。日本においては、モトローラ社のMicroTACの上陸がきっかけとなり、小型・軽量化の競争が激化しはじめたのが1990年ごろである。日本の携帯電話のサイズ/重量は、1989年は400cc/600g程度だったのが、1991年には一気に150cc/230gに小型化されている[19]。その後も小型・軽量化が進み、1998年には80cc/69gまで小型化が進んでいる[20]。この携帯電話の飛躍的な小型化の原動力となったのが、部品の小型化と低電圧化である。部品の小型化に大きく貢献したのが、無線部MMICとベースバンド部ICの集積度の向上であり、低電圧化を牽引したのが電力増幅器の低動作電圧化である。携帯電話の軽量化には低電圧化が最も効果的である。なぜなら、電池は携帯電話を構成する部品の中で最も重いからである。例えば、1991年発表のモトローラ社のMicroTAC Ultra Liteは総重量168グラムで、この内電池は約90グラムであり、総重量に占める割合は実に54%もあった[21]。電力増幅器は携帯電話・PHS(Personal Handyphone System)等携帯機を構成する部品の中で最も動作電圧が高く、かつ最も電流を消費するため、電力増幅器の性能(動作電圧と効率)が携帯電話の性能(重量と通話時間)を決めていると言っても過言ではない。このような背景から携帯機の小型・長時間通話化を目指して電力増幅器の開発が活発となった[22-25]。アナログ方式の携帯電話を例にとると、1990年電力増幅器の動作電圧は5.8Vだったのが、1991年には4.8V、そして1994年には3.6Vに低電圧化されている[26]。この低電圧化を牽引したのが、HEMTであった[27]。1980年代に低雑音用に開発されたHEMTが高出力用に応用され、その真価を発揮している。そしてこのころ、HEMTに対抗する高出力トランジスタとして注目され始めたのがHBTである。HBTは縦型構造トランジスタゆえ電流密度を高くとれ、また、オン抵抗が小さい。このメリットを活かして、各種通信方式に対応したHBT電力増幅器MMICが開発され、携帯機の高性能化を促進している[28-30]。

1-2. 本研究の目的と意義

本研究の目的は、通信機器の無線部の性能を決める重要な回路部品を取り上げ、その小型・低消費電力化のための高機能MMICを提案することにある。図1-1に一般的な無線部ブロックダイアグラム例を示す。本研究では、無線部を構成する部品の中から、(1)送信系の電力増幅器MMICと送受切り替えスイッチMMICを提案し、(2)受信系については低雑音増幅器、フィルタ、ミキサと中間周波増幅器を集積した周波数ダウンコンバータMMICを提案する。(1)は1.9GHz帯PHS用であり、(2)は12GHz帯衛星放送受信用である。図1-2に、本論文において展開される“MMICの高機能化と低消費電力化”の流れを各章のテーマとともに示す。

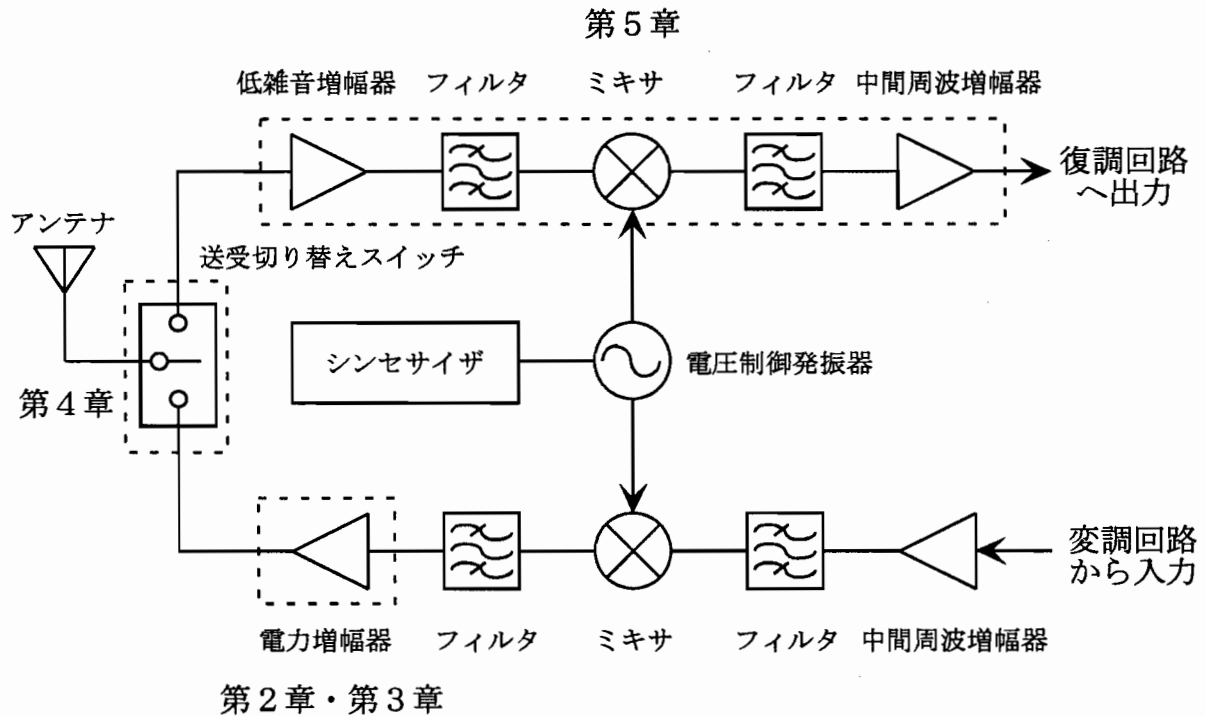


図1-1. 無線部ブロックダイアグラム例。

1-2-1. 送信系における課題と本研究の独創性

ここでは、HBTを用いた低電圧・高効率電力増幅器MMICとGaAs MESFETを用いた低電圧動作送受切り替えスイッチMMICを提案する。先に述べたように電力増幅器の動作電圧と電力効率（消費電流）が携帯機の電池重量を決める重要な性能指数である。従って、“電力増幅器は動作電圧は低く、電力効率は高く”が求められる。しかし、一般に、電力増幅器の動作電圧（ V_c ）を下げると、トランジスタのKnee電圧（ V_k ）の影響が大きくなるため電力効率（ η_c ）は低下する。このことを以下に簡単に解説する。図1-3は、トランジスタの出力側の電流-電圧特性例である。ここで、トランジスタがA級動作する場合を考えると、トランジスタのDC消費電力（ P_{dc} ）は、

$$P_{dc} = V_c \cdot I_c \tag{1-1}$$

となる。一方、RF電力（ P_{rf} ）は、

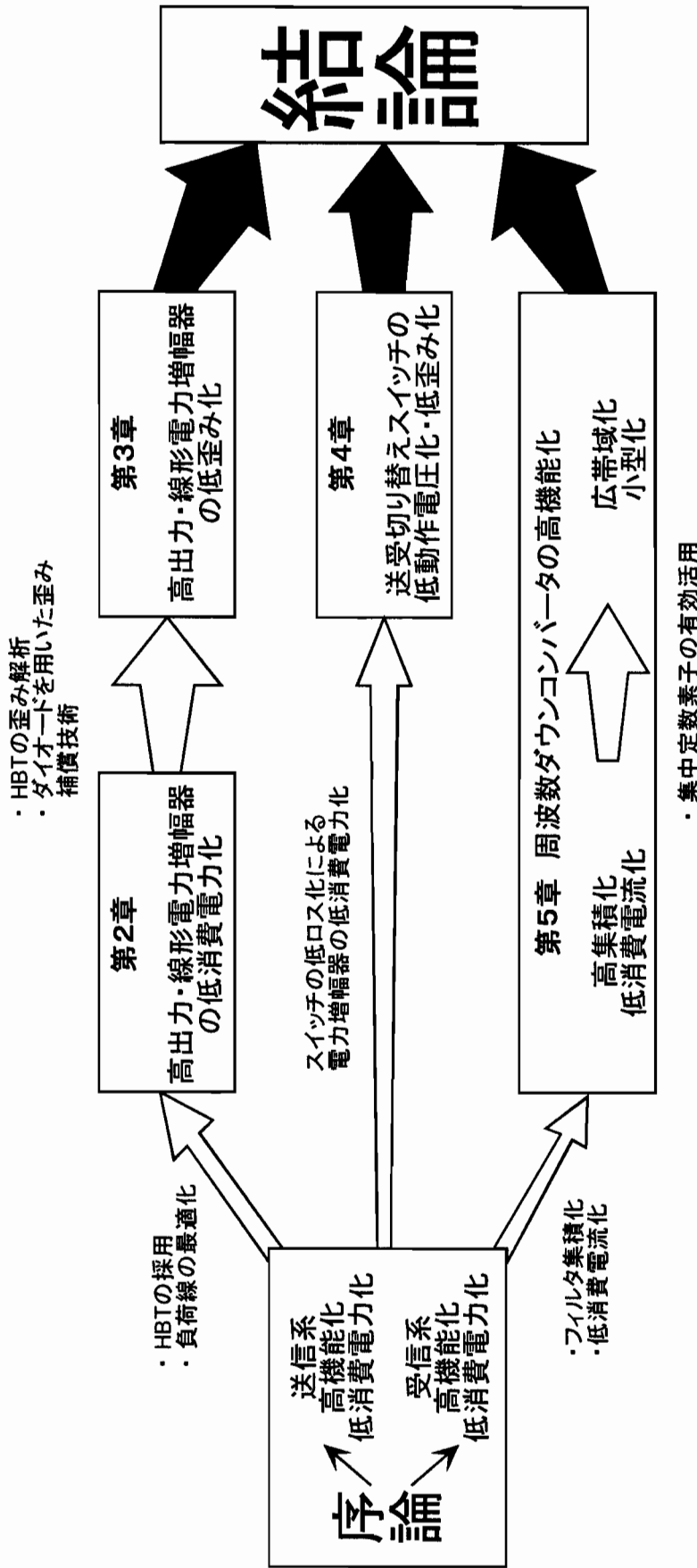


図1-2. 本研究における、MMICの高機能化と低消費電力化の流れと各章のテーマ。

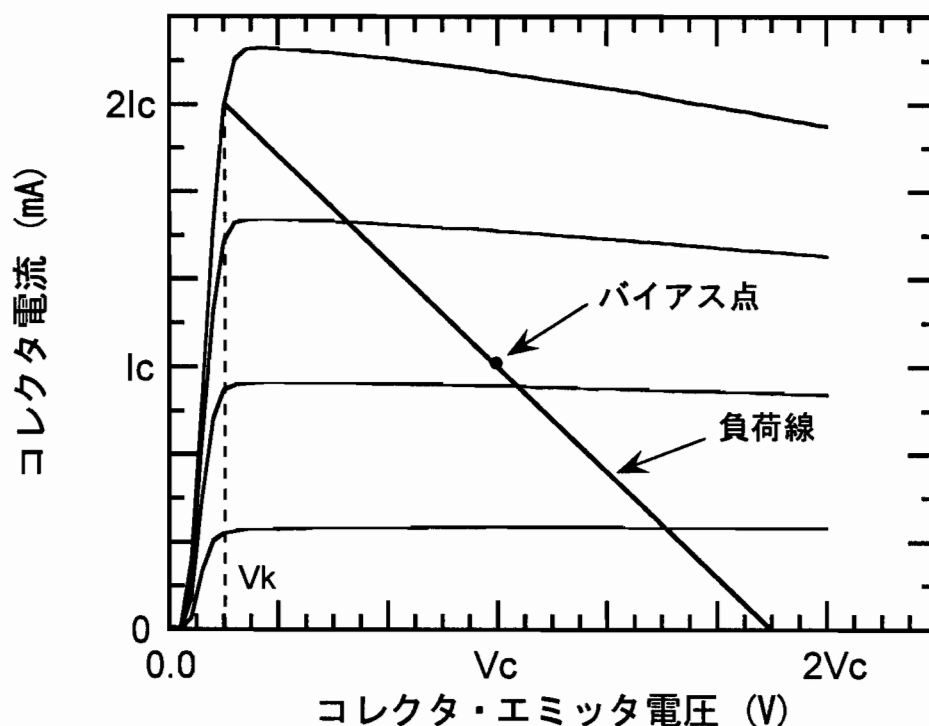


図1-3. トランジスタの負荷線。

$$Prf = \frac{(Vc - Vk) \cdot Ic}{2} \quad (1-2)$$

である。従って、電力効率 (η_c) は、

$$\eta_c = \frac{Prf}{Pdc} = \frac{Vc - Vk}{2Vc} \quad (1-3)$$

となる。(1-3)式から明らかなように、動作電圧 Vc を下げて行くと Knee 電圧の影響が大きくなり、電力効率は急激に低下する。

本研究では、GaAs MESFET や HEMT に比べて Knee 電圧が低い AlGaAs/GaAs HBT に注目し、HBT を用いた電力増幅器を提案する。AlGaAs/GaAs HBT は、コレクタ・エミッタのオン電圧が 50mV 程度で、かつ、AlGaAs/GaAs HBT は縦型トランジスタなので GaAs MESFET や HEMT に比べてオン抵抗が小さいという特徴を有しているため、低電圧動作に適している。また、AlGaAs/GaAs HBT は、GaAs MESFET や HEMT より電流密度を高くできるため、単位面積当たりの出力を大きくとれる。一般に、電力用トランジスタの出力を

増加（トランジスタ面積を増加）させる際に課題となる(1)入出力インピーダンスの低下による整合回路のロス増加と(2)トランジスタのバラツキのため、出力がサイズに比例して増加しないと言うことに対して、AlGaAs/GaAs HBT は有効な解となる。

通信機器の無線部の小型化のためには、部品を MMIC 化するだけではなく、その MMIC の周辺回路も考慮にいれなければならない。電力増幅器には、従来、GaAs MESFET や HEMT が用いられてきたが、GaAs は良好な MOS (Metal Oxyside Semiconductor) または MIS (Metal Insulator Semiconductor) 構造が作成困難なため、ゲート電極はショットキ障壁を利用している。このため、ゲートに印加できる正電圧はたかだか 0.5V 程度である。従って、GaAs MESFET や HEMT のほとんどはゲートに負電圧を印加して使用しなければならない。このため、携帯機を構成する部品のなかで電力増幅器だけが負電圧を必要とするため、携帯機は負電源 (DC-DC コンバータ) を内蔵しなければならない。また、GaAs MESFET や HEMT はゲートに十分な負電圧を印加しても、ドレインに正電圧が印加されている状態では mA オーダのリーク電流が流れてしまう。このリーク電流が、携帯機の待ち受け時間を短くしてしまうと言う問題があり、そのため、携帯機はドレイン電圧遮断用の DC スイッチを内蔵している。これら負電源や DC スイッチは携帯機のサイズ増をもたらしてしまう。AlGaAs/GaAs HBT は負電圧を必要とせず、また、ベース電圧 0 V でコレクタ電圧が印加されてもリーク電流は nA オーダと十分小さいので、携帯機は負電源や DC スイッチを必要としない。この点からも、AlGaAs/GaAs HBT 電力増幅器は携帯機の小型化に有効である。

以上、AlGaAs/GaAs HBT の特徴をまとめると、

- (1) 低電圧・高効率動作、
- (2) 高電流密度動作、
- (3) 単一正電源動作（負電源不要）、
- (4) 電池と電力増幅器の電源端子間に DC スイッチが不要、

本研究では、AlGaAs/GaAs HBT のもつこれらの特徴に注目し、AlGaAs/GaAs HBT を用いた PHS 用電力増幅器を提案し、その有効性を実証する。

電力増幅器の設計においては、変復調方式を考慮しなければならない。例えば、ヨーロッパのデジタル携帯電話 (GSM: Global System for Mobile-communication) では変調方式として GMSK (Gaussian filtered Minimum Shift Keying) が用いられており、この変調波は定包絡線であるため、電力増幅器の歪みは通信において大きな問題とはならない。しかし、PHS では変調方式として $\pi/4$ シフト QPSK (Quadrature Phase Shift Keying) を用いているため、変調波信号の振幅は平均電力に対して最大 +2.9dB 最小 -11dB の幅を持っている [31]。つまり、位相変調でありながら、振幅変調も同時に行われている。電力増幅器に用いるトランジスタの非線形性が増加すると、その振幅歪み (AM-AM 歪み) により変調波信号の振幅が、位相歪み (AM-PM 歪み) により変調波信号の位相が歪み、その結果、電力増幅器から出力される信号は大きく歪む。従来は、この変調波の振幅変動にのみ注目し (平均電力より最大電力が 2.9dB 大きいこと)、トランジスタを飽和電力から 3~4dB 程度バックオフして使用していた [32, 33]。飽和電力から 3~4dB バックオフすると線形性は向上するが電力増幅器の電力効率は飽和電力時に比べて著しく低下する。本研究では電力増幅器の効率を上げるため、ト

ランジスタをできるだけ飽和出力に近いところで動作させ、かつ線形性が PHS 規格を満たす設計手法を2段階にわけて提案する。まず、

① HBT の高線形・高効率動作のための負荷線の検討[24]。

を行い、さらに、

② HBT の非線形性を外部回路で補償することにより、さらなる低電圧・高効率動作[28]を実現する。

①では、HBT の負荷線（バイアス点と負荷インピーダンス）を種々変化させ、無変調波入力時の振幅歪み・位相歪みと変調波入力時の隣接チャネル漏洩電力の関係をロードプル測定から導く。この結果、大電力動作時に位相歪みが小さい負荷線が最も高線形で電力効率も高くなることを見出した。このロードプル測定結果を用いて、3.0V で動作する高効率高線形電力増幅器 MMIC を実現した。ここでは、トランジスタは飽和出力からのバックオフは約 2dB である。振幅が歪んでいるにもかかわらず、隣接チャネル漏洩電力が PHS 規格を満たせたのは位相の線形性が良いためである。次に、②においては、HBT の持つ非線形性を解析し、その非線形性を外部回路で補償することにより、さらなる低電圧・高効率動作が実現できることを実証する。HBT の非線形性を解析するため、小信号特性（Sパラメータ）のバイアス依存性を評価・解析し、大信号動作時の歪みについて考察した。これらの結果から、大信号時には HBT の通過位相は遅れること、またその原因は HBT のベース・コレクタダイオードの容量成分の変化が主であることを見出した[34]。一方、大信号時には振幅も歪む。この歪みの主な原因は、入力電力の増加とともに HBT のトランスコンダクタンス (g_m) が低下するためである。従って、振幅歪みを低減するには、入力電力の増加とともにベース・エミッタ間バイアス電圧を徐々に上昇させることが有効である。大信号動作に起こるこれらの歪みを有効に補償するため、本研究では、ダイオードを用いた補償回路を提案する。この補償回路を用いた電力増幅器は 2.7V で動作し、効率もさらに向上することを実証した。

PHS のように、送信と受信を同一周波数を用いて別々の時間に行う通信方式では、送受切り替えにスイッチを用いる。このスイッチは、SPDT (Single Pole Double Throw) タイプのスイッチである (図 1-1 参照)。通常、電力増幅器とアンテナ間には、フィルタやスイッチ等の部品がある。通信規格ではアンテナ端出力を規定しているため、電力増幅器はフィルタやスイッチの挿入ロスを考えて、規定よりも大きな電力を出力しなければならない。従って、電力増幅器の消費電流が大きくなる。電力増幅器の消費電流を低減し、携帯機の長通話時間化のために、スイッチの送信系の低挿入ロス化は重要な課題である。また、受信系においては雑音指数が重要な性能指数であり、低雑音増幅器が用いられる。しかし、低雑音増幅器が低減できる雑音指数は低雑音増幅器より後段の雑音指数であり、受信系全体の雑音指数を低減することはできない。従って、低雑音増幅器より前段にあるスイッチの低挿入ロス化は受信系全体の雑音指数を低減するために重要である。本研究では、(1)スイッチの低挿入ロス化のため送信系に直列に接続される GaAs MESFET はシングルゲートとし、(2)耐電力性が要求される FET には2段縦積み構造を採用した。試作した PHS 用送受切り替えスイッチは、1.8V の低電圧動作が可能で、低挿入ロスと高い線形性を実現した。

1-2-2. 受信系における課題と本研究の独創性

ここでは、GaAs MESFET を用いた高機能・低消費電流周波数ダウンコンバータ MMIC を提案する。用途は 10~12GHz 帯衛星放送受信である。

放送衛星は赤道上空約 36,000km に位置する静止衛星である。この衛星と東京との距離は約 38,000km であり、この間を電波が伝搬する際の減衰量（自由空間伝搬損失）は約 205dB である。さらに衛星からの電波は降雨による減衰を受け、地球上の受信機に入力する。受信機の受信品質は受信機のアンテナ利得と雑音指数で決まる。アンテナ利得は、すなわちアンテナ径を意味し、利得を高くするには径を大きくする必要がある。日本の衛星放送受信機に求められる C/N 比 14dB を得るためには、受信機の雑音指数が 3dB の場合アンテナ径は 75cm が必要で、雑音指数が 2dB に低減されればアンテナ径は 65cm でよくなる[35]。従って、アンテナ直径を小さくするために、また、受信品質を高くするために受信機の雑音指数を低減することが重要である。受信機のノイズファクタ (F) と雑音指数 (NF) は次式で表される [36]。

$$F = F_{LNA} + \frac{F_{FILTER} - 1}{G_{LNA}} + \frac{F_{MIXER} - 1}{G_{LNA} \cdot G_{FILTER}} + \frac{F_{IFA} - 1}{G_{LNA} \cdot G_{FILTER} \cdot G_{MIXER}} \quad (1-4)$$

$$NF \text{ (dB)} = 10 \cdot \text{Log}_{10}(F) \quad (1-5)$$

ここで、 F_{LNA} と G_{LNA} は図 1-1 の低雑音増幅器のノイズファクタと利得、 F_{Filter} と G_{Filter} はフィルタのノイズファクタと利得（挿入ロス）、 F_{mixer} と G_{mixer} はミキサのノイズファクタと変換利得、 F_{IFA} は中間周波増幅器のノイズファクタである。従って、受信機の雑音指数低減には、低雑音増幅器の雑音指数を低減し、同時に利得を高くすることが最も有効である。低雑音増幅器の雑音指数を低減するためには、遮断周波数 (ft) の高いトランジスタが必要であり、HEMT が一般に用いられている。また、受信機の雑音指数にあまり影響を与えないミキサや中間周波増幅器には、イオン注入型 GaAs MESFET が用いられている。GaAs MESFET は HEMT より性能（雑音指数や利得）でやや劣るが、量産性に優れており低コストの利点を有している。

また、受信機の小型化も重要である。ハイブリッド回路で構成した 12GHz 帯衛星放送受信機（1992 年発売）の各機能回路別に面積を示したのが表 1-1 である。衛星放送受信機においては、雑音指数を下げるために受信フロントエンドの低雑音増幅器は 3 段増幅となっているため、面積は 340mm² と大きい。また、フィルタは分布定数線路を用いた半波長側結合フィルタであるため、その面積は 300mm² にもなる。中間周波増幅器は、受信機全体の利得を稼ぐため、5 段増幅器で構成されている。このため、面積占有率は最も高く、高周波部全体の約半分を占めている。従って、中間周波増幅器、低雑音増幅器やフィルタを MMIC 化することが、衛星放送受信機の小型化に有効である。

表1-1 衛星放送受信機の各回路の面積

	低雑音増幅器	フィルタ	ミキサ	発振器	中間周波増幅器	全体
面積	340mm ²	300mm ²	240mm ²	200mm ²	920mm ²	2000mm ²
割合	17%	15%	12%	10%	46%	100%

これまで、低雑音増幅器、ミキサ、発振器や中間周波増幅器の MMIC は多数報告されている[10-14]。しかし、十分なイメージ抑圧特性を有するフィルタのモノリシック集積化については報告がない。日本の衛星放送受信機フロントエンドのフィルタはイメージ周波数の信号を 31dB 以上抑圧しなければならない[35]。信号周波数帯（通過帯）=11.7~12.0GHz に対して、イメージ周波数帯（阻止帯）=9.356~9.656GHz なので、かなり急峻なフィルタ特性が要求される。そこで、これまでは分布定数線路を用いた半波長側結合フィルタが用いられてきた。12GHz の信号は、GaAs 基板（比誘電率~13）上では半波長が約 3.5mm にもなるため、GaAs 基板上に半波長側結合フィルタを作成するとチップサイズが大きくなりすぎるため、これまではモノリシックに集積できないと言う問題があった。本研究では、半波長側結合フィルタにかわって、短い分布定数線路と容量を橋絡 T 型に接続する全く新しいフィルタ回路を提案する[37, 38]。本回路方式により、フィルタのサイズを従来の 300mm² から 0.5mm² に小型化できることを MMIC 試作により実証する。また、フィルタを集積することは小型化と同時に、周波数ダウンコンバータの低雑音化にも有効である。前述の(1-4)式で周波数ダウンコンバータのノイズファクタが計算できるのはフィルタがあるからである。(1-4)式において計算に用いるミキサの雑音指数は、ミキサに信号周波数 (RF) のみ入力される場合の雑音指数であり、イメージ周波数や中間周波数 (IF:Intermediate Frequency) の雑音は入力されないと仮定している。ところが、フィルタがない場合、低雑音増幅器から出力されるイメージ周波数の雑音がミキサに入力され、それらが中間周波数に変換されるため、周波数コンバータのノイズファクタは(1-4)式で計算される値よりも大きくなる[39]。本研究においてはイメージ抑圧フィルタを集積することで、イメージ周波数の雑音を 30dB 以上除去することが可能となり、周波数ダウンコンバータの雑音指数悪化を防いでいる。

携帯機器のみならず衛星放送受信機においても消費電流を低減することは重要である。しかし、従来、衛星放送受信用 MMIC の研究においては電氣的性能、特に雑音指数に重点が置かれ、消費電流には目が向けられていなかった。本研究においては、低雑音増幅器、ミキサと中間周波数増幅器のすべてにおいて消費電流の低減のための提案を行う。従来の低雑音増幅器設計手法は、GaAs MESFET を最も優れた雑音特性で動作させることであった。従って、（雑音指数が最小となる電流）×（増幅器の段数）が全消費電流となる。しかし、低雑音増幅器がある程度の利得を有していれば、フィルタより後段の回路による雑音指数悪化を防ぐことができる。本研究においては、必要以上に低雑音増幅器の利得を追求せず、消費電流の低減にも重点を置く。ミキサには多くの回路形式がある[40-42]。そのなかで、変換利得と消

費電流の点からドレイン注入型ミキサを選択した。本ミキサは、RF信号をゲートに投入し、局部発振器の信号 (LO:Local Oscillator) をドレインに注入し、中間周波数信号 (IF) をドレインから取り出す形式である。GaAs MESFET のゲートは gm 変化の大きいピンチオフ電圧付近にバイアスされ、ドレインにはバイアスを供給しない。従って、本ミキサは電力を消費せずに周波数変換を行う。中間周波数増幅器においては、広帯域・高利得特性と低消費電流をいかに同時に満たすかが重要な課題である。本研究においては、GaAs MESFET を用いたアクティブ整合と抵抗による負帰還により本課題を解決する。

本研究では、まず、個々の回路 (低雑音増幅器、フィルタ、ミキサと中間周波増幅器) の設計と MMIC 試作を行い、本研究における種々提案の有効性を実証する。その後、これらの回路をすべて集積した 1 チップ周波数ダウンコンバータ MMIC を提案する。そしてさらに、周波数ダウンコンバータチップの広帯域化・小型化の提案と実証を行う。本 MMIC は十分なイメージ抑圧比を有するフィルタを内蔵した世界初の衛星放送用周波数ダウンコンバータ MMIC である。

1-3. 本論文の構成

本論文は全 6 章から成る。第 1 章では本論文の序論として、本研究の背景と目的について詳述し、本論文の学術的意義を明確にする。第 2 章から第 4 章までが送信系の高機能化・低消費電力化、第 5 章が受信系の高機能化・低消費電力化であり、それらを第 6 章で結論としてまとめる。以下に各章の内容について概説する。

第 2 章では、AlGaAs/GaAs HBT を用いて 3V 動作の PHS 用線形電力増幅器の提案と実証を行う。ここでは、まず用いた HBT の特徴と高周波特性について概説する。次に、無変調信号増幅時の HBT の歪み (振幅歪みと位相歪み) と $\pi/4$ シフト QPSK 変調波増幅時の隣接チャネル漏洩電力を評価し、電力増幅器の高線形・高効率化には HBT の位相歪みを抑えることが有効であることを導く。さらに、MMIC を試作・評価し、本設計手法の有効性を確認する。また、HBT の位相歪みについて考察する。

第 3 章では、電力増幅器の更なる低電圧動作・高効率化を行う。そのため、HBT のもつ歪みをダイオードを用いて補償する回路方式を提案する。本方式は、HBT への入力電力の増加とともに HBT のベース・エミッタ電圧を徐々に増加させることで HBT の振幅歪みを補償する。また、大信号時ダイオードのアドミタンスが HBT の位相歪みを打ち消す方向に作用する。このダイオードにより HBT は線形補償され、2.7V でより高効率な電力増幅器を実現する。

第 4 章では、PHS 用送受切り替えスイッチ MMIC の低電圧動作化・低歪み化についての問題点について詳述し、イオン注入 GaAs MESFET を用いた低電圧・低歪み・広帯域 SPDT スイッチ MMIC を提案する。本スイッチ MMIC は 1.8V 動作が可能で、3GHz まで低挿入ロスを持っているため、PHS 以外にも多くの応用が考えられる。

第 5 章では受信系の高機能化・低消費電流化について詳述する。まず、MMIC に用いる

第1章 序論

イオン注入 GaAs MESFET の特性と MMIC を構成する導波路について概説する。次に、低雑音増幅器、ミキサと中間周波増幅器の各回路について、低消費電流化の提案を行う。また、面積わずか 0.5mm^2 で実現したイメージ抑圧フィルタの設計について詳述する。そして、これらの回路を個別に試作し、本研究における種々の提案の有効性を確認する。次に、日本の衛星放送周波数帯で動作する、これらすべての回路を集積した周波数ダウンコンバータ MMIC の実証を行う。さらに、周波数ダウンコンバータ MMIC の広帯域化・小型化を実現する。本 MMIC は、欧州 Astra、日本 BS、米国 FSS (Fixed Satellite Service) の 3 システム周波数帯を 1 チップで網羅する。また、インピーダンス整合回路を構成する導波路の最適配置と集中定数素子を有効利用することで実現した MMIC は面積わずか 4.18mm^2 であり、ハイブリッド回路の面積 (表 1-1) の 400 分の 1 を達成した。

第 6 章は結論であり、上記研究全体の成果を要約し、さらに今後の展望について述べる。

1-4. 結言

本章では、1960 年代後半から始まった MMIC 研究の歴史と高周波デバイスの開発を牽引してきた通信機器開発の歴史について要約を述べた。また、通信機器の無線部を送信系と受信系に分けて、通信機器高性能化の課題について詳述し、本研究との関係をまとめた。さらに、本研究の構成を章別にテーマとともに示した。本研究では、

- (1) AlGaAs/GaAs HBT を用いた低電圧動作・高効率線形電力増幅器 MMIC
- (2) GaAs MESFET を用いた低電圧動作・低歪み送受切り替えスイッチ MMIC
- (3) GaAs MESFET を用いた高機能・低消費電力周波数ダウンコンバータ MMIC

を提案する。

最後に、本論文の構成と各章の内容について概要を述べた。

第1章の参考文献

- [1] A. Ertel, "Monolithic IC Techniques Produce First All-Silicon X-band Switch," *Electronics*, pp.76-81, Jan., 1967.
- [2] E. Mahel and R. Wacker, "GaAs integrated microwave circuits," *IEEE Journal of Solid-State Circuits*, Vol.3, No.2, pp.113-116, June, 1968.
- [3] R. Tuyl and C. Liechti, "High-speed integrated logic with GaAs MESFETs," in *IEEE 1974 ISSCC Digest*, pp.114-115, 1974.
- [4] R. Pengelly and J. Turner, "Monolithic broadband GaAs FET amplifier," *Electronics Letter*, Vol.12, No.10, pp.251-252, May, 1976.
- [5] K. Ohta, H. Ito, F. Hasegawa and Y. Fujiki, "Super Low Noise GaAs MESFET's with a Deep Recess Structure," in *IEEE IEDM Technical Digest*, p.277, 1979.
- [6] T. Mimura, S. Hiyamizu, T. Fujii and K. Nanbu, "A New Field-Effect Transistor with Selectively Doped GaAs/n-AlGaAs Heterojunctions," *Japan Journal of Applied Physics*, Vol.19, pp.225-227, 1980.
- [7] O. Ishikawa, K. Nishii, T. Matsuno, C. Azuma, Y. Ikeda, S. Nambu and K. Inoue, "Low-Noise InGaAs HEMT Using The New Off-set Recess Gate Process," in *IEEE MTT-Symposium Technical Digest*, pp. 979-982, 1989.
- [8] E. Maynard Jr, "Microwave/millimeter wave monolithic integrated circuits (MIMIC) program," in *IEEE 1986 Microwave and Millimeter-Wave Monolithic Circuits Symposium Digest*, pp.1-4, 1986.
- [9] T. Yoshimasu, K. Sakuno, N. Matsumoto, E. Suematsu, T. Tsukao and T. Tomita, "A low current GaAs monolithic image rejection downconverter for X-band broadcast satellite applications," *IEEE Trans. Microwave Theory and Technique*, Vol. 40, No. 12, pp. 2433-2438, Dec., 1992.
- [10] P. Wallace, R. Michels, J. Bayruns, S. Christiansen, N. Scheinberg, J. Wang, R. Goyal and M. Patel, "A low cost high performance MMIC low noise downconverter for direct broadcast satellite reception," in *1990 Microwave and Millimeter-Wave Monolithic Circuits Symposium technical digest*. pp. 7-10, 1990.
- [11] P. Bacon, E. Olsen, B. Cole and D. Kaczman, "A dual-channel Ku-band DBS downconverter," in *1993 IEEE GaAs IC Symp. Technical Digest*. pp. 233 - 236, 1993.
- [12] K. Joshin, N. Hidata and K. Hikosaka, "A high-gain HEMT monolithic downconverter for X-band direct broadcast satellite applications," in *1993 IEEE GaAs IC Symposium Technical Digest*. pp. 229-232, 1993.
- [13] C. Caux, P. Gamand and M. Pertus, "A cost effective true European DBS low noise converter," in *1991 IEEE GaAs IC Symposium Technical Digest*. pp. 143-145, 1991.
- [14] 宮、吉田、上村、田原、"X, Ku 帯コンバータ IC" *電子情報通信学会マイクロ波研究会*、MW91-138、pp.13-18, 1991.

- [15] P. Asbeck, D. Miller, R. Anderson and F. Eisen, "GaAs/(Ga,Al)As heterojunction bipolar transistors with buried oxygen-implanted isolation layers," *IEEE Electron Devices Letters*, EDL-5, no. 8, pp.310-312, 1984.
- [16] N. Yokoyama, K. Imamura, S. Muto, S. Hiyamizu and H. Nishi, "A new functional, resonant-tunneling hot electron transistor (RHET)," *Japanese Journal of Applied Physics*, vol.24, no.11, pp.L853-L854, 1985.
- [17] J. Pustai, "The permeable-base transistor," *Microwaves & RF*, pp.173-177, March, 1987.
- [18] H. Kroemer, "Theory of a Wide-Gap Emitter for Transistors," *Proceedings of the IRE*, Vol.45, No.11, pp.1535-1537, 1957.
- [19] 日経エレクトロニクス、"軽量化と低価格化を競う携帯電話機の実装技術"、no.617, pp.71-80, 1994.9.12
- [20] 日経エレクトロニクス、"携帯電話機が 50g 台に突入へ"、No.724, pp.53-60, 1998.8.24.
- [21] P. Royer, "MicroTAC Ultra Lite Personal Cellular Telephone," in 1993 MWE Workshop Digest, pp. 133-135, 1993.
- [22] 豊嶋、池田、清野、井上、笠井、高田、高木、"900MHz 帯高効率モノリシック FET 増幅器"、電子情報通信学会、マイクロ波研究会技報、MW91-46, pp.1-4, 1991.
- [23] S. Hara, H. Sato, J. Twynam, M. Akagi, N. Nambu, N. Tanba, K. Yoshikawa, T. Kinosada, M. Yagura, H. Tsuji, T. Shinozaki, T. Yoshimasu, T. Miyajima and T. Tomita, "High-Efficiency AlGaAs/GaAs HBT Power Amplifier MMIC for 1.9 GHz Japanese Digital Cordless Phone," in *IEEE Microwave and Millimeter-Wave Monolithic Circuits Symposium Technical Digest*, 1993, pp.19-22.
- [24] T. Yoshimasu, N. Tanba and S. Hara, "An HBT MMIC Linear Power Amplifier for 1.9 GHz Personal Communications," in *IEEE Microwave and Millimeter-Wave Monolithic Circuits Symposium Technical Digest*, 1994, pp. 59-62.
- [25] Y. Ota, M. Yanagihara, T. Yokoyama, C. Azuma, M. Maeda and O. Ishikawa, "Highly Efficient, Very Compact GaAs Power Module for Cellular Telephone," in *IEEE MTT-Symposium technical Digest*, 1992, pp.1517-1520.
- [26] 柴崎、八木田、"携帯電話端末の省電力化技術の動向"、電子情報通信学会総合大会 PC-2-8、1996、p.365-366.
- [27] K. Inosako, K. Matsunaga, Y. Okamoto and M. Kuzuhara, "Highly Efficient Double-Doped Heterojunction FETs for Battery-Operated Portable Power Applications," *IEEE Electron Device Letters*, Vol.15, No.7, pp.248-250, 1994.
- [28] T. Yoshimasu, M. Akagi, N. Tanba and S. Hara, "A Low Distortion and High Efficiency HBT MMIC Power Amplifier with a Novel Linearization Technique for $\pi/4$ DQPSK Modulation," in *IEEE GaAs IC Symposium Technical Digest*, 1997, pp. 45-48.

- [29] P. Walters, P. Lau, K. Buehring, J. Penny, C. Farley, P. Mcdade and K. Weller, "A Low Cost Linear AlGaAs/GaAs HBT MMIC Power Amplifier with Active Bias Sensing for PCS Applications," in IEEE GaAs IC Symposium Technical Digest, 1995, pp.67-70.
- [30] N. Hayama, C-W. Kim, H. Takahashi, N. Goto and K. Honjo, "High-Efficiency, Small-Chip AlGaAs/GaAs Power HBT's for Low-Voltage Digital Cellular Phones," in IEEE MTT-Symposium Technical Digest, 1997, pp.1307-1310.
- [31] 第二世代コードレス電話システム標準規格、RCR STD-28、平成5年12月。
- [32] J. Fukaya, S. Murai and Y. Arai, "Power Amplifiers," in MWE'92 Microwave Workshop Digest, 1992, pp.147-152.
- [33] 尾崎、新井、宮内、渡辺、富田、上橋、柴田、"1.9GHz帯MMIC電力増幅器"、電子情報通信学会春季大会 C-69、1992、p.2-502.
- [34] T. Yoshimasu, "High Power AlGaAs/GaAs HBTs and Their Application to Mobile Communications Systems," in IEEE International Electron Device Meetings Technical Digest, 1995, pp. 787-790.
- [35] 「衛星放送受信機」、衛星放送受信技術調査会報告書 第1部、昭和58年1月。
- [36] H. Friis, "Noise Figures of Radio Receivers," Proc. IRE, Vol.32, No.11, pp.419-422, July, 1944.
- [37] 吉増、作野、末松、富田、"衛星放送用 GaAs MMIC 帯域阻止フィルタ"、電子情報通信学会春季全国大会、1991、p.2-536.
- [38] T. Yoshimasu, K. Sakuno, N. Matsumoto, E. Suematsu, T. Tsukao and T. Tomita, "Low Current GaAs MMIC Family with a Miniaturized Band-Stop Filter for Ku-Band Broadcast Satellite Applications," in IEEE GaAs IC Symposium Technical Digest, 1991, pp.147-150.
- [39] R. Michels, P. Wallace, R. Goyal, N. Scheinberg and M. Patel, "A High-Performance, Miniaturized X-Band Active Mixer for DBS Receiver Application with On-Chip IF Noise Filter," IEEE Transactions on Microwave Theory and Techniques, Vol.38, No.9, pp.1249-1251, Sep., 1990.
- [40] S. Maas, Microwave Mixers, Artech House, Second Edition.
- [41] R. Pucel, D. Masse and R. Bera, "Performance of GaAs MESFET Mixers at X Band," IEEE Transactions on Microwave Theory and Techniques, Vol.24, No.6, pp.351-360, June, 1976.
- [42] C. Tsironis, R. Meirer and R. Stahlmann, "Dual-Gate MESFET Mixers," IEEE Transactions on Microwave Theory and Techniques, Vol.32, p.248, 1984.

第2章 高出力・線形電力増幅器の低消費電力化

2-1. 序言

移動体通信用電力増幅器には、従来、GaAs MESFET[1-4]や HEMT[5, 6]が用いられてきた。GaAs MESFETは、制御性の良いイオン注入技術で作成するため、均一性に優れる。また、HEMTは2次元電子ガスを利用するため高周波特性に優れ、GaAs MESFETよりも電流密度を高くできる。しかしながら、GaAs MESFETとHEMTのゲート電極はショットキ障壁を利用しているため、ゲートに印加できる正電圧はたかだか0.5V程度であり、ゲートに負電圧を印加して使用しなければならない。また、電力増幅器に用いるGaAs MESFETやHEMTはゲートに十分な負電圧を印加しても、mAオーダーに近いドレインリーク電流があり、このリーク電流が携帯機の待ち受け時間を短くしてしまう。従って、携帯機は、電力増幅器のドレイン端子と電池間にDCスイッチを内蔵する必要に迫られる。これに対して、AlGaAs/GaAsヘテロジャンクションバイポーラトランジスタ(HBT: Heterojunction Bipolar Transistor)は負電源を必要とせず、コレクタリーク電流はnAオーダーと極めて小さいので、DCスイッチも不要である。さらに、AlGaAs/GaAs HBTは、縦型構造トランジスタであるので電流密度を高くとれる。従って、小さなトランジスタ面積で大電力が得られるので、

- (1) 入出力インピーダンスを大きくできるため、整合ロスを小さくでき、
- (2) チップサイズを小さくできるため、コスト低減に有効であり、
- (3) 均一性に優れる、

といった利点を有している。しかし、同時に以下の課題もある。

- (i) エピ構造とHBT作成プロセスが複雑。
- (ii) 小面積で大電力を扱うため電流集中が起り易く、また、信頼性の確保が課題。

これらの課題は、エピ成長技術やデバイス構造に係わる根本的な課題であり、解決までに長期間を要したため、GaAs MESFETやHEMTに比べてHBTは実用化が遅れていた。しかし、(i)については、最近のMOCVD (Metal-Organic Chemical Vapor Deposition) 技術やプロセス技術の進歩により解決されている。また、電流集中については、エミッタにAlGaAsバラスト抵抗層を挿入することにより電流集中を防ぐことが可能である[7]。信頼性については、特に通電試験において電流増幅率が劣化する原因について種々解析されており[8-10]、ジャンクション温度の低減や電流密度をある程度に制限することにより解決することが可能である。具体的な手法として、エミッタ電極直上に金バンプ電極を付け、パッケージにフリップチップボンディングすることで熱抵抗を低減する手法が提案されている[11, 12]。これらの手法により、電流集中と信頼性の問題が解決され、HBT電力増幅器が実用化されるに至っている[13, 14]。

本章では、まずAlGaAs/GaAs HBTの特徴と高周波特性について概説し、本研究に用いたAlGaAs/GaAs HBTの特性を示す。次に、無変調・単一周波数信号入力時の振幅歪み(AM-AM歪み)・位相歪み(AM-PM歪み)と $\pi/4$ シフトQPSK変調波入力時の出力スペクトラムの広がり(隣接チャネル漏洩電力)を測定し、その結果から、 $\pi/4$ シフトQPSK変

調波を線形・高効率増幅するための設計手法を提案する。さらに、PHS用 HBT 電力増幅器 MMIC の設計、試作、評価を行ない、本設計手法の有効性を実証する。

2-2. AlGaAs/GaAs HBT の動作と高周波化

エミッタにワイドバンドギャップ半導体を使用した AlGaAs/GaAs HBT は、Si ホモ接合バイポータトランジスタに比べて、高い電流利得と高周波特性を同時に実現できる画期的なトランジスタである。図2-1にメサ型 HBT の構造図を、図2-2に HBT のバンド構造図を示す。

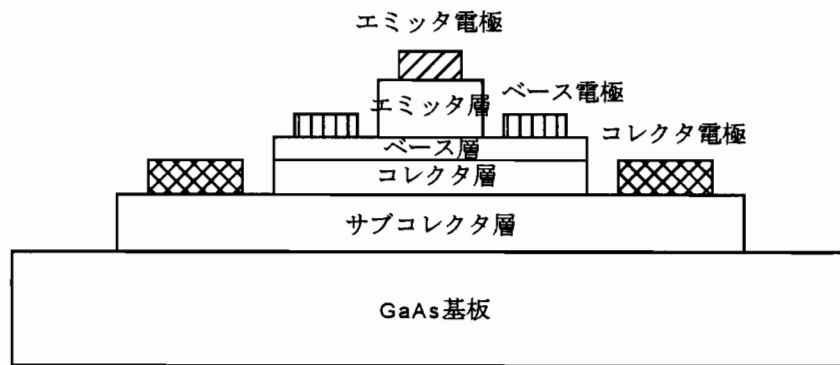


図2-1. HBT の構造図。

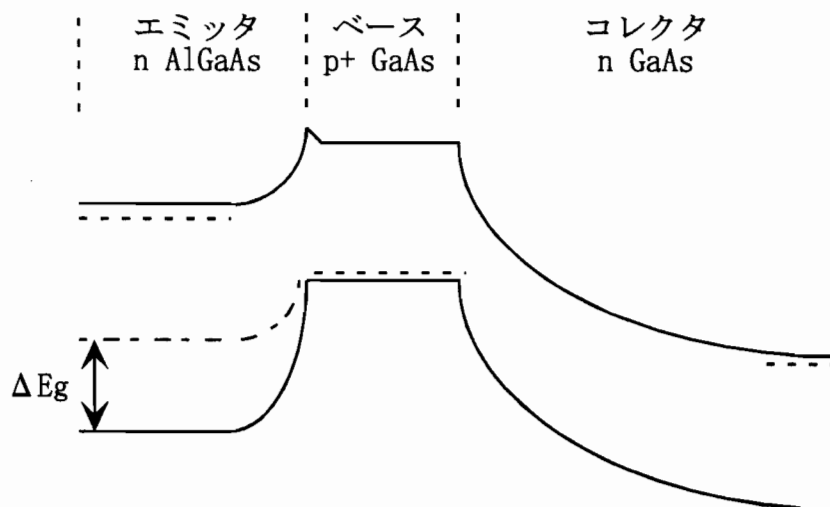


図2-2. HBT のバンド構造図。

HBTの電流利得 (β) は次式で表される[15]。

$$\beta = \frac{I_c}{I_b} = \frac{N_e v_{nb}}{P_b v_{pe}} \exp\left(\frac{\Delta E_g}{kT}\right) \quad (2-1)$$

$$\Delta E_g = E_h - E_e \quad (2-2)$$

ここで、 N_e と P_b はそれぞれエミッタとベースの不純物ドーピング濃度、 v_{nb} はベースにおける電子速度、 v_{pe} はエミッタにおけるホール速度、 ΔE_g は図2-2に示すようにホールと電子の障壁エネルギー差であり、エミッタのワイドギャップがベースからのホールの注入阻止に効果的に働き、HBTは高電流利得が得られる。

次に、HBTの高周波特性について述べる。HBTの高周波等価回路を図2-3に示す。

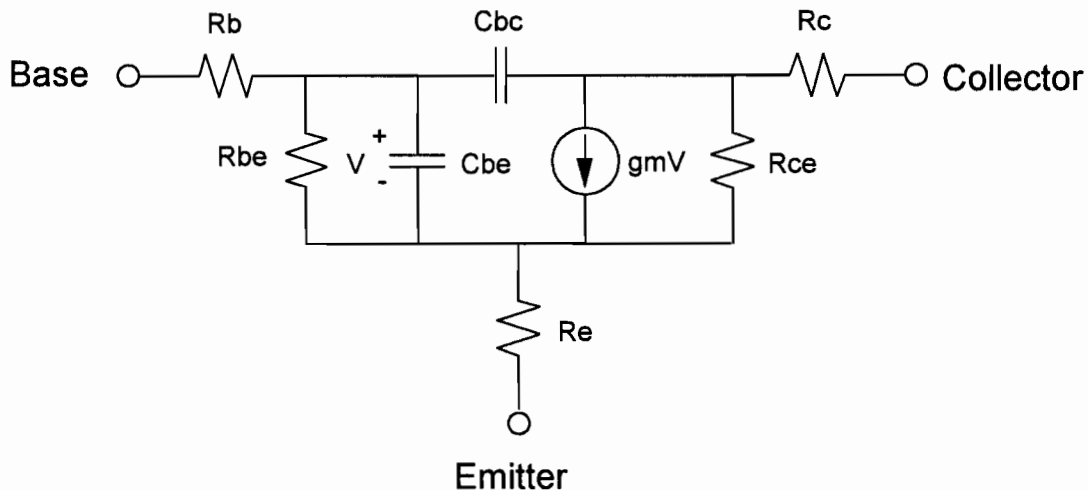


図2-3. HBT高周波等価回路。

トランジスタの電流利得 ($=H_{21}=Y_{21}/Y_{11}$) が1になる周波数は遮断周波数 (f_t) と呼ばれ、高周波トランジスタの重要な性能指数である。HBTの f_t は近似的に次式で表される[16, 17]。

$$f_t = \frac{1}{2\pi \left\{ \frac{kT}{qI_c} (C_{be} + C_{bc}) + C_{bc}(R_e + R_c) + \tau_b + \tau_c \right\}} \quad (2-3)$$

ここで、 I_c はコレクタ電流、 C_{be} と C_{bc} はそれぞれベース・エミッタ容量とベース・コレクタ容量、 R_e と R_c はエミッタ抵抗とコレクタ抵抗、 τ_b は少数キャリアのベース走行時間、 τ_c

はキャリアのコレクタ走行時間である。

また、メイソンのユニラテラル利得が1になる周波数は最大発振周波数 (f_{max}) と呼ばれ、特にパワートランジスタでは重要な性能指数である。 f_{max} は次式で表現される[18]。

$$f_{max} = \sqrt{\frac{f_t}{8\pi C_{bc} R_b}} \quad (2-4)$$

ここで、 f_t は(2-3)式で与えられ、 C_{bc} と R_b は図2-3にあるベース・コレクタ容量とベース抵抗である。これより、 f_{max} を上げるためには、

- (1) f_t を高く、
- (2) C_{bc} を小さく、
- (3) R_b を小さく、

することが有効であることがわかる。 f_t を高くするためには、ベースとコレクタの走行時間を短くしなければならない。また、 f_{max} を上げるにはベース抵抗の低抵抗化が重要である[19]。HBTは(2-1)式にあるようにエミッタのワイドギャップ効果により電流利得が大きいので、ベースを高濃度にしても電流利得が稼げる。従って、ベースを高濃度薄層にすることで、ベース走行時間の短縮とベース抵抗低減が同時に図れる。これが、HBTが高周波特性に優れる所以である。

次に、本研究に用いた AlGaAs/GaAs HBT の構造と特性について述べる。

エピ構造

AlGaAs/GaAs HBT のエピタキシャルウエハは MOCVD 法により成長し、図2-1に示すメサ構造によりエミッタ、ベース、コレクタの各層を分離する構造である。エピ構造を表2-1に示す。(本エピ構造の設計は、シャープ(株)基盤技術研究所 John K. Twynam 氏により行われた[7].)

電極

HBT のエミッタ電極は WN/Ti/Pt/Au、ベース電極は Ti/Pt/Au、コレクタ電極は AuGe/Ni/Au である。また、エミッタは幅 $6.4\mu\text{m}$ 、長さ $20\mu\text{m}$ である。本研究で用いたベース電極の Au 厚は約 $0.26\mu\text{m}$ であり、エミッタ長が $20\mu\text{m}$ 程度であれば電極抵抗は問題とはならないが、エミッタ長をさらに長くする場合は、Au 厚を $1\mu\text{m}$ まで厚くして低抵抗化を計る[19]。

直流特性

$6.4\mu\text{m} \times 20\mu\text{m}$ HBT のチップ写真を図2-4に、HBT のガンメルプロットを図2-5に、出力側の直流特性を図2-6に示す。コレクタ・エミッタ電圧 $V_{ce}=3.0\text{V}$ 、電流 $=12.8\text{mA}$ (電流密度 $J_c=10\text{kA/cm}^2$) において電流利得 $=160$ を得ており、またコレクタ・エミッタ耐圧 (BV_{ceo}) は約 18V である。

(本章で用いた HBT は、天理工場 第4生産部において試作していただいた。)

表2-1. AlGaAs/GaAs HBT エピ構造

層構造	キャリア濃度 (cm ⁻³)	厚さ (nm)
n-In _{0.5} Ga _{0.5} As	2×10 ¹⁹	50
n-In _x Ga _{1-x} As	2×10 ¹⁹	50
n-GaAs	5×10 ¹⁸	100
n-Al _x Ga _{1-x} As	5×10 ¹⁷	50
n-Al _{0.35} Ga _{0.65} As	5×10 ¹⁶	200
n-Al _{0.3} Ga _{0.7} As	5×10 ¹⁷	100
n-Al _x Ga _{1-x} As	5×10 ¹⁷	20
p-GaAs	2×10 ¹⁹	80
n-GaAs	2×10 ¹⁶	700
n-GaAs	5×10 ¹⁸	500

小信号高周波特性

6.4μm×20μm HBT のコレクタ・エミッタ電圧 (V_{ce}) 3.0V、コレクタ・エミッタ電流 (I_{ce}) 12.8mA 時の小信号 S パラメータから計算で求めた電流利得 (H₂₁) と最大安定利得 (MSG:Maximum Stable Gain) 最大有能利得 (MAG:Maximum Available Gain) を図2-7に示す。H₂₁ と MAG から求めた f_t は 25GHz、f_{max} は 28GHz である。また、コレクタ・エミッタ電圧 3.0V 時の f_t、f_{max} の電流依存性を示したのが図2-8である。電流密度の広い範囲で f_{max} は 20GHz 以上が得られており、大信号動作時にも十分利得が得られることが期待される。

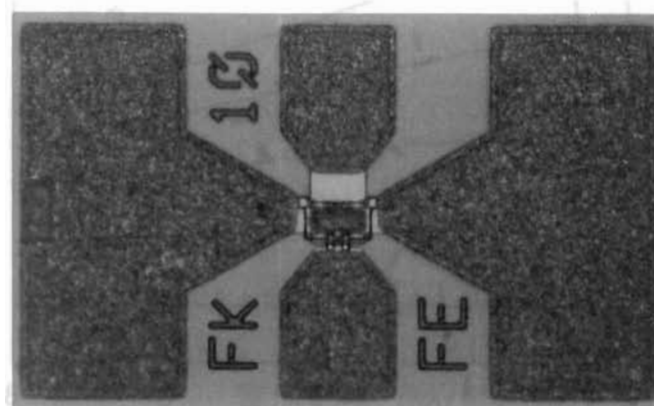


図2-4. 6.4μm×20μm HBT のチップ写真。

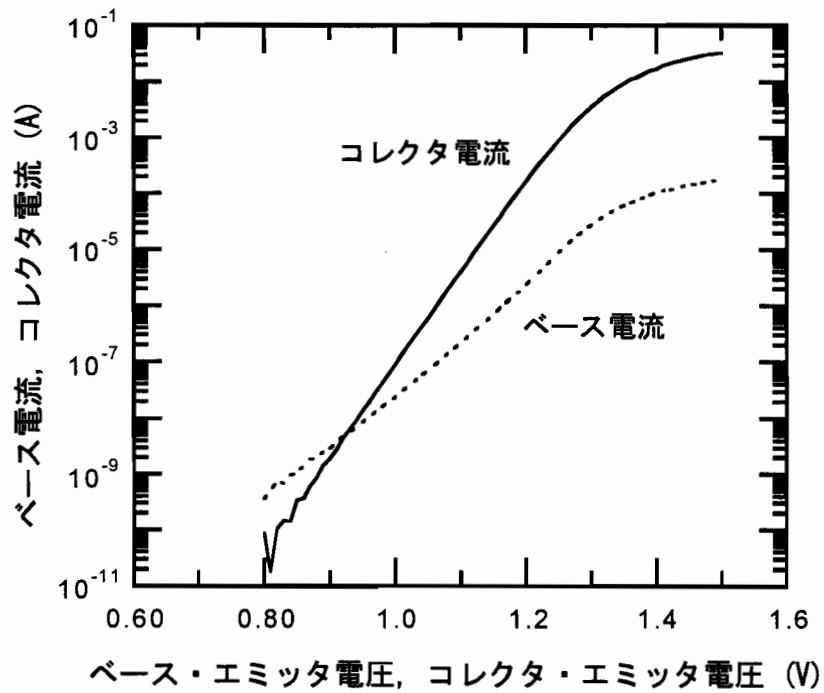


図2-5. 6.4 μm ×20 μm HBT のガンメルプロット図。

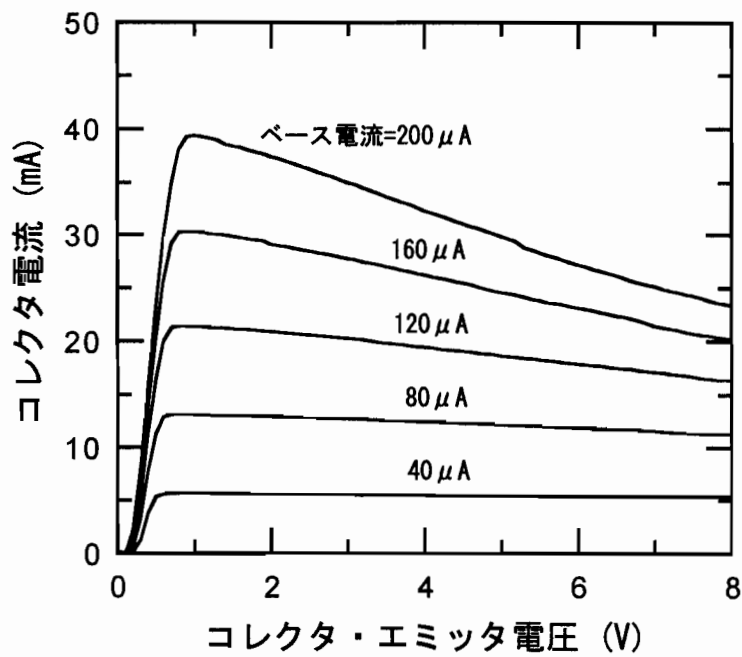


図2-6. 6.4 μm ×20 μm HBT のコレクタ・エミッタ電流・電圧特性。

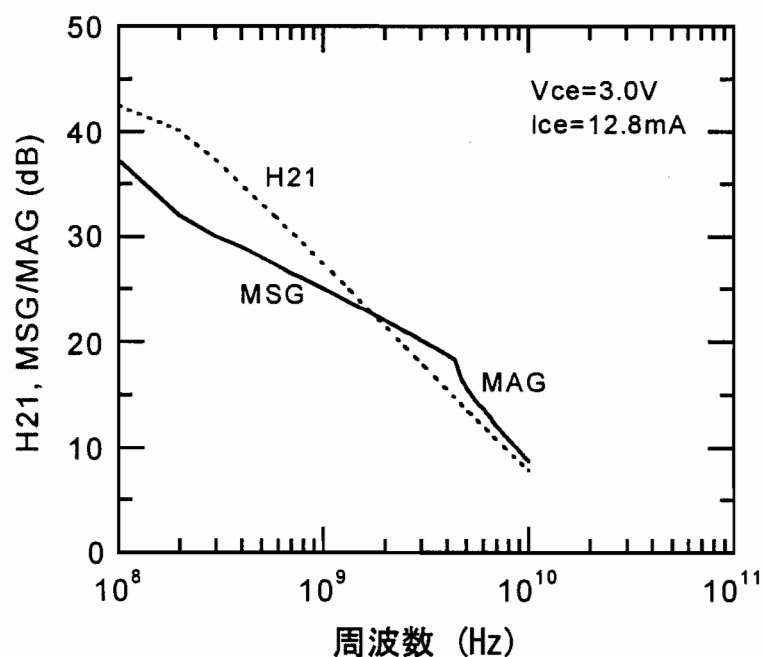


図2-7. $6.4 \mu\text{m} \times 20 \mu\text{m}$ HBT の高周波利得。
(コレクタ・エミッタ電圧 = 3.0V、コレクタ電流 = 12.8mA)

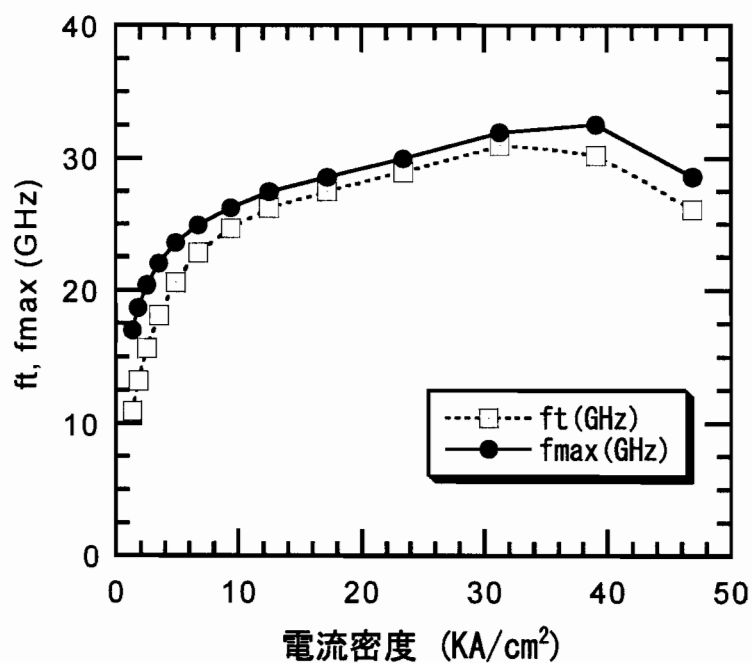


図2-8. $6.4 \mu\text{m} \times 20 \mu\text{m}$ HBT の f_t , f_{max} のコレクタ電流依存性。
(コレクタ・エミッタ電圧 = 3.0V)

2-3. PHS 用電力増幅器の設計

2-3-1. $\pi/4$ シフト QPSK 変調信号の線形・高効率増幅手法

トランジスタへの入力電力が大きくなるにつれて、トランジスタの出力電力は飽和していく。また、トランジスタのトランスコンダクタンス (gm) やジャンクション容量 (Cbe, Cbc 等) も入力電力の増大とともに変化する。入力信号として PHS のようにスペクトルがある周波数の幅を持った信号を考えると、信号はこのトランジスタの非線形性により歪み、出力側でスペクトラムが広がり、隣接チャネルの通信妨害 (隣接チャネル漏洩) を起こしてしまう。

トランジスタへの入力電圧を V_i とすると、出力電圧 V_o は一般に次式で表される[17]。

$$V_i = X \cdot \cos[\omega_0 t + \phi(t)] \quad (2-5)$$

$$V_o = G(X) \cdot \cos[\omega_0 t + \phi(t) + \theta(X)] \quad (2-6)$$

ここで、 $G(X)$ はトランジスタの利得で、入力電圧振幅 X の関数である。入力振幅 X が大きくなるにつれて $G(X)$ は小さくなるため振幅歪みを生じる。また、 $\theta(X)$ は出力位相歪みを表しており、これも入力電圧振幅 X の関数である。

PHS では変調波信号は約 300kHz の幅を持っているが、簡単のため、2波入力の場合について考える。入力信号の周波数 (ω_0, ω_1) を、

$$\omega_k = \omega_0 + \Delta k, \quad (k = 0, 1) \quad (2-7)$$

とし、各周波数での振幅を X_k とすると、入力信号は

$$V_i = \sum_{k=0}^1 X_k \cos(\omega_0 t + \Delta k t) \quad (2-8)$$

と表される。 ω_0 に対して2波の周波数差 Δ が十分小さいので、 ω_0 と ω_1 に対する歪み ($G(X)$ 、 $\theta(X)$) は等しいとすると、出力電圧は、

$$\begin{aligned} V_o = & X_1 \sum_{k=0}^5 \frac{a_k}{2} \{ \cos(\omega_0 t + k\Delta t) + \cos(\omega_0 t - k\Delta t) \} \\ & + X_2 \sum_{k=0}^5 \frac{a_k}{2} \{ \cos(\omega_0 t + (k+1)\Delta t) + \cos(\omega_0 t - (k-1)\Delta t) \} \\ & - X_2 \sum_{k=0}^5 \frac{b_k}{2} \{ \sin(\omega_0 t + (k+1)\Delta t) + \sin(\omega_0 t - (k-1)\Delta t) \} \\ & - X_1 \sum_{k=0}^5 \frac{b_k}{2} \{ \sin(\omega_0 t + k\Delta t) + \sin(\omega_0 t - k\Delta t) \} \end{aligned} \quad (2-9)$$

と表され、 a_k と b_k は $G(X)$ と $\theta(X)$ の関数となる。従って、入力信号の周波数 ω_0 , $\omega_0 + \Delta$ に対して、出力信号は $\omega_0 - 5\Delta \sim \omega_0 + 6\Delta$ の周波数帯に広がり、さらにその周波数の広がりにはトランジスタの振幅歪み $G(X)$ と位相歪み $\theta(X)$ の両方が関与している。このことから、PHS 規格の $\pi/4$ シフト QPSK 変調波を電力増幅器で増幅する場合、電力増幅器の振幅歪みと位相歪みの両方が隣接チャネル漏洩電力に大きな影響を与えると考えられる。

トランジスタの歪みは主に出力側負荷インピーダンスとバイアス点からなる負荷線により決まる。トランジスタの出力側電圧は図 1-3 にあるように負荷線上をダイナミックに変動するため、トランジスタのパラメータ (g_m や C_{bc} 等) は大きく変動し歪みを生じる。これに対して、入力側は出力側ほど電圧が変動しないため、出力側ほどは歪まない。従って、トランジスタの歪み特性を調べるうえで、ロードプル測定が有効である。

従来のロードプル測定においては電力にのみ注目していたが、本研究では $\pi/4$ シフト QPSK 変調波の高効率増幅について考察するため、

- (1) 無変調波入力時における出力電力とその位相測定、
- (2) $\pi/4$ シフト QPSK 変調波入力時における隣接チャネル漏洩電力測定、

を行う。このため、出力電力の位相はネットワークアナライザにて測定し、また、 $\pi/4$ シフト QPSK 変調波の出力はスペクトラムアナライザにて測定を行なった。測定に用いた HBT は、2-2 節で述べた基本構造を有しており、エミッタは $6.4\mu\text{m} \times 20\mu\text{m}$ を基本単位 (ユニット) として 18 ユニットのまとめたマルチエミッタ構造の HBT である。HBT のチップ写真を図 2-9 に示す。

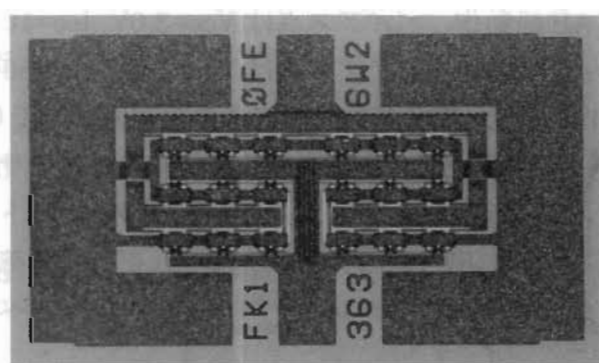


図 2-9. $6.4\mu\text{m} \times 20\mu\text{m} \times 18$ ユニット HBT のチップ写真。

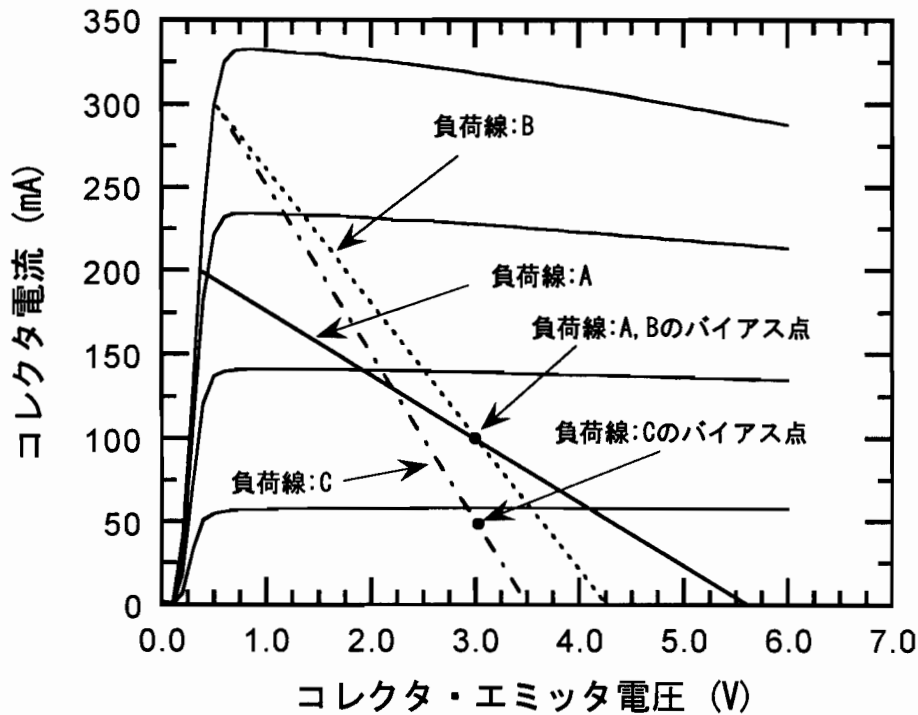


図2-10. HBT 電流・電圧特性上に表した負荷線。

前記(1), (2)の歪み測定を行うにあたり、HBTの負荷線として以下の3通りを選んだ。

- ・負荷線A：完全A級動作、バイアス点は $V_{ce}=3.0V$, $I_{ce}=100mA$
- ・負荷線B：A級に近いAB級動作、バイアス点は $V_{ce}=3.0V$, $I_{ce}=100mA$
- ・負荷線C：B級に近いAB級動作、バイアス点は $V_{ce}=3.0V$, $I_{ce}=50mA$

それぞれの負荷線をHBTの電流・電圧特性上に表したのが図2-10である。

まず、無変調信号を入力して、上記AからCの負荷線におけるトランジスタの歪みの測定を行った。なお、それぞれの負荷線において、入力側のチューナはトランジスタの電力利得が最大となるように調整を行い、出力側のチューナはそれぞれの負荷インピーダンスを与えるよう調整を行った。また、電圧源にてコレクタ・エミッタ電圧とベース・エミッタ電圧を印加した。

歪み測定結果を図2-11、2-12に示す。図2-12に位相歪みの測定結果を示すが、測定値のマイナスは“位相遅れ”による歪みであることを表している。負荷線Aは、出力が大きい領域において振幅歪み（利得圧縮）が極めて大きくなる。これは、負荷線が“ねている”ために、出力電力が比較的小さい領域から出力波形のクリッピングが生じるためである。位相は振幅が歪み始める領域でも比較的に線形であるが、振幅が極端に歪む領域では位相歪みも極端に大きい。これも負荷線が“ねている”ためで、出力波形のクリッピングが起こるまで

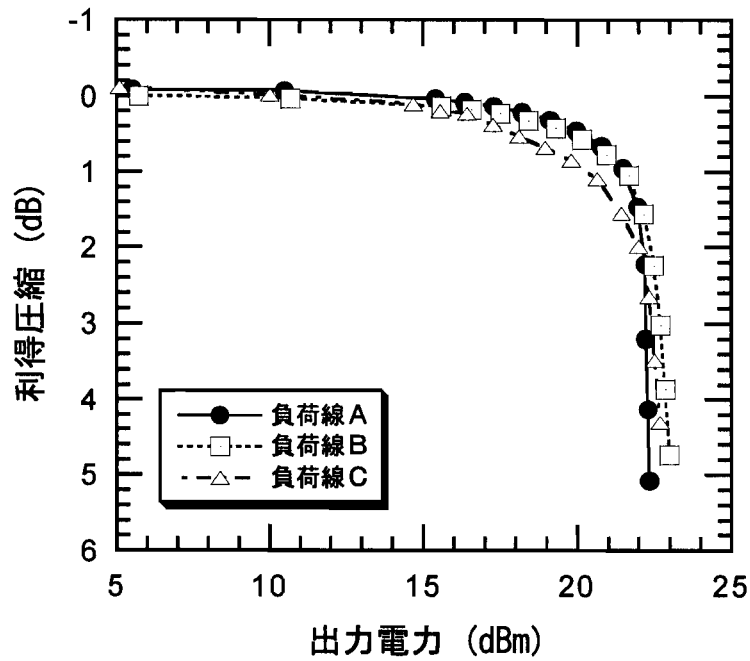


図2-1.1. 無変調信号入力時 HBT の利得圧縮 (振幅歪み) 特性。

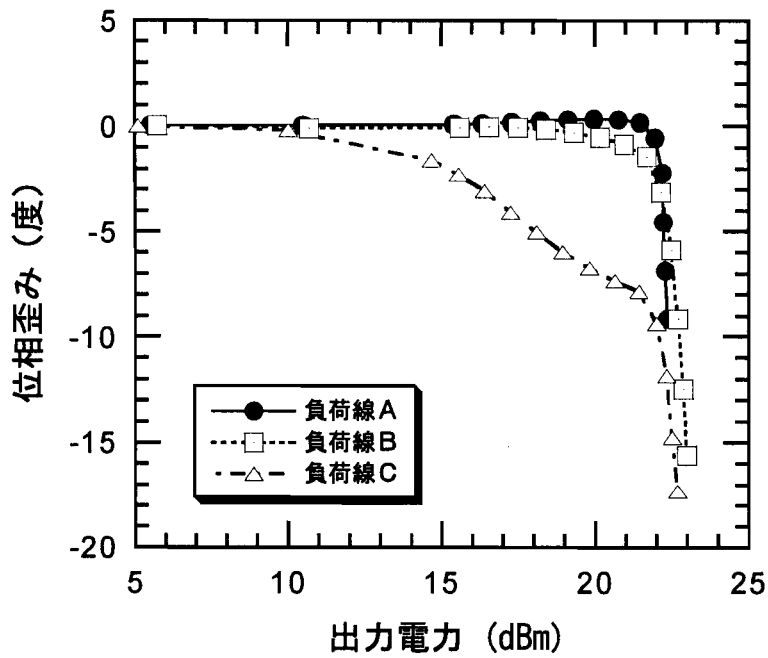


図2-1.2. 無変調信号入力時 HBT の位相歪み特性。

は、各端子間に印可される電圧差が小さいため、容量成分や抵抗成分の変化が小さく位相歪みが小さい。負荷線Bは、振幅歪みが最も小さいが、位相歪みは負荷線Aより出力電力が小さいところから歪み始め、出力電力が大きくなるにつれて位相歪みは極端に大きくなる。負荷線Cは、出力電力が小さい領域から振幅が歪み始めるが、出力電力が大きい領域では振幅歪みが比較的小さい。位相歪みは全出力電力の領域で3負荷線中最も大きい。これは、負荷線が“立っている”ため、出力信号の振幅が小さい領域からトランジスタはすでにAB級動作をしているために、出力波形はクリッピングを生じている。

次に、同じ負荷線A～Cに対して、 $\pi/4$ シフトQPSK変調波を入力して隣接チャンネル漏洩電力（600kHz 離調）の測定を行い、振幅歪み・位相歪みとの関連を調べる。隣接チャンネル漏洩電力（600kHz 離調）の測定結果を図2-13に、また電力付加効率の測定結果を図2-14に示す。以下に、隣接チャンネル漏洩電力と振幅歪み・位相歪みとの関係について考察する。なお、 $\pi/4$ シフトQPSK変調波は平均電力に対して最大+2.9dB 最小-11dBの幅で振幅が変化する。よって、ここでは、 $\pi/4$ シフトQPSK変調波の電力と無変調波の電力を対応させる際には、この電力幅を念頭において考察を行う。

負荷線Cは、出力電力が小さい領域（出力電力～16dBm）から隣接チャンネル漏洩電力が大きくなり始める。負荷線Cにおけるこの出力電力領域においては、無変調信号入力時の振幅歪み（利得圧縮）はまだ非常に小さく、一方、位相歪みは顕著になり始めている領域である。従って、負荷線Cにおいて、出力電力が小さい領域から隣接チャンネル漏洩電力が大きくなり始める原因は、位相歪みにある。負荷線AとBは、出力電力が小さい領域では、ほぼ同じ隣接チャンネル漏洩電力特性を有しているが、出力電力が21dBm付近では負荷線Aの方がBより隣接チャンネル漏洩電力が小さい。この領域では、負荷線AはBより振幅歪みがやや大きい（出力電力が22dBmから飽和し始める）が、位相歪みが小さいため隣接チャンネル漏洩電力が小さい。さらに、出力電力が大きくなり、22dBm以上になると負荷線AよりBの方が隣接チャンネル漏洩電力は小さくなる。これは、負荷線Aにおいては出力電力が22dBmを超えると振幅歪み、位相歪みとも極端に大きくなるためである。

次に、変調波を入力した場合のトランジスタの電力付加効率（図2-14）を見ると、出力電力が小さい領域では、負荷線CはB級に近いAB級なのですでにスイッチング動作しているのに対して、負荷線A,BはA級動作をしているため、その差が電力付加効率に現れている。一方、出力電力が大きい領域では各負荷線とも大きな差がないことがわかる。

無変調信号（単一周波数）入力時の歪み測定結果と $\pi/4$ シフトQPSK変調信号入力時の隣接チャンネル漏洩電力測定結果から明確になったことを以下にまとめる。

- (1) 隣接チャンネル漏洩電力の悪化（スペクトラムの広がり）には、HBTの振幅歪みと位相歪みの両方が関与している。
- (2) PHS規格においては、トランジスタの出力波形がクリッピングする出力電力よりも小さい出力電力において隣接チャンネル漏洩電力が大きくなる（スペクトラムが広がり始める）。従って、出力波形がクリッピングする前に、HBTのデバイスパラメータ（gm, Cbc等）の大信号時の変化が変調波を歪ませ、隣接チャンネル漏洩電力を悪化させている。
- (3) 完全A級動作においては、出力波形がクリッピングするまでは振幅歪み、位相歪みとも

に最も小さく、このため隣接チャネル漏洩電力が小さい。

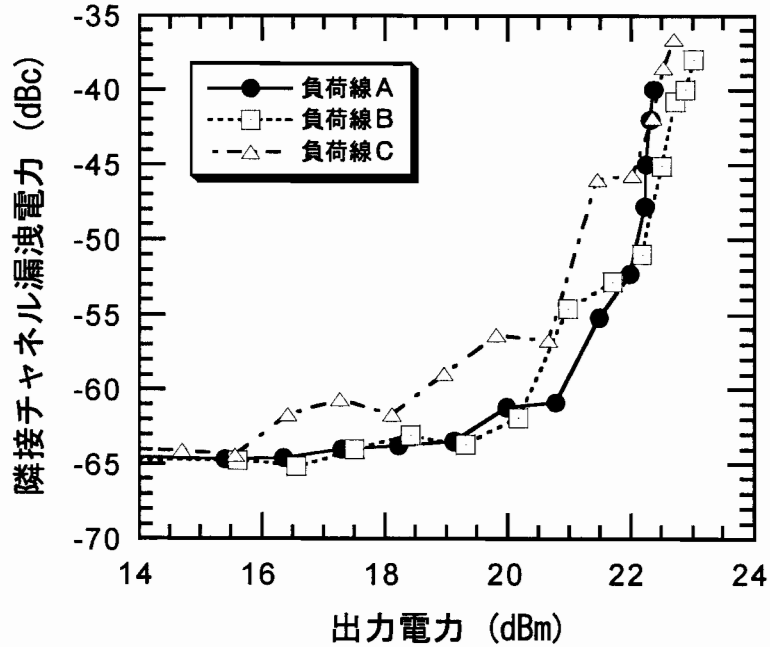


図2-13. $\pi/4$ シフト QPSK 変調波入力時 HBT の隣接チャネル漏洩電力特性。
(600kHz 離調)

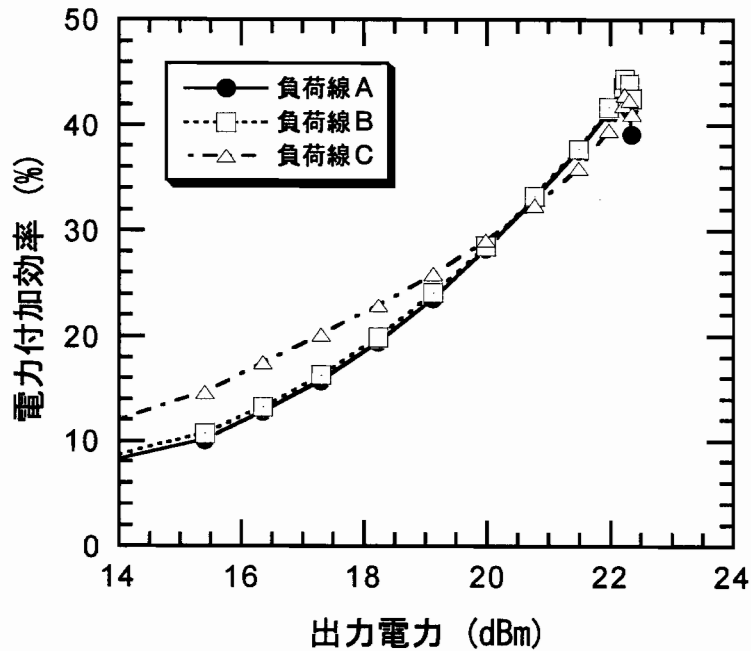


図2-14. $\pi/4$ シフト QPSK 変調波入力時 HBT の電力付加効率特性。

2-3-2. 低歪み高出力電力増幅器の設計

これまで述べたように、PHS 用電力増幅器の設計にとって最も重要なことは、 $\pi/4$ シフト QPSK 変調波信号をいかに線形に、かつ高効率に増幅するかということである。そのためにはトランジスタの負荷線の選択が最も重要であることが前節において明確となった。従って、図 2-13、2-14 のロードプル結果から負荷線を選択し、それにもとづいた回路設計を行う。

負荷線を選択するためには、トランジスタに要求される出力電力と隣接チャネル漏洩電力（600kHz 離調）を調査しなければならない。PHS 規格のなかから、電力増幅器にとって重要な項目を表 2-2 に示す。PHS 規格においては隣接チャネル漏洩電力は絶対値（出力電力との相対値ではなく）で規定されている[20]。

表 2-2. PHS 規格

項目	規格値
出力	19dBm
隣接チャネル漏洩電力（600kHz 離調）	< -31dBm (-50dBc)
（900kHz 離調）	< -36dBm (-55dBc)
ベクトルエラー	< 12.5%

この規格値は PHS 携帯機のアンテナ端での規格値である。PHS 携帯機ではアンテナと電力増幅器の間に、送受切り替えスイッチやフィルタが必要である。これらの部品のロスの合計は約 2dB あるため、電力増幅器の出力は 21dBm 必要である。さらに、MMIC 電力増幅器の出力整合回路にも 0.5dB 程度のロスがあるため、HBT の出力は 21.5dBm 必要になる。図 2-13、2-14 のロードプル結果から、各負荷線において出力 21.5dBm 時の隣接チャネル漏洩電力（600kHz 離調）と電力付加効率を読み取ると表 2-3 のようになる。

表 2-3. 各負荷線における隣接チャネル漏洩電力と電力付加効率

負荷線	隣接チャネル漏洩電力	電力付加効率
A	-55dBc	38%
B	-53dBc	38%
C	-46dBc	36%

PHS規格の隣接チャネル漏洩電力（600kHz 離調）は -50dBc であるので、電力増幅器の隣接チャネル漏洩電力は -55dBc 程度が要求される。MMICの出力整合回路は受動素子なので隣接チャネル漏洩電力を悪化させないので、トランジスタに要求される隣接チャネル漏洩電力も -55dBc で良い。表2-3より、負荷線Aがこの条件を満たしているので、この負荷線（バイアス点、負荷インピーダンス）をもとに回路設計を行う。

図2-15に2段HBT電力増幅器MMICの等価回路を示す[21]。PHSは周波数が 1.9GHz と比較的低いため、整合回路はすべて集中定数で設計している。集中定数を用いた設計ではスパイラルインダクタの扱いが重要である。ここでは、表皮効果を取り入れて精度向上した新しいスパイラルインダクタモデル[22]を用いた。最終段HBTの出力整合回路は負荷線Aの負荷インピーダンスを与えるよう各定数を決めた。また、最終段HBTのバイアス回路にはHBTを用いた。このバイアス回路のHBTは、高周波電力増幅用HBTのベース電圧をほぼ一定に保つ役割を行う。これらにより、高周波電力増幅用HBTは負荷線Aの動作が可能となる。

最終段HBTはサイズが $6.4\mu\text{m} \times 20\mu\text{m} \times 18$ ユニットで、初段HBTのサイズは、 $6.4\mu\text{m} \times 20\mu\text{m} \times 4$ ユニットである。最終段HBTの利得は 10dB 以上あるが、初段アンプで歪みが生じないようにサイズの大きいHBTを選んだ。初段には、アンプの安定動作のため抵抗による負帰還回路を用いている。

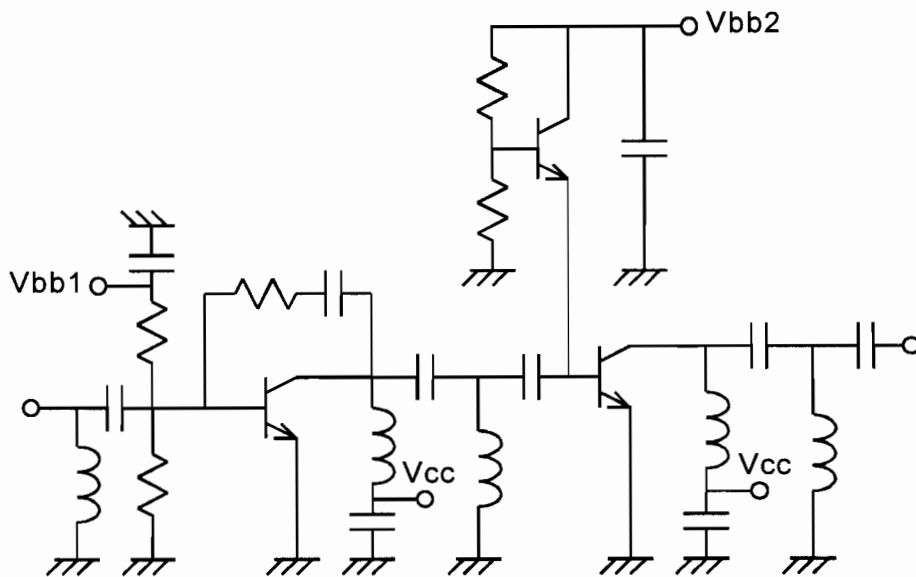


図2-15. PHS用HBT電力増幅器MMICの等価回路。

2-4. PHS 用電力増幅器の試作結果

図2-16に試作した PHS 用 HBT 電力増幅器 MMIC のチップ写真を示す。チップサイズは $2.0\text{mm} \times 2.5\text{mm}$ であるが、実効的には $2.0\text{mm} \times 1.5\text{mm}$ である。残りの部分は、チップ写真でも確認できるようにコプレーナ線路である。このコプレーナ線路は特性インピーダンスが $50\ \Omega$ なのでインピーダンス整合回路としては働いていない。インピーダンス整合回路を構成するインダクタは、 $9\ \mu\text{m}$ 厚の金配線を用いたスパイラルインダクタである。容量は MIM (Metal Insulator Metal) 構造で絶縁層には 200nm 厚の SiN_x 膜を用いている。また、バイアス回路等に用いる抵抗は、HBT のベースの p 型 GaAs 層を用いた。

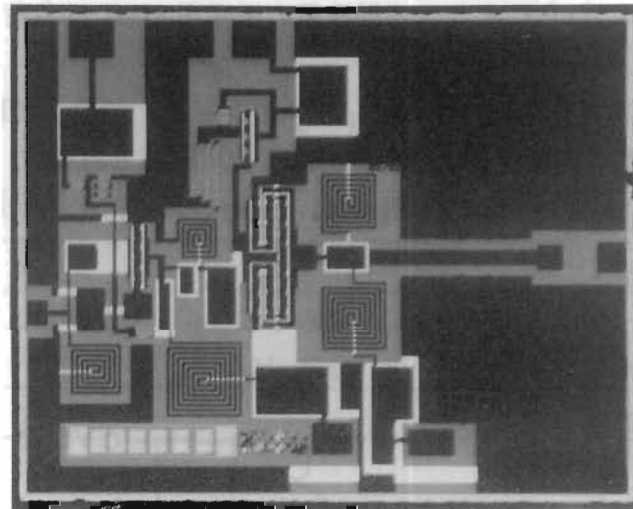


図2-16. PHS 用 HBT 電力増幅器 MMIC のチップ写真。

本電力増幅器を、まず無変調信号にて評価を行った。電力増幅器の入出力整合状態を評価するため、ネットワークアナライザにて小信号 S パラメータの測定を行った。測定結果を図2-17に示す。バイアス条件は、コレクタ電圧 (V_{cc}) 3.0V 、ベース電圧 (V_{bb1} , V_{bb2}) 3.0V である。 1.9GHz における小信号利得は約 24dB 、入力側の電圧定在波比 (VSWR: Voltage Standing Wave Ratio) は 1.8 が得られている。また、 $1.74\text{GHz} \sim 2.2\text{GHz}$ の広い範囲にわたり VSWR は 2 以下の良好な入力整合が得られている。

同じく無変調信号を入力して電力増幅器の入出力特性 (電力と位相) を評価した結果を図2-18に示す。周波数は 1.9GHz 、バイアス条件はコレクタ電圧 (V_{cc}) が 3.0V 、ベース電圧 (V_{bb1} , V_{bb2}) が 3.0V である。ほぼ線形な位相特性が実現できており、位相が 1 度歪むのは出力電力が約 21dBm になる点である。図2-12のロードプル結果では、位相が 1 度歪むのは出力電力が約 22dBm であるので、MMIC の出力整合回路のロスを考慮すると、本電力増幅器の測定結果とロードプル結果はほぼ一致している。

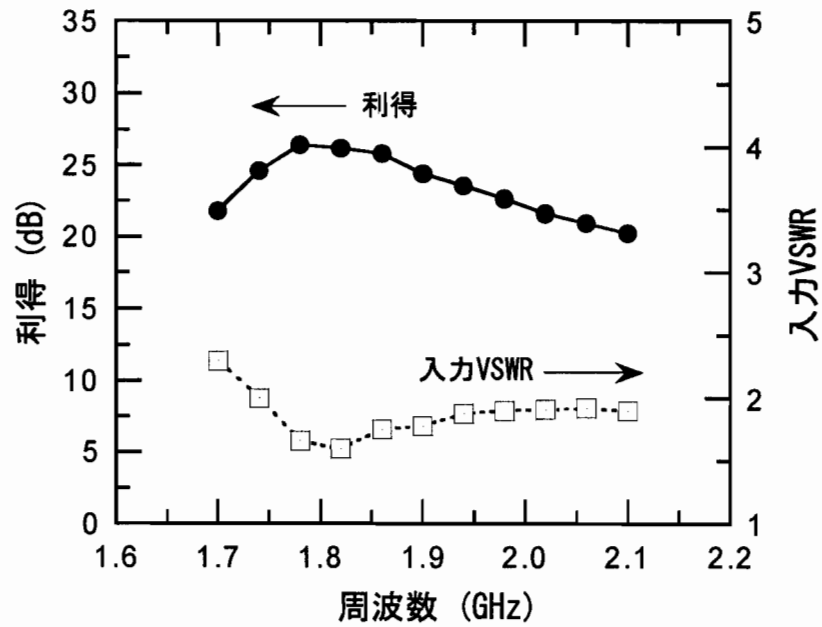


図2-17. PHS用HBT電力増幅器MMICの小信号周波数特性。

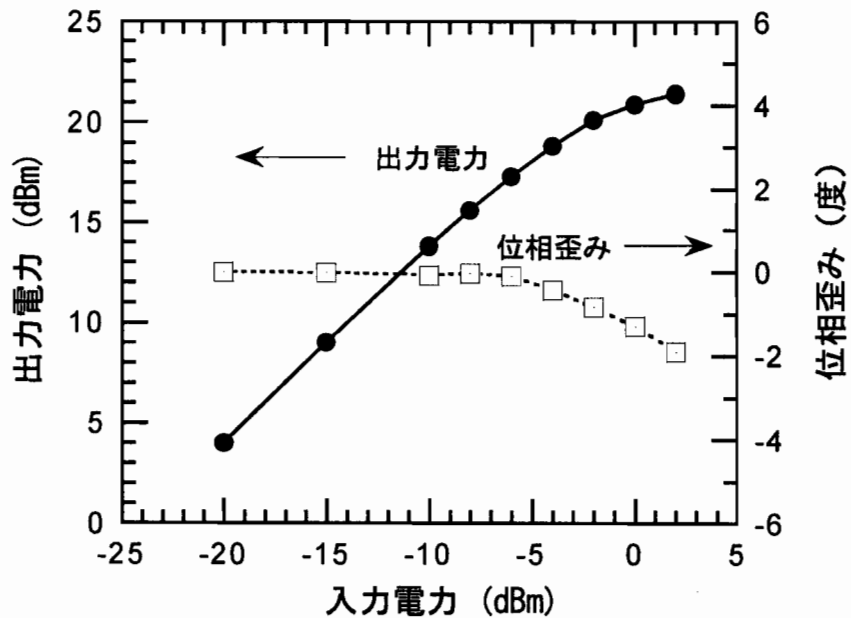


図2-18. 無変調信号入力時のHBT電力増幅器MMICの入出力特性。

次に、PHS規格の $\pi/4$ シフトQPSK変調波を入力して電力増幅器の出力電力と電力付加効率を評価した結果を図2-19に、線形性（隣接チャネル漏洩電力、ベクトルエラー^注）の評価結果を図2-20に示す。測定バイアス条件はコレクタ電圧 $V_{cc}=3.0V$ 、ベース電圧 $V_{bb1}=V_{bb2}=3.0V$ である。出力電力 21.0dBm 時、隣接チャネル漏洩電力は 600kHz 離調で $-56dBc$ 、900kHz 離調では $-64dBc$ 、またベクトルエラーは 4.3%と良好な線形性が得られた。この時の電力付加効率は 35%、電力利得は 20.0dB である。出力電力 21.0dBm 時の出力スペクトラムを図2-21に示す。

本電力増幅器の小信号時電力利得は 24dB なので、無変調信号入力時で出力 21.0dBm の時の利得圧縮は約 3dB（飽和出力電力からのバックオフは約 2dB）である。このように電力増幅器の振幅歪みがかなり大きいにもかかわらず、その隣接チャネル漏洩電力が PHS 規格を満たしたのは、位相歪みが小さいからである。一方、すでに報告されている電力増幅器 MMIC では、飽和出力電力からのバックオフを 4dB 程度としているため、電力付加効率が 15~20% に留まっている[23-25]。

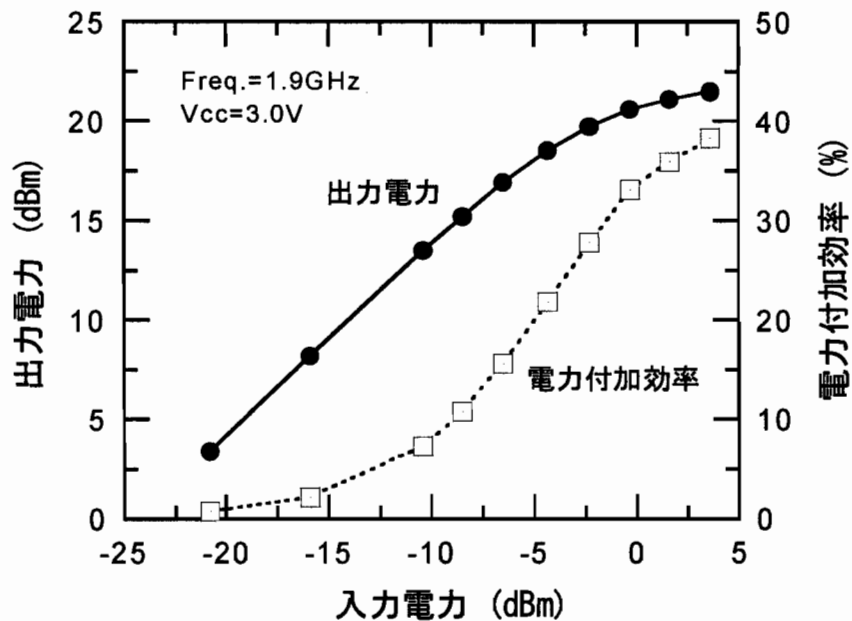


図2-19. $\pi/4$ シフトQPSK変調波入力時のHBT電力増幅器MMICの入出力特性。

^注 隣接チャネル漏洩電力とベクトルエラーの定義は、PHS規格[20]を参照されたい。

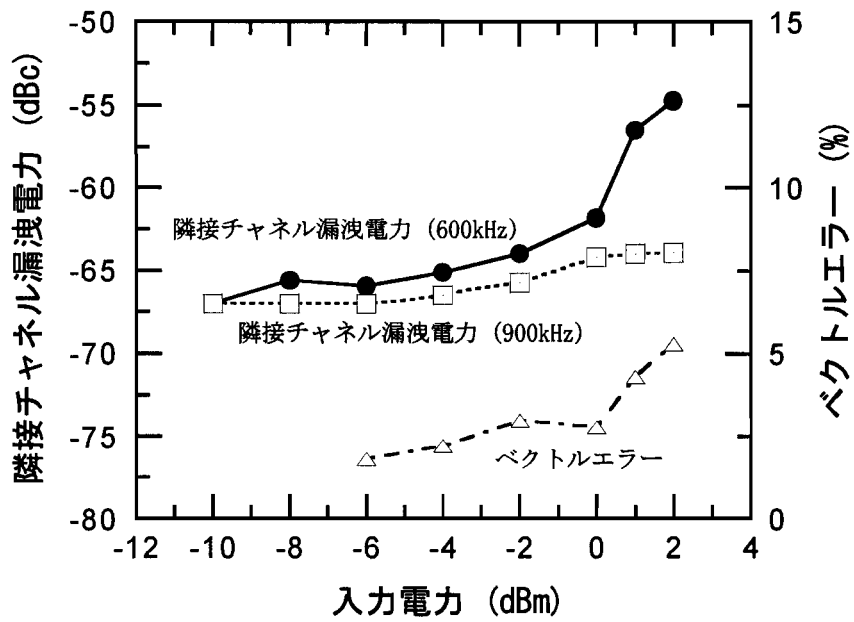


図2-20. $\pi/4$ シフトQPSK変調波入力時のHBT電力増幅器MMICの線形性。

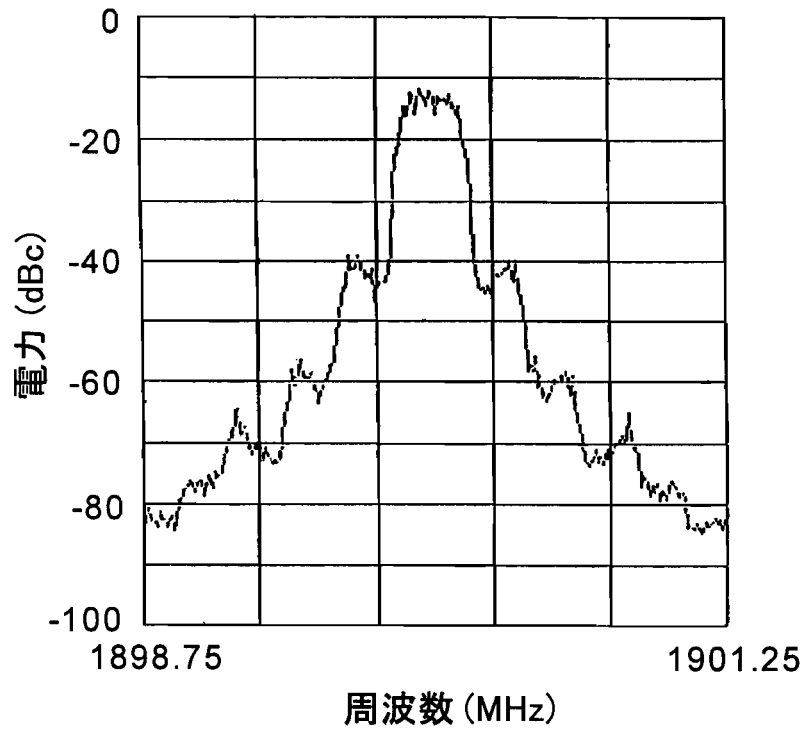


図2-21. HBT電力増幅器MMICの出力電力スペクトラム。

次に、本電力増幅器の出力電力制御特性の評価を行った。図2-22に出力電力と600kHz離調の隣接チャネル漏洩電力の測定結果を示す。出力電力制御は、初段HBTのベース電圧 (V_{bb1}) にて行なった。なお、入力電力は1dBmで固定している。PHS規格においては隣接チャネル漏洩電力は絶対値(出力電力との相対値ではなく)で規定されているので、ここでは隣接チャネル漏洩電力はPHS規格通りに絶対値で表している。本電力増幅器は、600kHz離調の隣接チャネル漏洩電力の規格(-31dBm以下)を十分満たしたうえで、出力電力は21dBmから8dBmまで制御可能であることが確認された。

本電力増幅器のバースト特性の評価を行った結果を図2-23に示す。横軸は時間で1目盛りが100 μ Secで、電力増幅器が動作しているのはPHS規格のバースト送信時間の625 μ Secである。立ち上がり・立ち下がり時間は数 μ Secなので、PHS規格の立ち上がり時間13.0 μ Secに対して十分動作可能である。

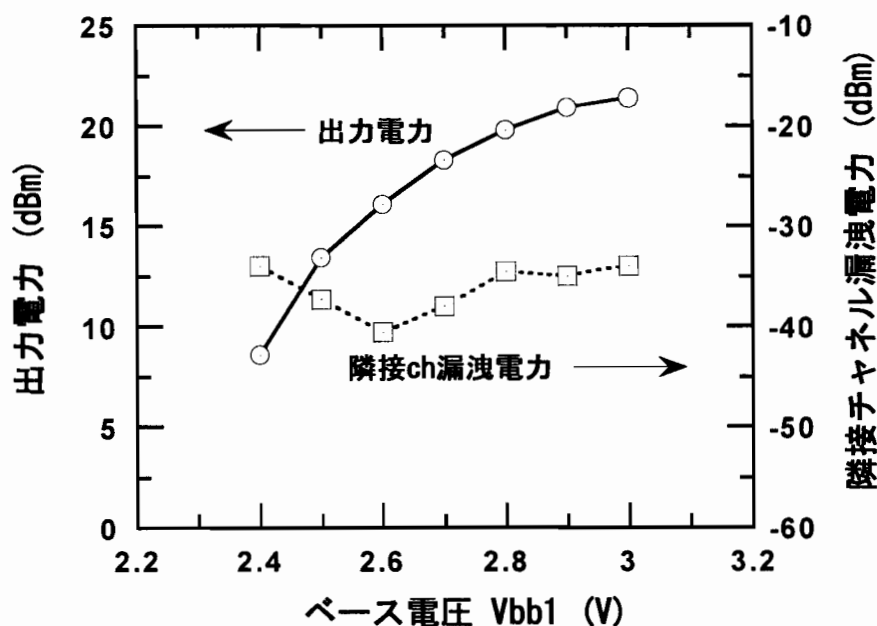


図2-22. $\pi/4$ シフトQPSK変調波入力時の電力増幅器の出力電力制御特性。

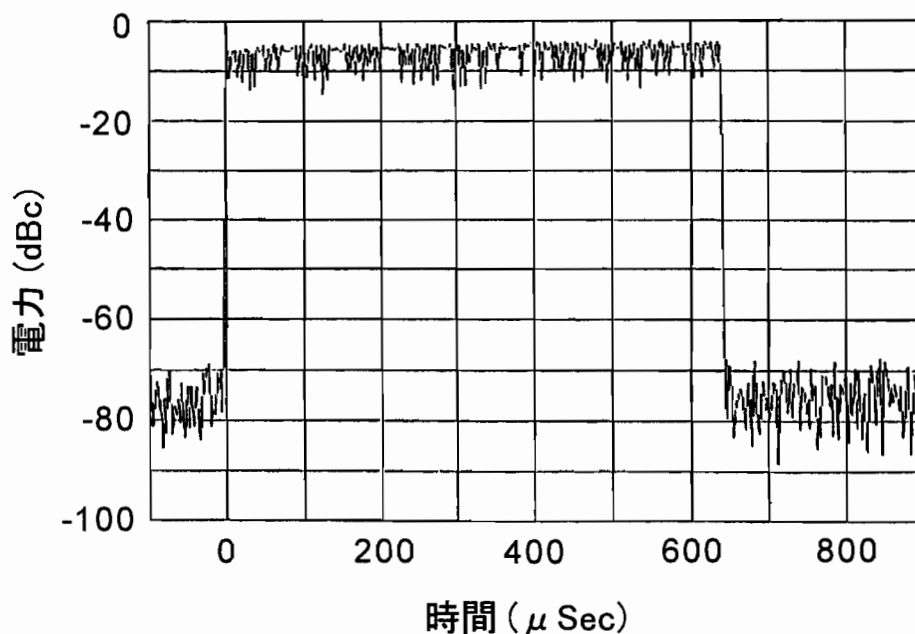


図2-23. 電力増幅器のバースト特性の評価結果。

本電力増幅器の評価結果を表2-4にまとめる。本電力増幅器は、3.0Vの低動作電圧でPHS携帯機に要求される出力と高い線形性を実現し、同時に35%の高い電力付加効率を実現した。これにより、位相歪みに着目して電力増幅器を設計することの有効性が確認された。

表2-4. 試作HBT MMIC電力増幅器の特性まとめ

	本電力増幅器の性能	PHS規格値
動作電圧	3.0V	——
電力付加効率	35%	——
出力電力	21.0dBm	19dBm
入力VSWR	1.8:1	——
隣接チャネル漏洩電力 (600kHz 離調)	-56dBc	-50dBc 以下*
(900kHz 離調)	-64dBc	-55dBc 以下*
ベクトルエラー	4.3%	12.5%以下

*：出力19dBm時。

2-5. HBTの位相歪みとデバイスパラメータの関係

2-3節の図2-11~2-13のロードプル測定結果から、HBTの出力波形がクリッピングする“強い非線形”が生じる前に、HBTのデバイスパラメータ（ g_m , C_{bc} 等）の変化による“弱い非線形”により $\pi/4$ シフト QPSK 変調波は歪み、隣接チャネル漏洩電力が悪化することが明確となった。変調波が歪む要因のうち、振幅歪みは主に大信号動作時の HBT の g_m の劣化であるので、本節では位相歪みに注目し、どのデバイスパラメータが位相歪みに強く影響するかを解析する。

HBTの入力電圧を V_1 、出力電圧を V_2 、負荷抵抗を R_L とすると、

$$\frac{V_2}{V_1} = -\frac{Y_{21} \cdot R_L}{1 + Y_{22} \cdot R_L} \quad (2-10)$$

より HBT の入出力での位相の関係が求まる。ここで、 Y_{21} と Y_{22} は HBT の Y パラメータの 21 と 22 成分である。図2-3の等価回路と各パラメータ（ g_m , C_{bc} 等）を用いると、 Y_{21} と Y_{22} は次式のように表される。

$$Y_{21} = \frac{g_m - j\omega \left\{ C_{bc} G_{ce} R_e + C_{bc} \left(1 + g_m R_e + \frac{R_e}{R_{be}} \right) \right\}}{1 + g_m R_e + \frac{R_b + R_e}{R_{be}} + j\omega \{ (C_{be} + C_{bc})(R_b + R_e) + C_{bc} g_m R' \}} \quad (2-11)$$

$$Y_{22} = \frac{G_{ce} + j\omega [C_{be} G_{ce} (R_b + R_e) + C_{bc} \{ 1 + (R_b + R_e)(G_{be} + g_m) \}]}{1 + g_m R_e + \frac{R_b + R_e}{R_{be}} + j\omega \{ (C_{be} + C_{bc})(R_b + R_e) + C_{bc} g_m R' \}} \quad (2-12)$$

$$R' = R_b R_e + R_e R_c + R_c R_b \quad (2-13)$$

ここで、上記パラメータは HBT のデバイスパラメータなので適当な近似を行なうと、入出力の位相の関係は、

$$\angle \frac{V_2}{V_1} = \tan^{-1} - \frac{(R_b + R_e)\omega C_{in} + \omega C_{bc} R' g_m}{1 + g_m R_e + \frac{R_b + R_e}{R_{be}}} \quad (2-14)$$

$$C_{in} = C_{be} + (1 + g_m R_L) C_{bc} \quad (2-15)$$

と求まる[26]。ここで、 C_{be} 、 C_{bc} 、 g_m 、 R_{be} が HBT の非線形パラメータであり、バイアス電圧により変化する。

第2章 高出力・線形電力増幅器の低消費電力化

次に、これら非線形パラメータの変化を調べるため、エミッタ幅 $6.4\mu\text{m}$ 、エミッタ長 $20\mu\text{m}$ の1ユニット HBT を用いて、バイアス条件を種々変化させて小信号 S パラメータの測定を行った。S21 の位相の測定結果を図 2-24 に、また S パラメータから抽出した非線形パラメータを表 2-5 に示す。なお、測定周波数は 1.9GHz である。

表 2-5 の A~E は図 2-24 の A~E に対応しており、それぞれのバイアス点での非線形パラメータの値を表している。図 2-24 から HBT の位相は knee (A 点) 付近で遅れが顕著になり、コレクタ電流が多くなるにつれて（ベース電圧が高くなるにつれて）位相遅れがさらに大きくなることが確認できる。表 2-5 の非線形パラメータ値をみると knee 付近では(1) C_{bc} が大きくなり、(2) R_{be} が小さくなる。 g_m と C_{be} の変化は小さい。この C_{bc} と

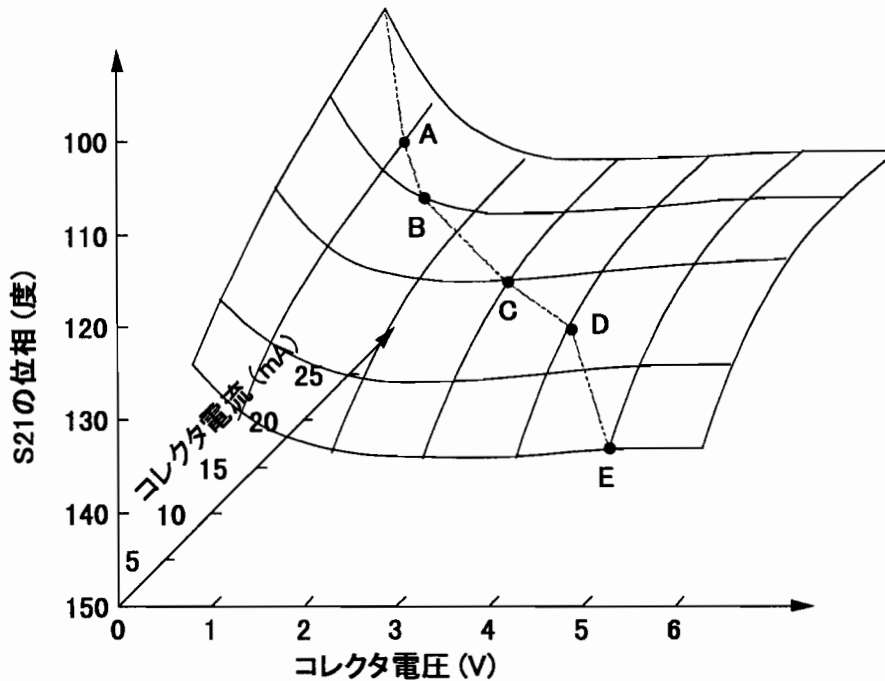


図 2-24. 種々のバイアス点における HBT の S21 の位相。

表 2-5. 小信号 S パラメータから抽出した HBT デバイスパラメータ

バイアス点	A	B	C	D	E
$R_{be}(\Omega)$	90	214	328	460	868
$C_{be}(\text{pF})$	2.3	2.2	2.0	1.6	0.72
$C_{bc}(\text{pF})$	0.075	0.053	0.035	0.033	0.043
$g_m(\text{mS})$	550	560	350	240	64

Rbe の変化を(2-14)式に当てはめると興味深いことがわかる。Cbc が大きくなることにより、位相は遅れる方向に動くが、Rbe が小さくなることが位相遅れを戻す方向に働く。しかし、その容量変化はベース抵抗、エミッタ抵抗と負荷抵抗により増幅される。従って、本章において、負荷線により HBT の位相歪み特性が異なったことも(2-14)式で説明できる。

以上より、HBT が大信号動作時に位相が遅れるのは、電流－電圧特性の Knee 領域に負荷線が入るためである。その領域では主にベース・コレクタ容量が大きくなるために位相遅れが生じるので、その容量変化を抑えるにはベース電圧を下げた領域で負荷線を“ねかせて”HBT を動作させることが有効である。つまり、A級動作が最も位相歪みが小さくなるわけで、2－3 節のロードプル結果を説明できる。

2－6．結言

本章では、PHS 規格の $\pi/4$ シフト QPSK 変調波を線形・高効率増幅するための設計手法を提案した。さらに、本設計手法にもとづき 2 段 HBT MMIC 電力増幅器の設計、試作、評価を行ない、本設計手法の有効性を確認した。

HBT の負荷線（バイアス点と負荷インピーダンス）を種々変化させ、それぞれについて無変調信号入力時の振幅歪みと位相歪みの測定、 $\pi/4$ シフト QPSK 変調波入力時の隣接チャネル漏洩電力を測定し、両者の関連について考察を行った。その結果、以下のことが明確になった。

- (1) 振幅歪みと位相歪みがともに隣接チャネル漏洩電力に影響を与える。振幅歪みがほとんどない領域でも位相歪みが隣接チャネル漏洩電力を悪化させ、逆に、振幅が歪んでいても位相歪みが小さければ隣接チャネル漏洩電力の悪化は小さい。
- (2) 隣接チャネル漏洩電力は、HBT の出力波形がクリッピングする出力電力よりもかなり小さい領域から悪化し始める。

(1)から、飽和電力からバックオフ量を大きくとることで線形性を確保していた従来の設計手法にかわり、大信号動作時に HBT の位相歪みを小さくすることで隣接チャネル漏洩電力を抑える設計手法が有効であることを導いた。また、(2)から、PHS 規格の $\pi/4$ シフト QPSK 変調波は、HBT のデバイスパラメータの変化による“弱い非線形性”により歪み、隣接チャネル漏洩電力が悪化することが明確となった。このデバイスパラメータの非線形性により生じている歪みを外部回路で補正し、さらなる高効率化と低電圧化を第3章にて提案する。

第2章の参考文献

- [1] T. Takagi, Y. Ikeda, K. Seino, G. Toyoshima, A. Inoue, N. Kasai and M. Takada, "A UHF Band 1.3 W Monolithic Amplifier with Efficiency of 63 %," in IEEE Microwave and Millimeter-Wave Monolithic Circuits Symposium Technical Digest, 1992, pp.35-38.
- [2] P. O'Sullivan, G. St. Onge, E. Heaney, F. McGrath and C. Kermarrec, "High Performance Integrated PA, T/R Switch for 1.9 GHz Personal Communications Handsets," in IEEE GaAs IC Symposium Technical Digest, 1993, pp.33-35.
- [3] M. Maeda, M. Nishijima, H. Takehara, C. Adachi, H. Fujimoto, Y. Ota and O. Ishikawa, "A 3.5 V, 1.3 W GaAs Power Multi Chip IC for Cellular Phone," in IEEE GaAs IC Symposium Technical Digest, 1993, pp.53-56.
- [4] J. Naber, J. Griffiths and J. Salvey, "A 1.2 W, 60 % Efficiency Power Amplifier IC for Commercial Applications," in IEEE GaAs IC Symposium Technical Digest, 1994, pp.175-178.
- [5] K. Inosako, K. Matsunaga, Y. Okamoto and M. Kuzuhara, "Highly Efficient Double-Doped Heterojunction FETs for Battery-Operated Portable Power Applications," IEEE Electron Device Letters, Vol.15, No.7, pp.248-250, 1994.
- [6] N. Iwata, M. Tomita, K. Yamaguchi, H. Oikawa and M. Kuzuhara, "7 mm Gate Width Power Heterojunction FETs for Li-Ion Battery Operated Personal Digital Cellular Phones," in IEEE GaAs IC Symposium Technical Digest, 1996, pp.119-122.
- [7] J. Twynam, M. Yamura, K. Kishimoto, T. Kinoshita, H. Sato and M. Shimizu, "Thermal stabilization of AlGaAs/GaAs power HBTs using n-Al_xGa_{1-x}As emitter ballast resistors with high thermal coefficient of resistance," Solid-State Electronics Vol.38, No. 9, pp.1657-1661, 1995.
- [8] F. Yamada, A. Oki, D. Streit, Y. Saito, D. Umemoto, L. Tan, S. Bui, J. Velebir and G. McIver, "Reliability Analysis of Microwave GaAs/AlGaAs HBTs with Beryllium and Carbon Doped Base," in IEEE MTT-Symposium Technical Digest, 1992, pp.739-742.
- [9] H. Sugahara, J. Nagano, T. Nittono and K. Ogawa, "Improved Reliability of AlGaAs/GaAs Heterojunction Bipolar Transistors with a Strain-Relaxed Base," in IEEE GaAs IC Symposium Technical Digest, 1993, pp.115-118.
- [10] Y. Ota, M. Nakamura and M. Yanagihara, "Failure Mode Analysis of AlGaAs/GaAs HBTs Using Electrostatic Discharge Method," Solid-State Electronics, Vol. 38, No. 12, pp.2005-2010, 1995.
- [11] H. Sato, M. Miyauchi, K. Sakuno, M. Akagi, M. Hasegawa, J. Twynam, K. Yamamura and T. Tomita, "Bump Heat Sink Technology, A Novel Assembly Technology Suitable for Power HBTs," in IEEE GaAs IC Symposium Technical Digest, 1993, pp.337-340.

- [12] K. Sakuno, M. Akagi, H. Sato, M. Miyauchi, M. Hasegawa, T. Yoshimasu and S. Hara, "A 3.5 W HBT MMIC Power Amplifier Module for Mobile Communications," in IEEE Microwave and Millimeter-Wave Monolithic Circuits Symposium Technical Digest, 1994, pp.63-66.
- [13] シャープ IC ガイド総合カタログ 1996。
- [14] RFMD 1997 Designer's Handbook.
- [15] H. Kroemer, "Heterostructure Bipolar Transistors and Integrated Circuits," in Proceedings of IEEE, Vol.70, No.1, pp.13-24, 1982.
- [16] 山内、石橋、"ヘテロ接合バイポーラトランジスタ超高速論理回路の設計"、電子情報通信学会、電子デバイス研究会、ED-85-60、pp.101-106、1986.
- [17] 本城和彦、"マイクロ波半導体回路"、日刊工業新聞、1997.
- [18] M. Das, "High-Frequency Performance Limitations of Millimeter-Wave Heterojunction Bipolar Transistors," in IEEE Transactions on Electron Devices, Vol.35, No.5, pp.604-614, May, 1988.
- [19] T. Yoshimasu, N. Tanba, K. Osato, M. Akagi, K. Yoshikawa, T. Kinoshita and S. Hara, "Miniature, High Performance AlGaAs/GaAs HBTs for Low Voltage Cellular Phones in 900 MHz-Band," in Asia Pacific Microwave Conference Technical Digest, 1998.
- [20] 第二世代コードレス電話システム 標準規格、RCR STD-28、平成5年12月。
- [21] T. Yoshimasu, N. Tanba and S. Hara, "An HBT MMIC Linear Power Amplifier for 1.9 GHz Personal Communications," in IEEE Microwave and Millimeter-Wave Monolithic Circuits Symposium Technical Digest, 1994, pp.59-62.
- [22] 古川、原、吉増、"表皮効果を考慮したスパイラルインダクタのモデリング"、電子情報通信学会春季全国大会、1993、p.2-565.
- [23] J. Fukaya, S. Murai and Y. Arai, "Power Amplifiers," in Microwave Workshop and Exhibition Digest, 1992, pp. 147-152.
- [24] S. Kamihashi, J. Ozaki and S. Watanabe, "GaAs MMIC Amplifiers for System Applications," in Microwave Workshop and Exhibition Digest, 1992, pp.261-265.
- [25] 羽尾、花房、笠松、"1.9GHz 帯低電源電圧動作 電力増幅器モジュール"、電子情報通信学会春季全国大会、1993、p.2-533.
- [26] T. Yoshimasu, "High Power AlGaAs/GaAs HBTs and Their Application to Mobile Communications Systems," in IEEE International Electron Devices Meetings Technical Digest, 1995, pp.787-790.

第3章 高出力・線形電力増幅器の低歪み化

3-1. 序言

電力増幅器の効率を高めるには、トランジスタをスイッチング動作（C級動作[1]やF級動作[2, 3]）させ、なるべく飽和電力に近いところで動作させることが有効である。しかし、前章において示したように、A級動作であっても飽和電力付近ではトランジスタの非線形性が強くなるため、隣接チャネル漏洩電力が大きくなり、線形電力増幅器には使用できない。そこで、外部回路でトランジスタの非線形性を補償することで電力増幅器の線形性を向上させる試みが報告されている[4-12]。これらは、電力増幅器で生じる歪みの逆歪みを電力増幅器に入力することで（プリディストーション）、電力増幅器出力端での線形性を向上させるものや[4, 5]、電力増幅器で生じる歪みの逆歪みを別回路で発生させて、両者を電力増幅器出力端で合成する（フィードフォワード）手法[6-10]、また、電力増幅器への入力電力を検出してトランジスタのバイアス電圧を制御することで線形性を向上する手法も提案されている[11]。これらは、電力増幅器の非線形歪みを補償するには有効であるが、電力増幅器のサイズが大きくなるので携帯機には向かない。また、電力増幅器のサイズ小型化を目差した線形補償回路も幾つか提案されているが、補償回路に流れる電流が大きい[13]、補償回路の挿入ロスが大きい[14]等の課題がある。

前章において、電力増幅器の線形性と効率向上にはHBTの位相歪みを抑えることが有効であることを導き、3.0V動作で高い線形性と高効率を有するPHS用電力増幅器を実現した。本章では、さらに低動作電圧化を進める。動作電圧を下げると、第1章(1-3)式に示したようにHBTのknee電圧の影響で電力付加効率の低下を招き、同時に電力増幅器の消費電流が増大し、PHS携帯機の通話時間が短くなる。そこで本章では、電力増幅器の動作電圧を低減しつつ、消費電流の増加を防ぐ（効率を向上させる）ために、HBTの振幅歪み・位相歪みを有効に補償する回路技術の提案を行う。本補償回路は、

- (1) 電力増幅器の歪みを有効に補償し、
- (2) 挿入ロスがほとんどなく、
- (3) 余分な電流を消費せず、
- (4) MMICチップサイズをほとんど増大させない、

と言う利点を有している。本補償技術を用いてPHS用HBT電力増幅器MMICの設計、試作、評価を行ない、消費電流をほとんど増加させることなく動作電圧を2.7Vに低減できることを実証する。

3-2. ダイオードを用いた歪み補償回路の原理

HBT の振幅歪み（利得圧縮）を防ぐには、入力電力の増加とともに HBT のベース・エミッタ電圧を徐々に上げることが有効であり、HBT の g_m 低下を防ぐことができる。しかし、ベース・エミッタ電圧を上げることによりベース・コレクタ間容量は増加するので、前章で述べたように、HBT の通過位相はさらに遅れることになる。本章では、HBT の利得低下を防ぎ同時に位相歪みを補償する回路を提案する。

図3-1に本章で提案する歪み補償回路を示す[15]。本回路において、HBT1は高周波電力を増幅するアンプであり、HBT2のベース・コレクタ接合ダイオードと抵抗 R_b が HBT1 のベースバイアス回路であると同時に歪み補償回路である。（HBT2 のベース・エミッタ間に挿入された抵抗は歪み補償には無関係である。）ここで、HBT2 のベース・コレクタ接合ダイオードは、HBT1 にベース電流を供給するために順方向にバイアスされる。入力端子に高周波電力が入力されると、まず HBT2 のベース・コレクタ接合ダイオードが歪み始め、整流電流が流れ始める。従って、HBT2 のベース・コレクタ間電圧が徐々に低下し、電力増幅用 HBT1 のベース・エミッタ電圧がわずかに上昇する。この作用により、入力電力の増加に伴う HBT1 の g_m の低下が低減され、振幅歪みが低減される。また、HBT1 のベース・エミッタ電圧の上昇は、抵抗 R_b によって制御され、急激な上昇を防ぐ。以下に、本補償回路の動作について、シミュレーションと実測を交えて詳述する。

図3-1において、入力電力が無い場合の HBT1 のベース・エミッタ間電圧を V_{be1} 、HBT2 のベース・コレクタ間電圧を V_{bc2} 、 V_{bb} 端子に流れる電流を I_{bb} とすると、

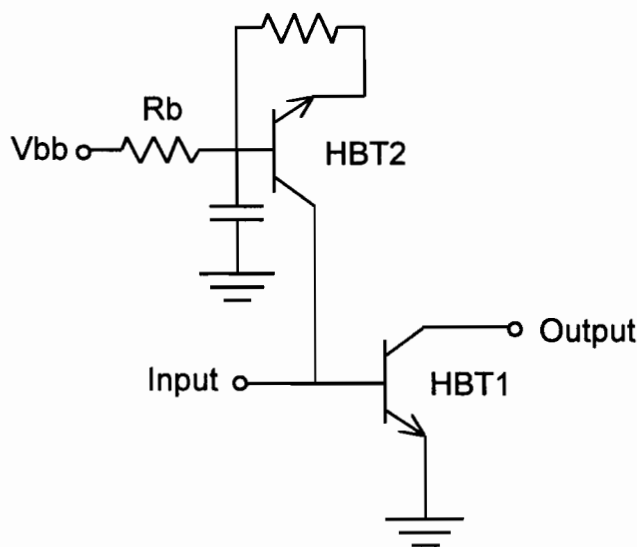


図3-1. ダイオードを用いた歪み補償回路。

$$I_{bb} = F1(V_{be1}) \quad (3-1)$$

$$I_{bb} = F2(V_{bc2}) \quad (3-2)$$

$$V_{bc2} = V_{bb} - V_{be1} - I_{bb} \cdot R_b \quad (3-3)$$

となる。F1、F2 はそれぞれ HBT1 のベース・エミッタ接合ダイオードの電流・電圧関数、HBT2 のベース・コレクタ接合ダイオードの電流・電圧関数である。次に、高周波電力が入力し、HBT2 ベース・コレクタ接合ダイオードが歪み整流電流 I_r が流れ始めた時の V_{bb} 端子に流れる電流を I_{bb}' とし、HBT1 のベース・エミッタ間電圧を V_{be1}' 、HBT2 のベース・コレクタ間電圧を V_{bc2}' とすると、

$$I_{bb}' = I_r + F2(V_{bc2}') \quad (3-4)$$

$$I_{bb}' = F1(V_{be1}') \quad (3-5)$$

$$V_{bc2}' = V_{bb} - V_{be1}' - I_{bb}' \cdot R_b \quad (3-6)$$

となる。この時、HBT1 のベース・エミッタ接合ダイオードは歪んでいない（整流電流が流れていない）ので、 $V_{be1}' > V_{be1}$ となる。(3-3)式と(3-6)式から、 $V_{bc2}' < V_{bc2}$ となる。従って、入力電力が増加し、HBT2 ベース・コレクタ接合ダイオードの整流電流が増加するとベース・コレクタ間電圧が低下し、HBT1 のベース・エミッタ間電圧が上昇する。

次に、ハーモニックバランス法を用いた回路シミュレータ（HP 社 MDS）を用いて、入力電力に対する HBT1 のベース・エミッタ間電圧 (V_{be1})、HBT2 ベース・コレクタ間電圧と電流 (V_{bb} 端子電流) を計算した。図3-1において、HBT1 のサイズは $6.4\mu\text{m} \times 20\mu\text{m} \times 18$ ユニットで、HBT2 は $6.4\mu\text{m} \times 20\mu\text{m} \times 6$ ユニットである。計算結果を図3-2、3-3に示す。なお、計算に用いた HBT モデルとモデルパラメータ（エミッタサイズは $6.4\mu\text{m} \times 20\mu\text{m} \times 1$ ユニット）を図3-4と表3-1に示す。この HBT モデルは MDS にインストールされているモデル[16]であり、Gummel-Poon モデル[17]に高周波で問題となる寄生素子を加えたモデルである。図3-2、3-3のシミュレーション結果から、入力電力の増加に伴い、HBT2 ベース・コレクタ接合ダイオードに整流電流が増え始め、同時に HBT1 のベース・エミッタ間電圧が徐々に上昇するのが確認できる。入力電力がかなり大きい領域で、HBT1 のベース・エミッタ間電圧が低下しているのは、HBT1 が歪み始めることと抵抗 R_b での電圧低下が大きくなるためである。

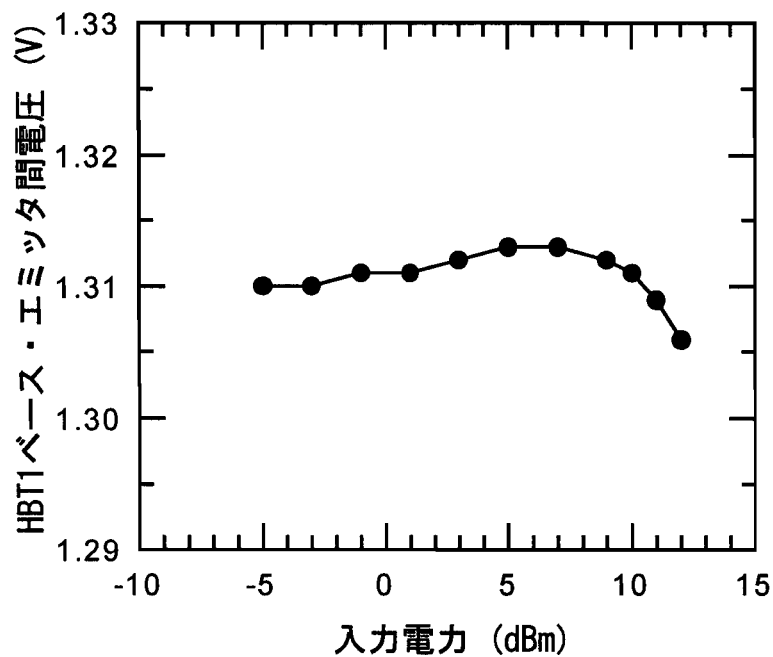


図3-2. HBT1 ベース・エミッタ電圧の入力電力依存性。

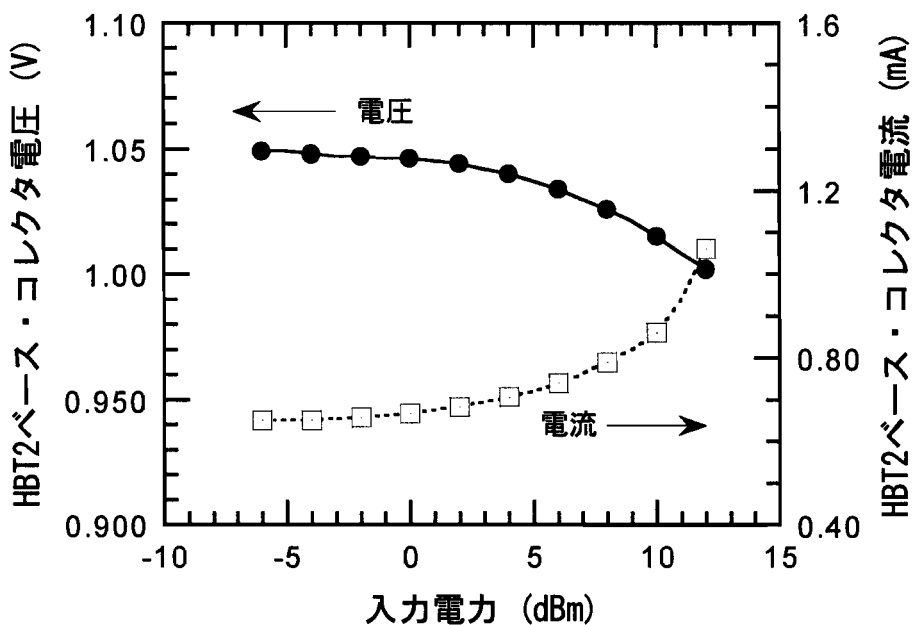


図3-3. HBT2 ベース・コレクタ電圧と電流の入力電力依存性。

第3章 高出力・線形電力増幅器の低歪み化

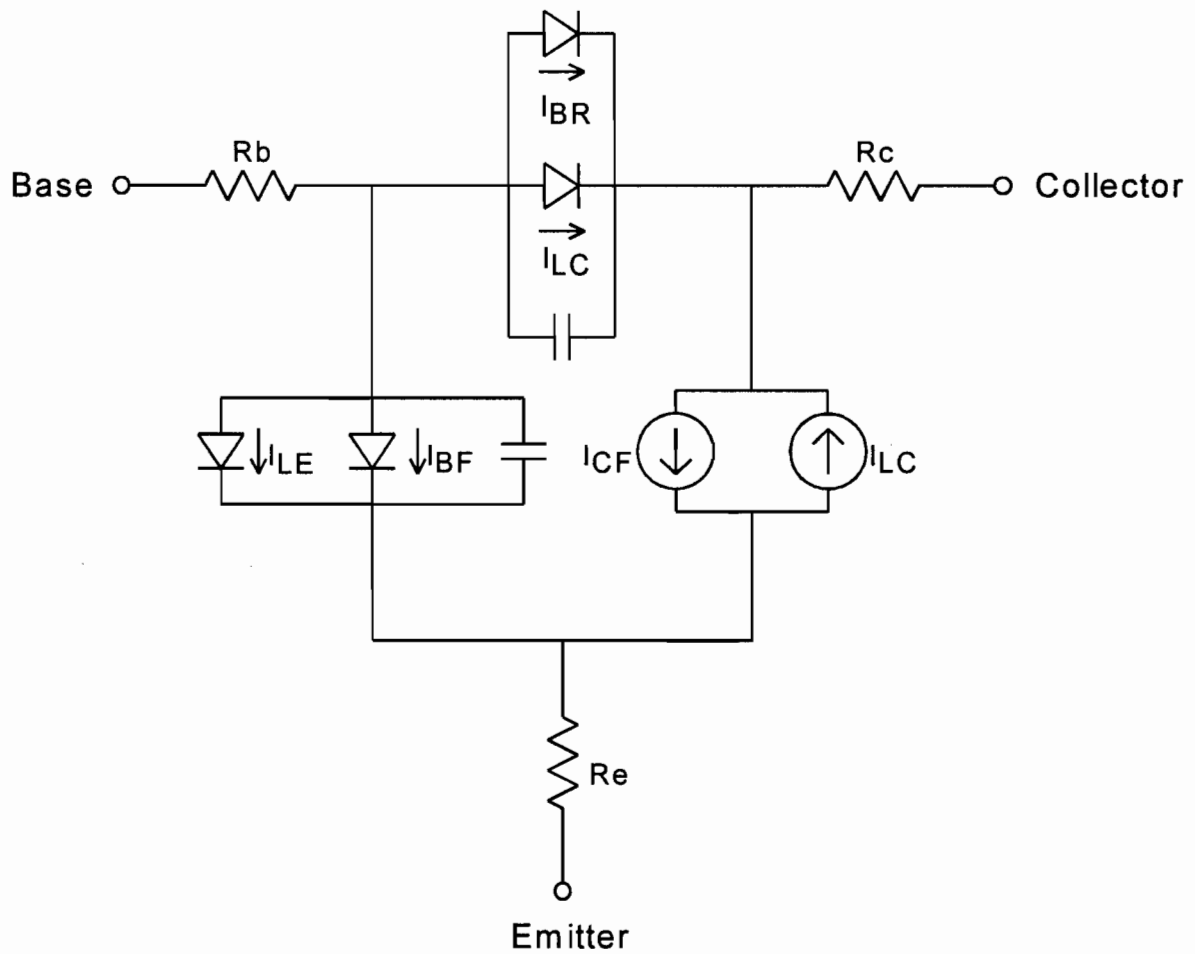


図3-4. バイポーラトランジスタ大信号モデル。

表3-1. 6.4 μm \times 20 μm HBTの大信号モデルパラメータ

BF = 320	CJC = 0.06 pF	Rb = 30 Ω
ISE = 4.0×10^{-18} A	VJC = 1.08 V	Re = 4.0 Ω
NE = 1.7	MJC = 0.80	Rc = 5.0 Ω
NF = 1.05	XCJC = 0.8	
NC = 1.84	FC = 0.98	
NR = 1.5	CJE = 0.29 pF	
EG = 1.41 eV	VJE = 1.42 V	
IS = 1.3×10^{-23} A	MJE = 0.42	

次に、HBT2 ベース・コレクタ接合ダイオードの位相について考える。HBT2 ベース・コレクタ接合ダイオードの簡略化した等価回路を図3-5に示す。

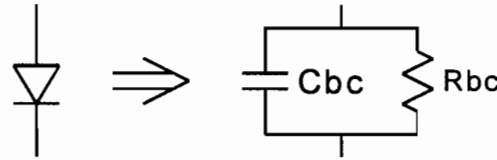


図3-5. ベース・コレクタ接合ダイオードの簡略化した等価回路。

図3-3の計算結果から、入力電力とともにベース・コレクタ間電圧は低下するので、抵抗成分 (Rbc) は増加し、容量成分 (Cbc) は減少すると考えられる。さらに実験的に確認するため、ベース・コレクタ接合ダイオードの通過特性 (挿入ロスと位相) の電力依存性を測定し、その測定結果から抵抗成分 (Rbc) と容量成分 (Cbc) を抽出した。通過特性の測定結果を図3-6に、抵抗成分と容量成分の電力依存性を図3-7に示す。図3-6では、位相 ($\angle S_{21}$) は入力電力が -10dBm 時の通過位相に対する相対値でプロットした。また、挿入ロス ($|S_{21}|^2$) は各入力電力における測定値をそのまま示した。これより、ベース・コレクタ接合ダイオードの通過位相は、入力電力の増加とともに進むことを確認した。また、 $50\ \Omega$ 測定系における挿入ロスは $1\sim 2\text{dB}$ と非常に小さいことも確認した。

図3-5の等価回路において、通過特性 (S_{21}) を計算すると、

$$S_{21} = \frac{2R_{bc}\{(2R_{bc} + Z_0) - j\omega C_{bc}R_{bc}Z_0\}}{(2R_{bc} + Z_0)^2 + (\omega C_{bc}R_{bc}Z_0)^2} \quad (3-13)$$

$$|S_{21}| = \frac{2}{\sqrt{\left(2 + \frac{Z_0}{R_{bc}}\right)^2 + (\omega C_{bc}Z_0)^2}} \quad (3-14)$$

$$\angle S_{21} = \tan^{-1} \left(\frac{-\omega C_{bc}Z_0}{2 + \frac{Z_0}{R_{bc}}} \right) \quad (3-15)$$

となる。図3-7の結果と上式から、ベース・コレクタ接合ダイオードの通過位相が進む原因は、Cbcの減少であることが確認される。

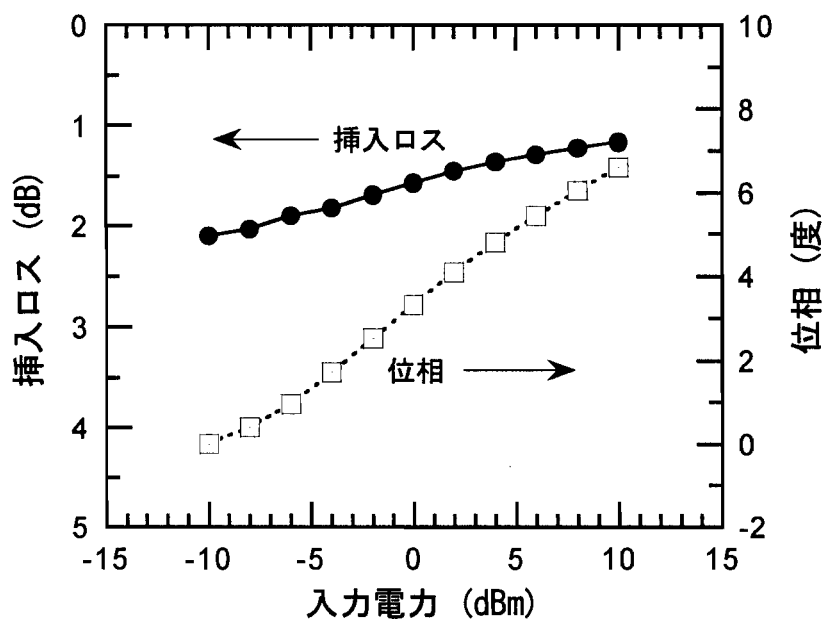


図3-6. ベース・コレクタ接合ダイオードの通過特性。

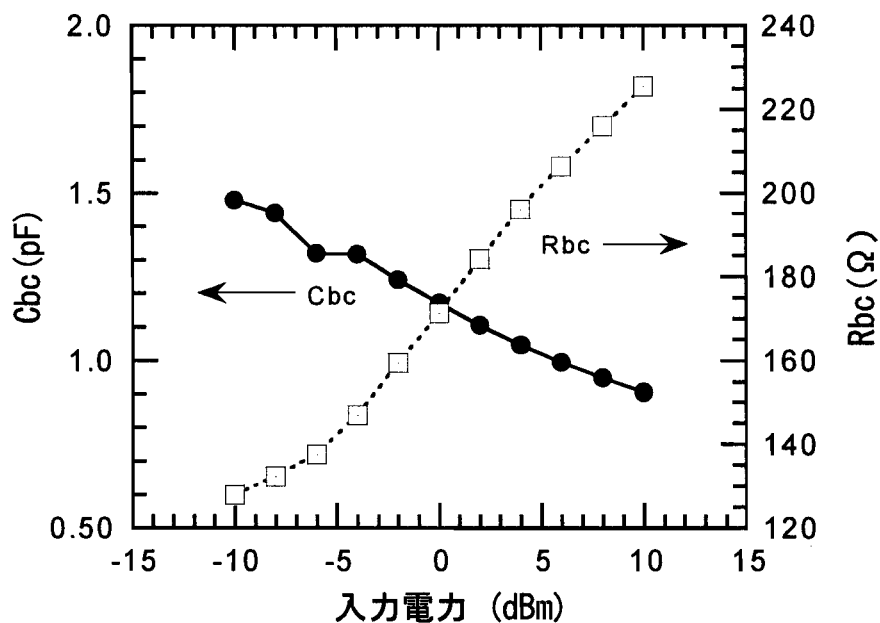


図3-7. ベース・コレクタ接合ダイオードの抵抗成分 (Rbc) と容量成分 (Cbc)。

3-3. ダイオード補償回路を用いた PHS 用電力増幅器の設計

3-2節で提案したダイオードを用いた補償回路を PHS 用電力増幅器に応用する。以下に回路設計について詳述する。

電力増幅器の設計目標は、出力と線形性（隣接チャネル漏洩電力）については第2章と同じく、それぞれ 21dBm と -55dBc (600kHz 離調) とする。本章では、さらに動作電圧の低電圧化を目差し、目標を 2.7V とする。第2章で実現した回路より動作電圧が低い、同じ出力を出さなければならない。従って、HBT の負荷線は第2章で採用した負荷線よりも立てないと同じ出力が得られない。さらに、消費電流の増加を防ぐためには AB 級動作にする必要がある。負荷線が立つことにより、HBT のデバイスパラメータの変化量が増大し、その結果、HBT はより歪む（隣接チャネル漏洩電力は悪化する）ことになる[18-19]。この HBT の歪みを、3-2節で提案したダイオードを用いたバイアス回路により補償する。

図3-8に PHS 用電力増幅器 MMIC の等価回路を示す[15]。最終段 HBT のベースバイアス回路に HBT3 ベース・コレクタ接合ダイオードと抵抗 R_b からなる歪み補償回路を用い、初段 HBT のベースバイアス回路は抵抗分割とした。初段には、電力増幅器の安定化動作のため抵抗による負帰還を設けた。入力、段間、最終段出力の各整合回路は、集中定数により構成する。最終段出力整合回路は、HBT の高調波歪み抑制のため、ローパスタイプの回路で構成する。HBT のサイズは、初段が $6.4\mu\text{m} \times 20\mu\text{m} \times 1$ ユニットで、最終段は $6.4\mu\text{m} \times 20\mu\text{m} \times 18$ ユニット、補償回路に用いるダイオード HBT のサイズは $6.4\mu\text{m} \times 20\mu\text{m} \times 6$ ユニットである。

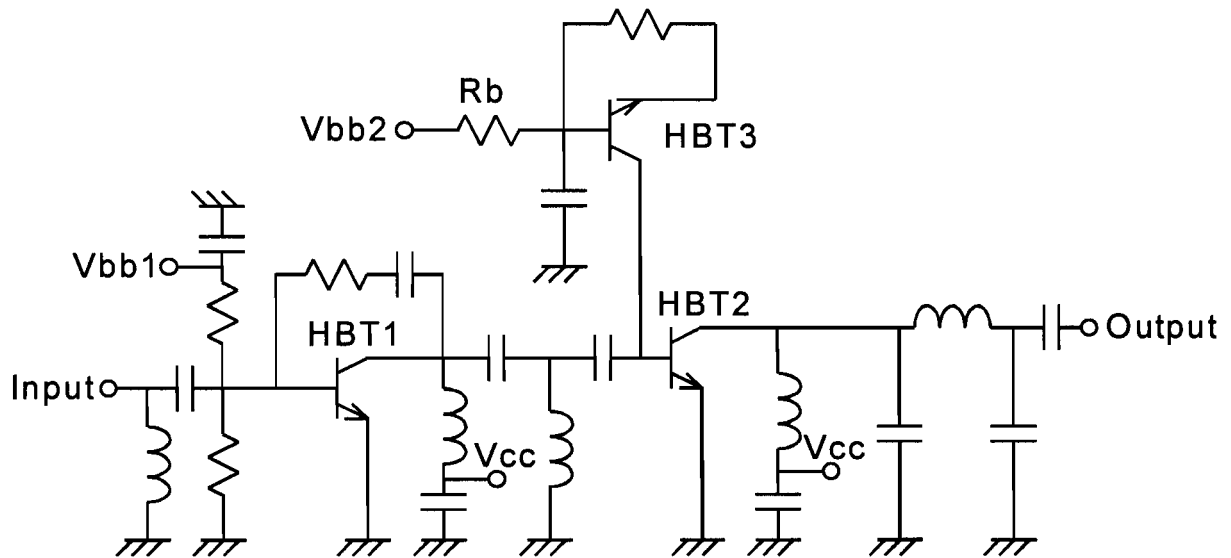


図3-8. ダイオードによる補償回路を用いた PHS 用電力増幅器 MMIC の等価回路。

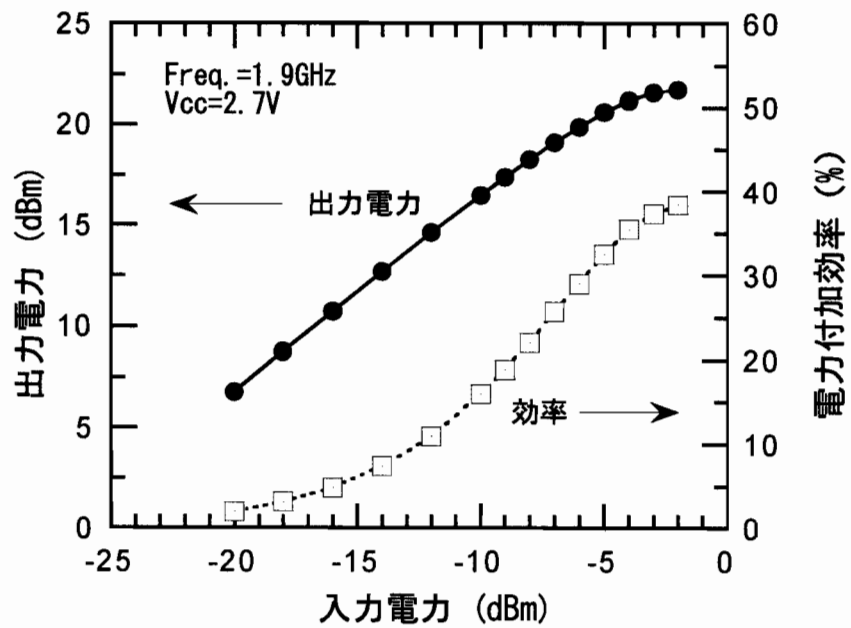


図3-9. PHS用電力増幅器MMIC入出力特性のシミュレーション結果。

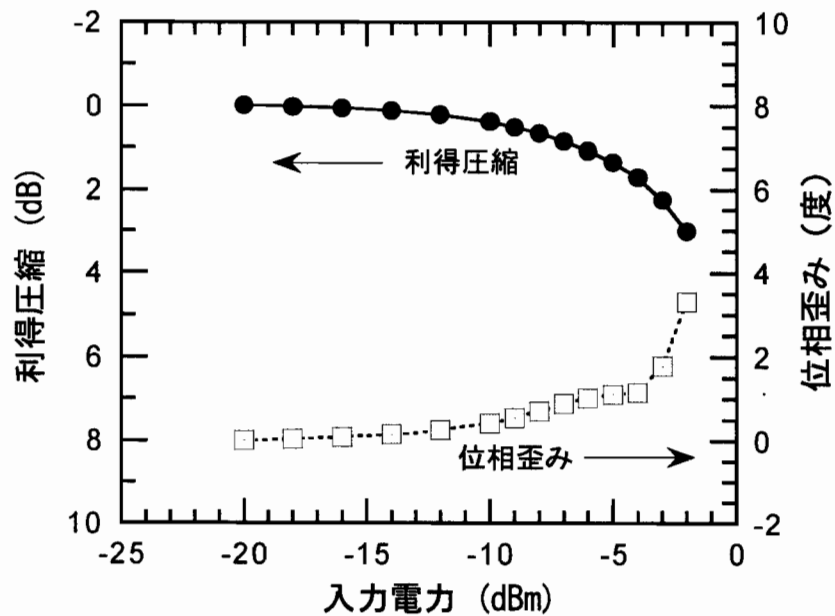


図3-10. PHS用電力増幅器MMIC歪み特性のシミュレーション結果。

回路設計はハーモニックバランス法を用いた非線形回路シミュレータを用いて行った。入力と段間の整合回路は電力増幅器の利得整合をとり、出力整合回路は出力 21dBm を確保しつつ位相歪みが小さくなるよう各定数を定めた。回路シミュレーション結果を図3-9、3-10に示す。図3-10において、入力電力が-10dBm 付近からやや位相が歪むのは、HBTの位相歪みではなくダイオード補償回路の影響と考えられる。出力 21dBm 時の利得圧縮は約 2dB、位相歪みは約 1° である。図3-9、3-10のシミュレーション結果と前章図2-18の測定結果と比較して、本章提案の回路は 2.7V 動作でも前章の 3V 動作回路と同等の隣接チャネル漏洩電力特性が得られると期待される。

3-4. 電力増幅器の試作結果

図3-11に試作した PHS 用 HBT 電力増幅器 MMIC のチップ写真を示す[15]。チップサイズは 1.6mm×1.4mm である。本 HBT MMIC チップは、前章で示した電力増幅器と同じエピウエハ、ウエハプロセスを用いた。(本 HBT MMIC は、天理工場 第4生産部において試作していただいた。)

まず本電力増幅器を無変調信号にて評価した。電力増幅器の入力整合と小信号利得を評価するため、ネットワークアナライザにて小信号 S パラメータの測定を行った。測定結果を図3-12に示す。バイアス条件は、コレクタ電圧 (Vcc) 2.7V、ベース電圧 (Vbb) 2.5V である。1.9GHz における小信号利得は 28dB、入力 VSWR は 1.8 が得られている。次に、電力増幅器の入出力特性を無変調信号にて評価した結果を図3-13に示す。バイアス条件は、Vcc=2.7V、Vbb=2.5V で、出力 21dBm 時、利得圧縮は 2.7dB、位相歪みは約 1.5° である。

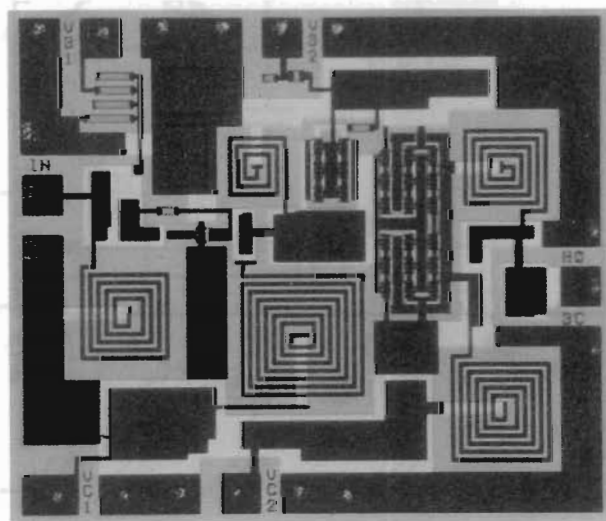


図3-11. PHS 用電力増幅器 MMIC のチップ写真。

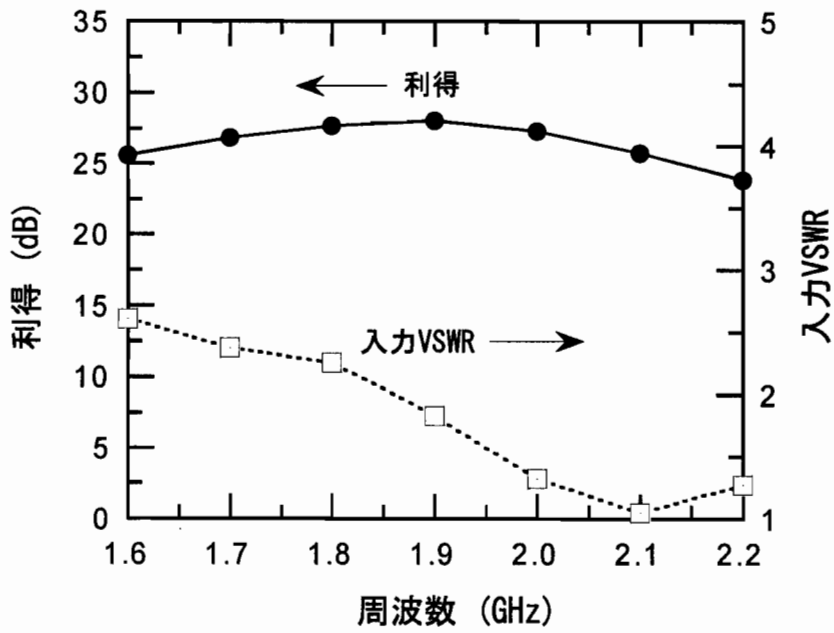


図3-12. PHS用電力増幅器MMICの小信号周波数特性。

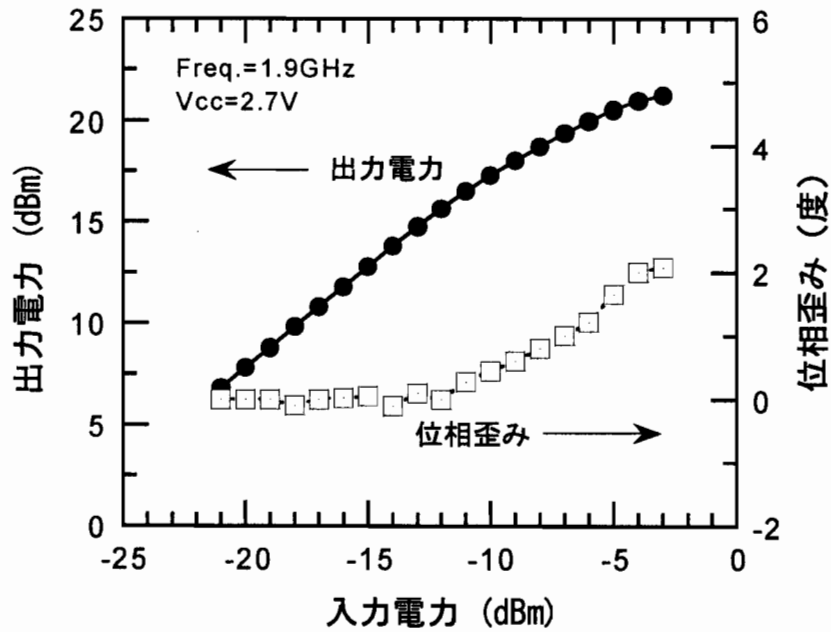


図3-13. PHS用電力増幅器MMICの入出力特性。

本電力増幅器の振幅歪み（利得圧縮）・位相歪みと、歪み補償を行っていない第2章の電力増幅器の歪みとの比較を図3-14、3-15に示す。なお、図3-15では位相歪みを絶対値で比較している。図3-14から本電力増幅器の振幅歪みがやや優れていることが確認できる。これは、電力増幅用 HBT のベース・エミッタ電圧が入力電力の増加とともに徐々に増加する効果である。一方、図3-15からは本電力増幅器の位相歪みがやや大きいことが確認される。これは、本提案の歪み補償回路の位相進みが、電力増幅用 HBT の位相遅れよりもやや大きいためであるが、電力増幅器の位相歪みはよく補償されている。

次に、PHS 規格の 1.9GHz、 $\pi/4$ シフト QPSK 変調波を入力して電力増幅器の評価を行った。図3-16に出力電力と電力付加効率、図3-17に隣接チャネル漏洩電力とベクトルエラー、図3-18に高調波の測定結果を示す。バイアス条件は、 $V_{cc}=2.7V$ 、 $V_{bb}=2.5V$ である。電力増幅器出力 21dBm 時、隣接チャネル漏洩電力は 600kHz 離調で $-55dBc$ 、900kHz 離調で $-61dBc$ 、またベクトルエラーは 4.3%と良好な線形性が得られた。この時の電力付加効率は 37%、電力利得は 25dB であった。小信号利得は 28dB なので、21dBm 出力時の利得圧縮は 3dB であり、この時の位相歪みは図3-13から 1.5° である。これらの歪みは第2章で述べた 3.0V 動作電力増幅器の歪みとほぼ同様である。動作電圧を 3.0V から 2.7V に低減するため、負荷線を立てたにもかかわらず、ダイオードを用いた歪み補償回路を用いることにより、動作電圧 3.0V 時と同様の線形性が得られた。

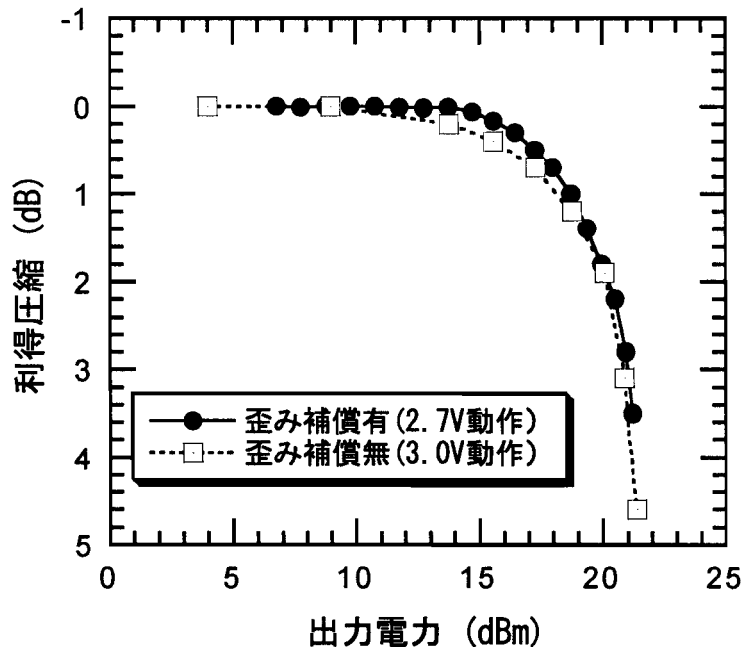


図3-14. 電力増幅器利得圧縮特性の比較。

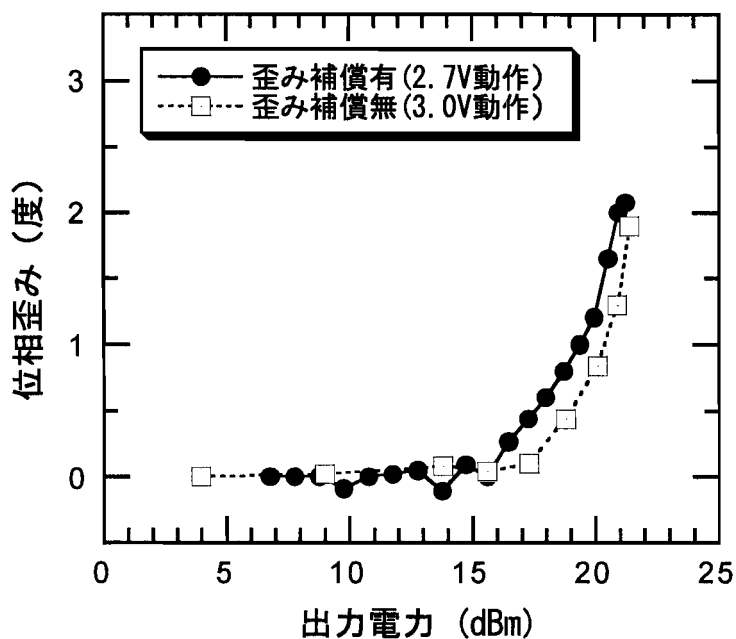


図3-15. 電力増幅器位相歪み特性の比較。

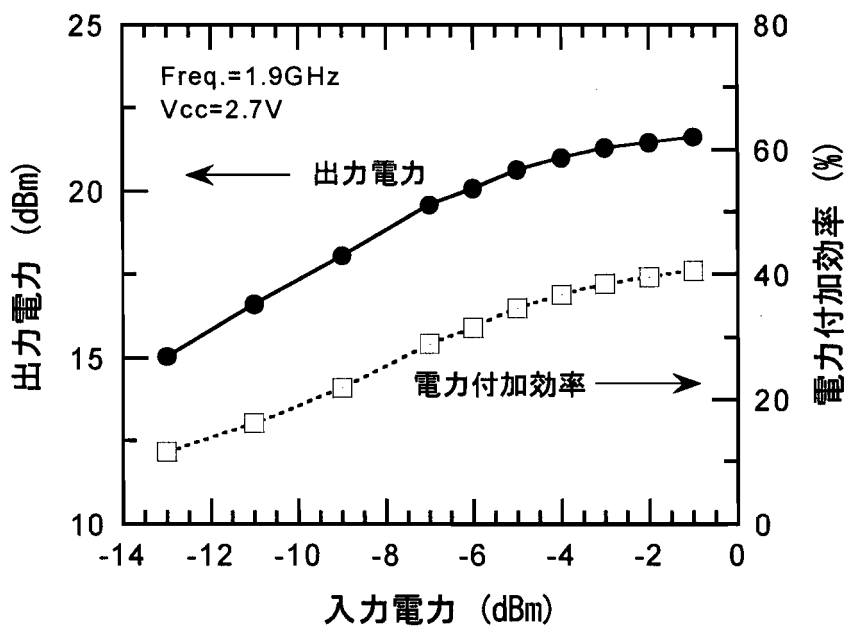


図3-16. $\pi/4$ シフト QPSK 変調波を入力時の PHS 用電力増幅器 MMIC の入出力特性。

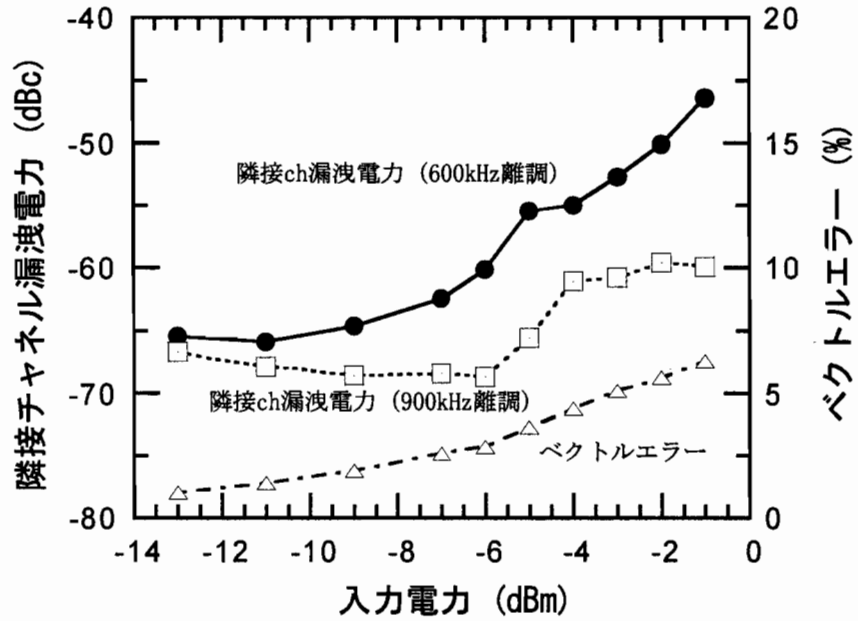


図3-17. $\pi/4$ シフトQPSK変調波を入力時のPHS用電力増幅器MMICの線形性。(隣接チャンネル漏洩電力とベクトルエラー)

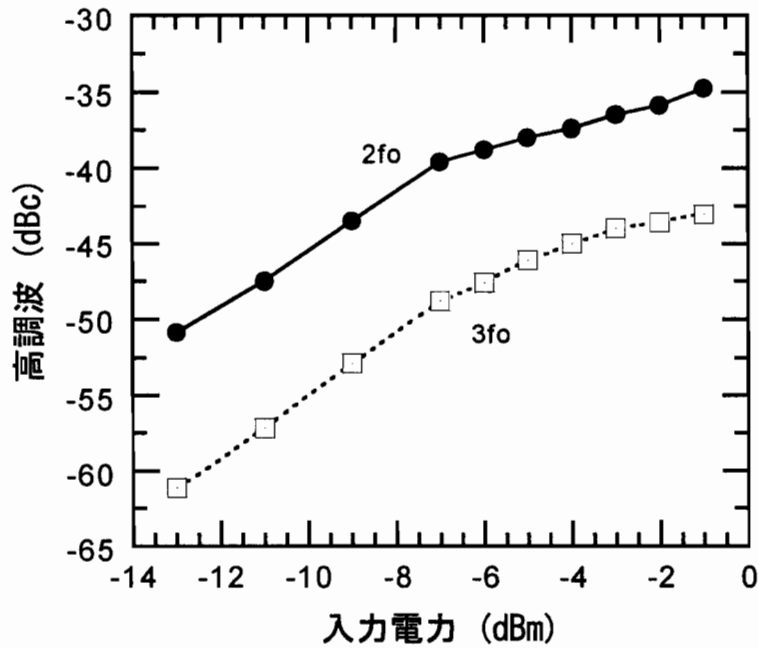


図3-18. $\pi/4$ シフトQPSK変調波を入力時のPHS用電力増幅器MMICの高調波。

本電力増幅器のコレクタ電圧特性と出力制御特性の評価結果を図3-19、3-20、3-21に示す[15]。図3-19において入力電力は、コレクタ電圧 2.7V 時に出力電力 21.0dBm が得られる-4dBm に固定している。また、ベース電圧 (V_{bb1} , V_{bb2}) は 2.5V 一定である。コレクタ電圧の増加とともに出力が単調増加しているが、隣接チャネル漏洩電力はほぼ一定である。図3-20においては、初段 HBT、最終段 HBT の各ベース電圧 (V_{bb1} , V_{bb2}) を同時に変化させて、出力電力と隣接チャネル漏洩電力 (600kHz 離調) を測定した。ベース電圧が 2.5V から 2.1V の範囲で、出力を 21dBm から -10dBm まで制御可能であり、その時の隣接チャネル漏洩電力は PHS 規格[20]を満足している。出力電力に対する消費電流を見たのが図3-21である。出力 21.0dBm 時、消費電流は 126mA であり、出力を 1dBm に落とすと消費電流は 12mA となる。従って、PHS 携帯機と基地局の距離に応じて電力増幅器の出力を制御すれば、電力増幅器の消費電流を大幅に減らすことが可能で、PHS 携帯機の通話時間を大幅に延ばすことが可能である。

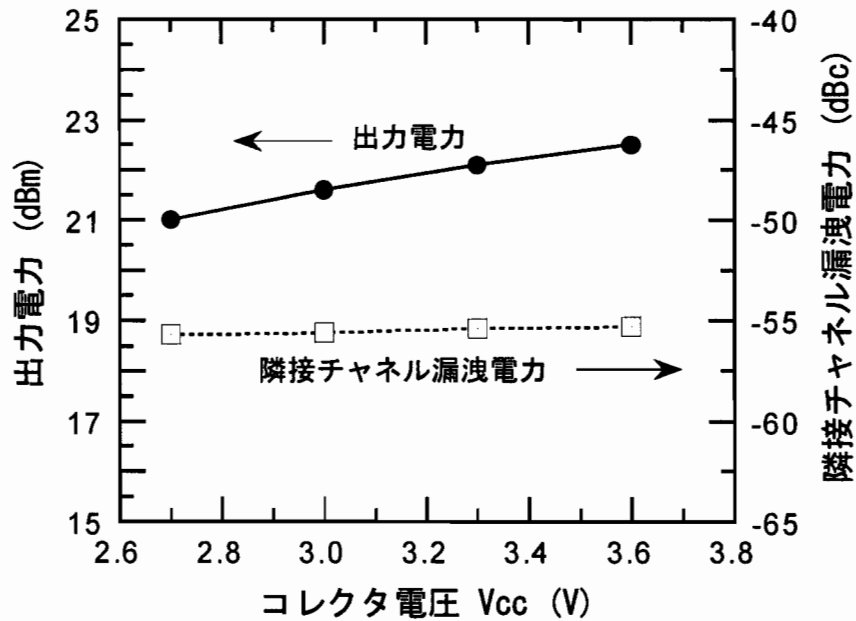


図3-19. PHS用電力増幅器MMICの出力電力のコレクタ電圧特性。

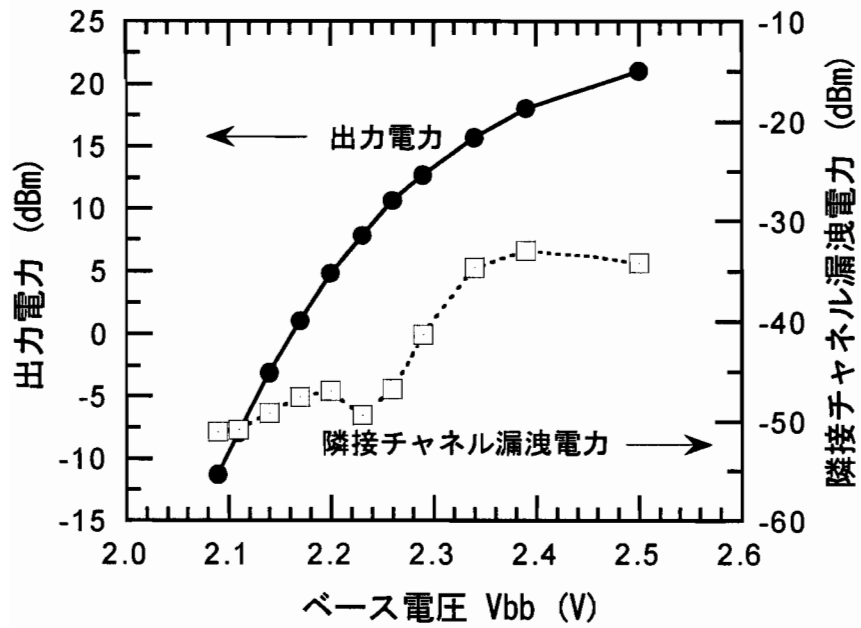


図3-20. HBT電力増幅器MMICの出力電力制御特性。

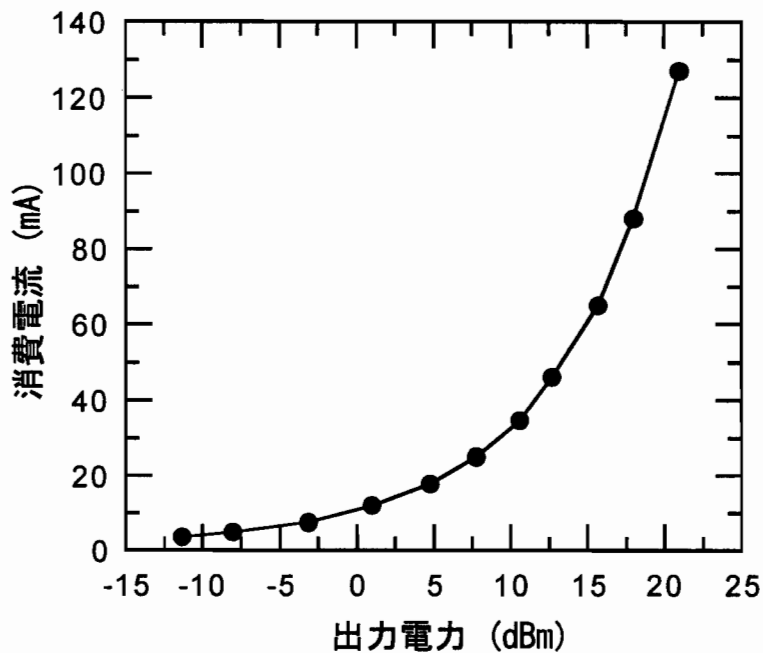


図3-21. HBT電力増幅器MMICの出力電力と消費電流。

第3章 高出力・線形電力増幅器の低歪み化

本電力増幅器の評価結果を表3-2にまとめる。本章では、動作電圧を3.0Vから2.7Vに低減したにもかかわらず、歪み補償回路を用いることで、効率を2%向上させることができ、また同等の線形性が得られることを実証した。

表3-2. PHS用HBT電力増幅器MMICの性能まとめ

	歪み補償回路付 電力増幅器	第2章 電力増幅器	PHS規格[20]
動作電圧	2.7V	3.0V	
電力付加効率	37%	35%	
消費電流	126mA	120mA	
オフ時リーク電流	15nA	15nA	
出力電力	21.0dBm	21.0dBm	19dBm
隣接チャネル漏洩電力			
600 kHz 離調	-55dBc	-56dBc	-50dBc 以下*
900 kHz 離調	-61dBc	-64dBc	-55dBc 以下*
バクトルエラー	4.3%	4.3%	12.5%以下
入力 VSWR	1.8 : 1	1.8 : 1	

*：出力19dBm時。

3-5. 結言

電力増幅器の動作電圧を低減するとトランジスタのknee電圧の影響で電力付加効率は低下する。また、出力電力を維持するためには負荷線を立てることが必要であり、そのためHBTの位相歪みが増大する。本章では、PHS規格に要求される線形性を維持したまま電力増幅器の動作電圧を低減し、かつ電力付加効率の向上（消費電流の増加を防ぐ）を目指して、HBTの歪み補償回路を提案した。さらに、本補償回路をPHS用電力増幅器に応用し、その有効性を実証した。

本章では、信号増幅用HBTのベースバイアス回路に、HBTベース・コレクタ接合ダイオードを用い、そのダイオードの非線形性を利用して信号増幅用HBTの非線形性を補償する方式を提案した。本補償回路においては、高周波入力電力が増加するにつれて、HBTベース・コレクタ接合ダイオードの整流電流が増加し、ベース・コレクタ間DC電圧が徐々に低下する。これにより、電力増幅用HBTのベース・エミッタ電圧が徐々に上昇していく。この作用で、HBTの振幅歪みが低減される。また、HBTベース・コレクタ接合ダイオードの容量が入力電力の増加とともに減少するため、本補償回路の通過位相は進む。一方、電力増

幅用 HBT の通過位相は入力電力の増加とともに遅れるので、本補償回路により電力増幅器の位相歪みが改善される。また、本補償回路は以下の特徴をも有している。

- (1) 本補償回路は電力増幅用 HBT のベースバイアス回路であるので、歪み補償のために余分な電流は消費しない。
- (2) ダイオードは 6 ユニット HBT を用いているためサイズが小さく、MMIC 化に適している。
- (3) ダイオードは低挿入損失である。

本補償回路を PHS 用電力増幅器に応用した結果、動作電圧 2.7V で PHS 携帯機に要求される線形性を満たし、かつ、3.0V 動作電力増幅器（第2章）よりも高い電力付加効率を実現した。

このように、HBT ベース・コレクタ接合ダイオードを用いた歪み補償回路の有効性が実証され、電力増幅器の低電圧化が実現した。3.0V 動作電力増幅器の消費電流が 120mA に対して、2.7V 動作のそれは 126mA であるので、動作電圧を低減しても消費電流はほとんど増加していない。従って、動作電圧が下がったことにより、携帯機の電池をより低電圧まで使用できるため、通話時間の長時間化に有効である。

第3章の参考文献

- [1] F. Ali, A. Gupta, M. Salib and B. Veasel, "A Study of Class C Operation of GaAs Power HBTs," in IEEE MTT-Symposium Technical Digest, 1995, pp.721-724.
- [2] D. Snider, "A Theoretical Analysis and Experimental Confirmation of the Optimally Loaded and Overdriven RF Power Amplifier," IEEE Transactions on Electron Devices, Vol.14, No.12, pp.851-857, Dec., 1967.
- [3] C. Duvanaud, S. Dietsche, G. Pataut and J. Obregon, "High-Efficient Class F GaAs FET Amplifiers Operating with Very Low Bias Voltage for Use in Mobile Telephones at 1.75 GHz," IEEE Microwave and Guided Wave Letters, Vol.3, No.8, pp.268-270, Aug., 1993.
- [4] N. Suematsu, T. Takagi, A. Iida and S. Urasaki, "A predistortion type equipath linearizer in Ku-band," in Asia Pacific Microwave Conference Proceedings, 1990, pp.1077-1080.
- [5] 浜田, "1.5 GHz 帯プリディストーション歪補償方式の実験検討", 電子情報通信学会春季大会, 1993, p.2-380.
- [6] Y. Hau, V. Postoyalko and J. Richardson, "A Microwave Feedforward Amplifier with Improved Phase Compensation and Wideband Distortion Cancellation," in IEEE International Topical Symposium on Technologies for Wireless Applications Technical Digest, 1997, pp.75-78.
- [7] 野島、檜橋、前田、松本, "基地局用線形電力増幅器 —自己調整形フィードフォワード増幅器 (SAFF) —", 電子情報通信学会春季大会, 1993, p.2-674.
- [8] G. Zhao, F. Ghannouchi, F. Beaugard and A. Kouki, "Digital Implementations of Adaptive Feedforward Amplifier Linearization Techniques," in IEEE MTT-Symposium Technical Digest, 1996, pp.543-546.
- [9] 阪、浦田, "テフロン基板を用いた Ku 帯リニアライザ", 電子情報通信学会春季大会, 1993, p.2-524.
- [10] 中山、小倉、足立、池田、高木, "等経路型リニアライザを用いた L 帯低歪みマルチキャリア増幅器", 電子情報通信学会秋季大会, 1994, p.57.
- [11] Y. Yamaguchi, M. Muraguchi, T. Nakagawa, M. Nakatsugawa and T. Tsukahara, "A Novel Linearizing Technique for GaAs Power Amplifiers," in IEEE GaAs IC Symposium Technical Digest, 1995, pp.288-291.
- [12] P. Asbeck, "HBT Linearity and Basic Linearization Approaches," in IEEE MTT-Symposium Workshop, 1998.
- [13] M. Nakayama, K. Mori, K. Yamauchi, Y. Itoh and T. Takagi, "A Novel Amplitude and Phase Linearizing Technique for Microwave Power Amplifiers," in IEEE MTT-Symposium Technical Digest, 1995, pp.1451-1454.

第3章 高出力・線形電力増幅器の低歪み化

- [14] K. Yamauchi, K. Mori, M. Nakayama, Y. Itoh, Y. Mitsui and O. Ishida, "A Novel Series Diode Linearizer for Mobile Radio Power Amplifiers," in IEEE MTT-Symposium Technical Digest, 1996, pp.831-834.
- [15] T. Yoshimasu, M. Akagi, N. Tanba and S. Hara, "An HBT MMIC Power Amplifier with an Integrated Diode Linearizer for Low-Voltage Portable Phone Applications," IEEE Journal of Solid-State Circuits, Vol. 33, No. 9, pp. 1290-1296, Sep., 1998.
- [16] HP MDS マニュアル.
- [17] H. Gummel and H. Poon, "An Integral Charge Control Model of Bipolar Transistors," Bell Systems Technical Journal, No.49, 1970.
- [18] T. Yoshimasu, N. Tanba and S. Hara, "An HBT MMIC Linear Power Amplifier for 1.9 GHz Personal Communications," in IEEE Microwave and Millimeter-Wave Monolithic Circuits Symposium Technical Digest, 1994, pp. 59-62.
- [19] T. Yoshimasu, "High Power AlGaAs/GaAs HBTs and Their Application to Mobile Communications Systems," in IEEE International Electron Device Meetings Technical Digest, 1995, pp. 787-790.
- [20] 第二世代コードレス電話システム 標準規格、RCR STD-28、平成5年12月。

第4章 送受切り替えスイッチの低動作電圧化・低歪み化

4-1. 序言

PHSのように送信(Tx)と受信(Rx)を同一周波数を用いて別々の時間に行う通信システムでは[1]、送受信の切り替えにスイッチが必要である。本スイッチはアンテナフィルタと送信用電力増幅器・受信用低雑音増幅器間に挿入されるSPDT (Single Pole Double Throw)タイプの送受切り替えスイッチである(図1-1参照)。PHSではアンテナ出力は19dBmと定められており、アンテナと電力増幅器の間にはフィルタやスイッチがあるため、これらの挿入ロスを考えて電力増幅器の出力を19dBmより大きくしなければならない(第2章、第3章では電力増幅器の出力は21dBmとしている)。従って、スイッチの送信側の挿入ロスが大きければ、それだけ電力増幅器の出力を増やさねばならず、消費電流の増加を招く。また、一般に、電力増幅器においては消費電流を少しでも低減するため、隣接チャネル漏洩電力は規格に対して5dB程度のマージンしかとれない。それゆえ送受切り替えスイッチには、入出力間で隣接チャネル漏洩電力がほとんど劣化しないように高い線形性が要求される。また、受信側のロスは、受信系全体の雑音指数を悪化させるので、ロスを低く抑えなければならない。以上のように、本スイッチはPHS携帯機の性能(消費電力、受信感度)に大きな影響を与える重要な部品である。

前章において、PHS用電力増幅器の2.7V動作を実現した。従って、同じ携帯機に使われるSPDTタイプの送受切り替えスイッチも2.7V以下で動作する必要がある。SPDTスイッチには幾つかの回路形式がある。1つは、ダイオードを用いたスイッチである[2-4]。このスイッチは、マイクロ波～ミリ波で動作が確認されており、挿入ロス10GHzで0.82dBが報告されている[2]。しかし、ダイオードを用いたスイッチは通過電力に応じて電流を増やさねばならず、PHSのような携帯機には適当な回路方式ではない。そこで、GaAs MESFETを用いたSPDTタイプの送受切り替えスイッチが多数報告されている[5-13]。GaAs MESFETを用いたスイッチは、ほとんど電流を消費しない(1mA以下)ため、携帯機に適している。しかし、GaAs MESFETのゲート電極はショットキ障壁で作成されるため、そのオン・オフには一般に負電圧が必要であった[5, 6]。次に、MESFETのソースとドレインに正電圧を印加することで、ゲートを正電圧でオン・オフ可能とし、さらに3V以下の動作電圧で25dBm(無変調信号)以上の電力をほとんど歪まらずに扱うことができるスイッチが報告された。これらのスイッチは、3V以下の動作電圧で25dBm以上の電力を通過させるために、(1)2種類のピンチオフ電圧を持つGaAs MESFETを用いた回路形式[7-9]、(2)インダクタと容量の共振作用を用いた回路形式[10-12]と、(3)FET、ダイオードと容量を組み合わせた回路形式がある[13]。(1)は回路としてはGaAs MESFETを4個使用する一般的なものなのでチップ面積は大きくならないが、2種類のピンチオフ電圧を作製するために、イオン注入が2回になりコスト高になる。また、浅いピンチオフ電圧の制御が困難なため、製造工程において歩留まりを低下させる。(2)はインダクタと容量の共振作用を利用するため、スイッチング電圧が低くても大電力が通過できるのが魅力的であるが、狭帯域でウエハプロセスバラツキに弱くチッ

面積も大きくなる。(3)は大きな容量が必要なため、高誘電体材料を使用する必要があり、これもコスト高となる。本研究では、2.7V動作で電力増幅器からの出力電力21dBm ($\pi/4$ シフト QPSK 変調波信号)をほとんど歪まらずに通過させ、ウエハプロセスのバラツキに強い広帯域特性を有する送受切り替えスイッチを提案する。

4-2. スイッチ回路設計

一般的な送受切り替えスイッチ回路を図4-1に示す[8]。ここで、ポート Pant はアンテナフィルタに接続され、ポート Prx は受信用回路に接続され、ポート Ptx は送信用電力増幅器と接続される。送信時は FET1 と FET4 がオン、FET2 と FET3 がオフになり、受信時は FET1 と FET4 がオフ、FET2 と FET3 がオンとなる。FET のオン・オフは制御電圧 V_{sw} ・ V_{sw}' で行い、 V_{sw} と V_{sw}' は互いにコンプリメンタリな関係にある(送信時は $(V_{sw}, V_{sw}')=(0V, -3V)$ で、受信時は $(V_{sw}, V_{sw}')=(-3V, 0V)$ となる)。PHS用に用いる場合、スイッチの受信側(Pant \rightarrow Prx)は小信号動作であるが、送信側(Ptx \rightarrow Pant)には耐電力性が要求される。スイッチの耐電力性は、(1)FET1を通過する電力が飽和する、または、(2)FET2とFET3が高周波電圧によりオフ状態からオン状態になってしまうことで決まる。(1)により決まる通過電力は、

$$P_{max_1} = \frac{I_{dss} \cdot |V_p|}{4} \quad (4-1)$$

となる[14]。

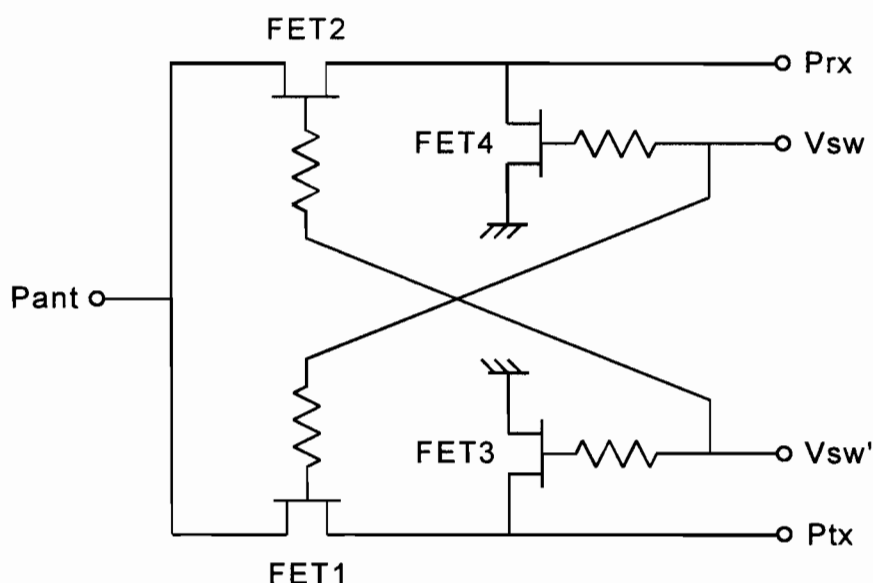


図4-1. 送受切り替えスイッチ従来回路例。

ここで、 V_p は FET のピンチオフ電圧、 I_{dss} は FET の飽和電流である。従って、 I_{dss} が大きければ通過電力を大きくできるので、FET のゲート幅だけの問題であり、図 4-1 の回路における本質的な問題ではない。

次に、(2) で決まる通過電力は以下のようにになる。送信時は FET1 と FET4 がオンしているので、ポート Ptx から入力した高周波電圧は、FET2 と FET3 のソース・ドレイン間にかかる。FET が対称構造でソース・ゲートインピーダンスとドレイン・ゲートインピーダンスが等しい場合、高周波電圧はソース・ゲート間とドレイン・ゲート間に等分される[15]。オフ状態の FET の動作を図 4-2 に示す。ここで、 V_{sw} はスイッチング電圧、 V_p は FET のピンチオフ電圧、 V_{rf} は高周波電圧振幅である。図からわかるように、高周波電圧振幅が高くなると、オフ状態の FET がオンし始めるため電力損失が大きくなり、スイッチは歪み始める。

従って、スイッチが歪みなく動作する通過電力は次式で計算される。

$$P_{\max,2} = \frac{2(|V_{sw}| + V_p)^2}{Z_0} \quad (4-2)$$

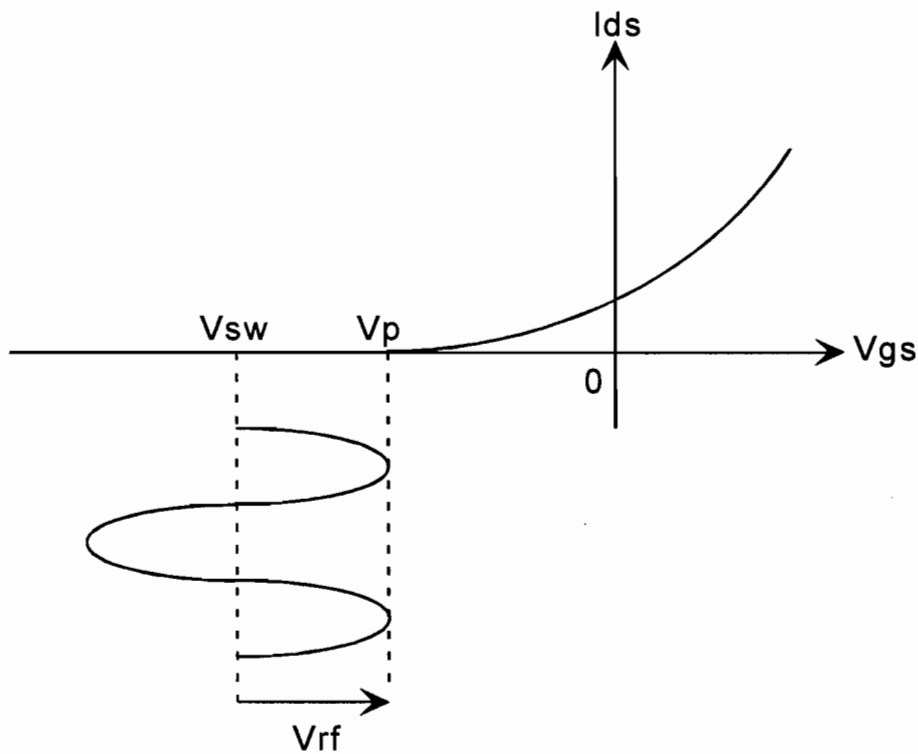


図 4-2. オフ状態の FET の動作。

ここで Z_0 は特性インピーダンス ($=50 \Omega$) で、 $|V_{sw}|$ はスイッチング電圧の絶対値である。スイッチング電圧を $2.7V$ 、FET のピンチオフ電圧を $-1.2V$ とすると、(4-2)式より通過電力は $19.5dBm$ となる。電力増幅器から出力される $\pi/4$ シフト QPSK 変調波の出力を $21dBm$ と考えると、そのピーク電力は約 $24dBm$ である。従って、図4-1の回路では $24dBm$ の電力を通過させることができないので、PHS 用には使用できない。

通過電力を決めているのは(4-2)式の $|V_{sw}|+V_p$ の項であり、 $24dBm$ を通過させるには $|V_{sw}|+V_p=2.5V$ が必要である。スイッチング電圧は $2.7V$ なので、 $V_p=-0.2V$ が必要となる。しかし、このようにピンチオフ電圧を浅くすることはウエハプロセスコントロールが困難なため、チップコストの増大を招く。従って、 $V_p=-1.2V$ 程度のプロセス制御性に優れた FET を用いて、かつ、耐電力性を向上させるため、図4-3の回路を提案する。本回路においては、耐電力特性の向上と送信系のロスの低減を重視した。具体的には、大きな高周波電圧が印加される送信側のシャント FET (FET3) と受信側の直列 FET (FET2) を2段縦積み構造とすることで、電圧を分圧し、耐電力性を向上した。

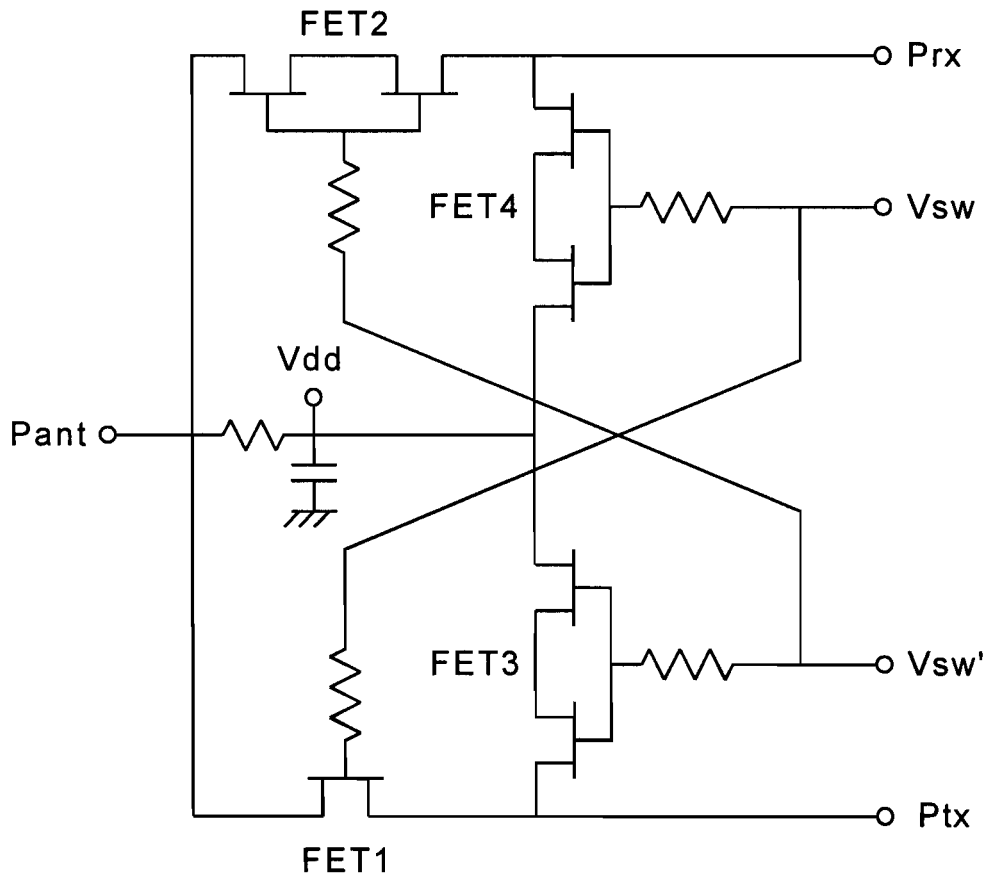


図4-3. 送受切り替えスイッチ MMIC 回路図。

本回路においては、高周波電圧は2段縦積みのFETのソース・ゲートとゲート・ドレインにそれぞれ分圧されるので、歪み無く伝送できる電力は次式となる。

$$P_{\max,2} = \frac{2\{2(|V_{sw}|+V_p)\}^2}{Z_0} \quad (4-3)$$

スイッチング電圧2.7V、ピンチオフ電圧-1.2Vとすると、本スイッチが歪み無く伝送できる電力は25.5dBmと計算され、PHS用送受切り替えスイッチとして使用可能である。次に、送信系の挿入ロスを低減するため、直列のFET(FET1)をシングルゲートFETとした。また、スイッチングを正電圧で行うため、FETのソースとドレインの電位を持ち上げるVdd端子を用いている。

図4-3の回路の送信時の伝送特性を解析するため、FET1とFET4がオン状態、FET2とFET3がオフ状態の小信号等価回路を図4-4に示す。一般に、FETのオン時の等価回路はFETチャンネルのオン抵抗と基板容量、オフ時の等価回路は容量と基板との抵抗等で表されるが[16]、スイッチの特性を決めている重要な部分は、オン時はFETチャンネルのオン抵抗であり、オフ時はゲートと基板間の容量である。そこで、図4-4では、FET1とFET4を抵抗 R_1 と R_4 、FET2とFET3を容量 C_2 と C_3 でそれぞれ表している。

本回路の送信側の伝送特性(V_2/V)は、次式により計算される。

$$\frac{V_2}{V} = \frac{V_1}{V} \cdot \frac{V_2}{V_1} \quad (4-4)$$

$$\frac{V_1}{V} = \frac{R_1 + Z_0 + j\omega C_2 R_T}{R_1 + 2Z_0 + j\omega\{C_2 R_T + Z_0^2(C_3 + C_2)\}} \quad (4-5)$$

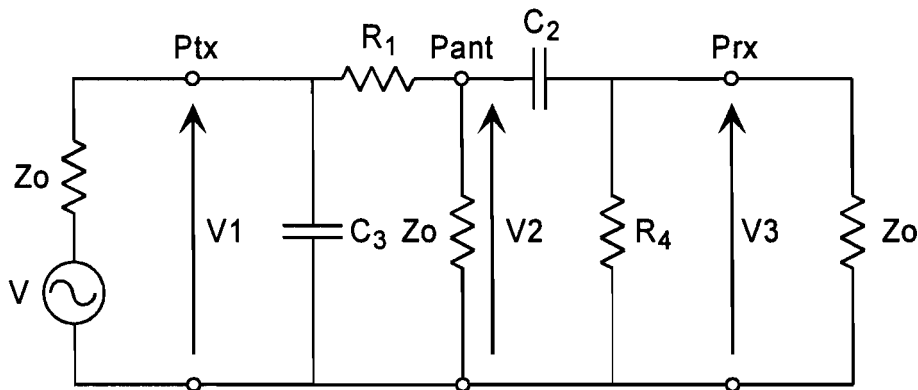


図4-4. 送受切り替えスイッチ送信系オン時の等価回路。

$$\frac{V_2}{V_1} = \frac{Z_0(1 + j\omega C_2 R')}{R_1 + Z_0 + j\omega C_2 R_s} \quad (4-6)$$

$$R' = \frac{R_4 Z_0}{R_4 + Z_0} \quad (4-7)$$

$$R_T = R_1 R_4 + R_4 Z_0 + Z_0 R_1 \quad (4-8)$$

$$R_s = R_1 R' + R' Z_0 + Z_0 R_1 \quad (4-9)$$

ここで、 $R_4 \ll Z_0$ であれば、(4-8)式と(4-9)式は等しくなるので、

$$\frac{V_2}{V} = \frac{Z_0(1 + j\omega C_2 R_4)}{R_1 + 2Z_0 + j\omega\{C_2 R_T + Z_0^2(C_2 + C_3)\}} \quad (4-10)$$

となる。さらに、 C_2 と C_3 が十分小さければ、(4-10)式は、

$$\frac{V_2}{V} = \frac{Z_0}{R_1 + 2Z_0} \quad (4-11)$$

と近似できる。

また、スイッチのアイソレーションは次式により計算される。

$$\frac{V_3}{V} = \frac{V_2}{V} \cdot \frac{V_3}{V_2} \quad (4-12)$$

$$\frac{V_3}{V_2} = \frac{j\omega C_2 R_4}{1 + j\omega C_2 R_4} \quad (4-13)$$

従って、(4-10)、(4-12)、(4-13)式よりアイソレーションは、

$$\frac{V_3}{V} = \frac{j\omega C_2 R_4 Z_0}{R_1 + 2Z_0 + j\omega\{C_2 R_T + Z_0^2(C_2 + C_3)\}} \quad (4-14)$$

となる。図4-3の回路において、FET2とFET3はFETの2段縦積み構造なので、オフ時の容量が十分小さいため(4-11)式が成り立つ。従って、FET2とFET3が2段縦積み構造であることが耐電力性の向上のみならず、挿入ロスの低減にも有効であることがわかる。また、FET1は耐電力性が不要なのでシングルゲートFETを用いておりオン時の抵抗を低く抑えることが可能である。

次に、ハーモニックバランスシミュレータと FET の大信号モデルを用いて、本スイッチ特性の詳細なシミュレーションを行った。本章で用いた FET はイオン注入型 GaAs MESFET で、そのゲート長は $0.6\mu\text{m}$ 、ソース・ドレイン n+間隔は $3.0\mu\text{m}$ である。シミュレーションに用いた FET の大信号モデルパラメータ (Curtice モデル[17]) を表 4-1 に示す。

表 4-1. GaAs MESFET 大信号モデルパラメータ

パラメータ	値	パラメータ	値
α	4.9	Rg	$2.0\ \Omega$
β	0.032	Rd	$4.5\ \Omega$
λ	0.12	Rs	$4.5\ \Omega$
Vp	-1.2 V	Cgs	$0.3 \times 10^{-12}\ \text{F}$
		Cgd	$0.03 \times 10^{-12}\ \text{F}$

小信号シミュレーション結果を図 4-5~4-7 に示す。スイッチング電圧は $0/2.7\text{V}$ で、Vdd も 2.7V である。受信系の挿入ロスが送信系よりも大きいのは、図 4-3 において FET2 が 2 段縦積みになっているために直列抵抗値が大きいためである。また、アイソレーション特性も受信系が送信系よりもやや悪いのは、図 4-3 の FET1 がシングルゲート FET のためである。周波数とともに挿入ロスが増え、アイソレーションが悪化するのは、FET の浮遊容量やインダクタンスのためである。なお、図 4-7 のアンテナポート VSWR は送信系 (Tx ポート) をオンした時のものである。

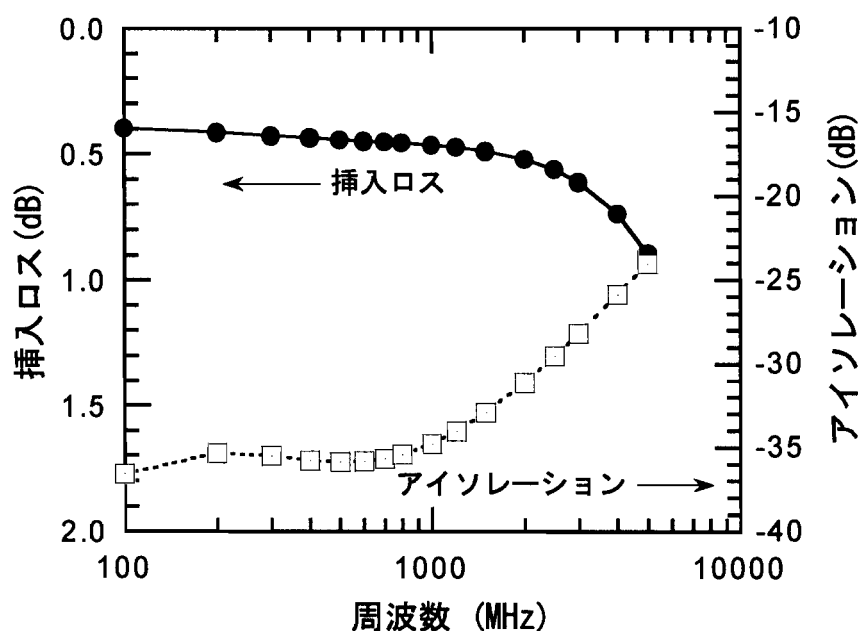


図 4-5. スwitchの挿入ロスとアイソレーションの計算結果：送信系。

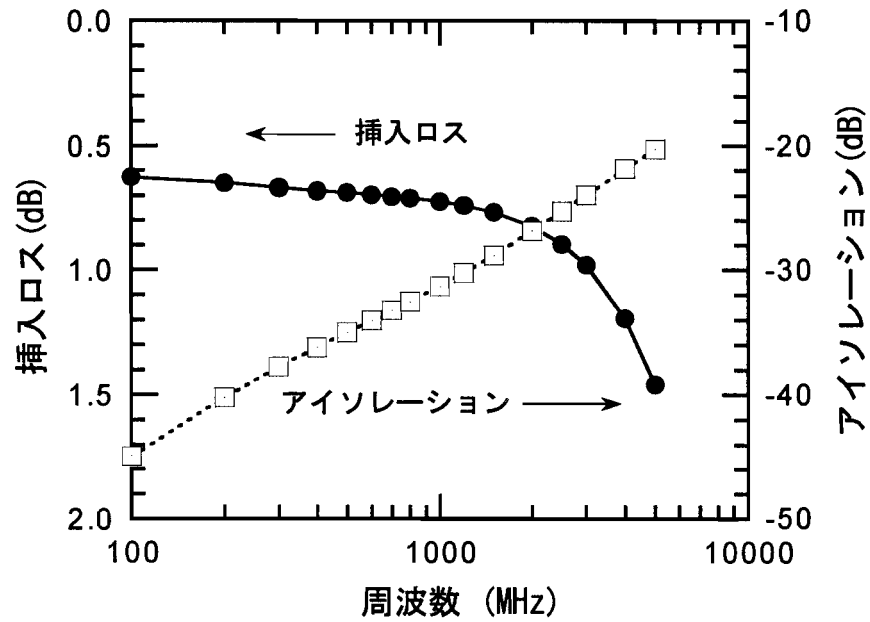


図4-6. スイッチの挿入ロスとアイソレーションの計算結果：受信系。

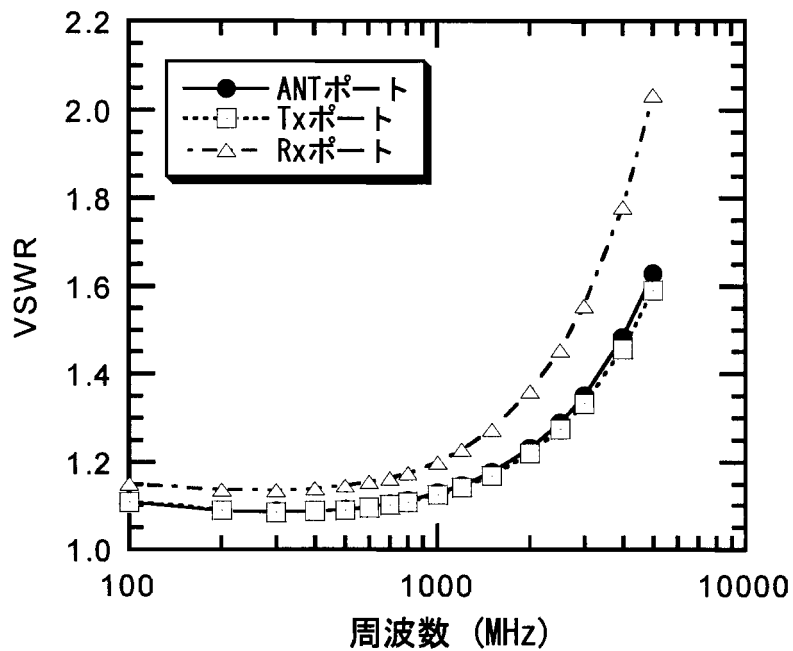


図4-7. スイッチの各ポートのVSWRのシミュレーション結果。

周波数 1.9GHz におけるスイッチのシミュレーション結果を次にまとめる。送信系の挿入ロスが 0.5dB が期待されるので、電力増幅器の出力は 21dBm で十分である。

表 4-2. 送信系のシミュレーション結果 (1.9GHz)

挿入ロス	アイソレーション	VSWR
0.51dB	-31.5dB	1.22

表 4-3. 受信系のシミュレーション結果 (1.9GHz)

挿入ロス	アイソレーション	VSWR
0.81dB	-27.2dB	1.36

次に、スイッチの大信号特性のシミュレーション結果を図 4-8 に示す。本スイッチは送信系のみ耐電力性が要求されるので、シミュレーションは送信系についてのみ行った。周波数は 1.9GHz で、スイッチング電圧と Vdd は 2.7V である。挿入ロスが 1dB 増加する電力 (P1dB) は 28dBm であるので、PHS 用送受切り替えスイッチとして十分使用できる。図 4-8 のシミュレーション結果の P1dB は(4-3)式から計算される電力よりも大きいのが、これは高周波電圧がピンチオフ電圧を超えて大きくなっても FET はショートするわけではないので、通過電力は入力電力の増加とともに増えるからである。

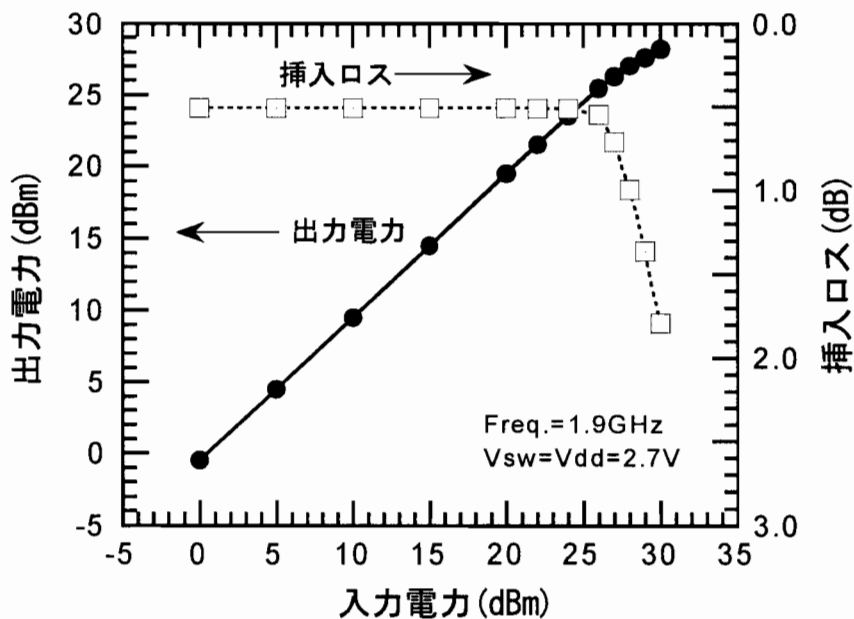


図 4-8. スイッチ送信系の通過電力特性のシミュレーション結果。

4-3. スイッチ試作結果

図4-9に試作した送受切り替えスイッチ MMIC のチップ写真を示す。チップサイズは $1.06\text{mm} \times 1.06\text{mm}$ ($=1.12\text{mm}^2$) である。図4-1の構造のチップサイズは $0.77 \sim 2.7\text{mm}^2$ で[7, 8]、共振タイプのチップサイズは $1.2 \sim 4\text{mm}^2$ [10, 11]であるので、本スイッチ回路は FET の2段縦積み構造を採用したが、他の回路形式と比べてチップサイズは同等以下である。
(本スイッチ MMIC は、天理工場 第4生産部において試作していただいた。)

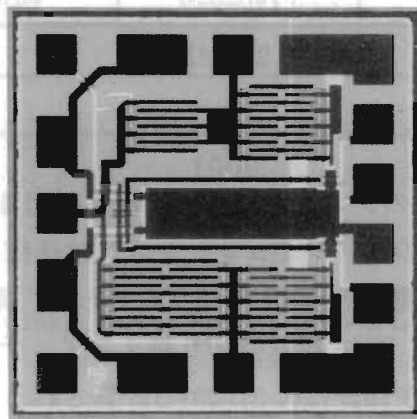


図4-9. SPDT スイッチのチップ写真。

まず、本スイッチ MMIC の小信号評価を行うため、ネットワークアナライザにて S パラメータの周波数特性を測定し、挿入ロス、アイソレーションと VSWR を評価した。それらの結果を図4-10～4-12に示す。スイッチング電圧と Vdd はともに 2.7V である。本スイッチ回路は、共振作用を利用していないため極めて広帯域性を有しており、周波数 100MHz から 3GHz において送信系のロスが 1dB 以下を達成している。

周波数 1.9GHz における特性を次にまとめる。以上より、前節でのシミュレーション結果と実測はほぼ一致していることが確認された。

表4-4. 送信系の評価結果 (1.9GHz)

挿入ロス	アイソレーション	VSWR
0.60 dB	-29.8 dB	1.10

表4-5. 受信系の評価結果 (1.9GHz)

挿入ロス	アイソレーション	VSWR
0.69 dB	-29.7 dB	1.07

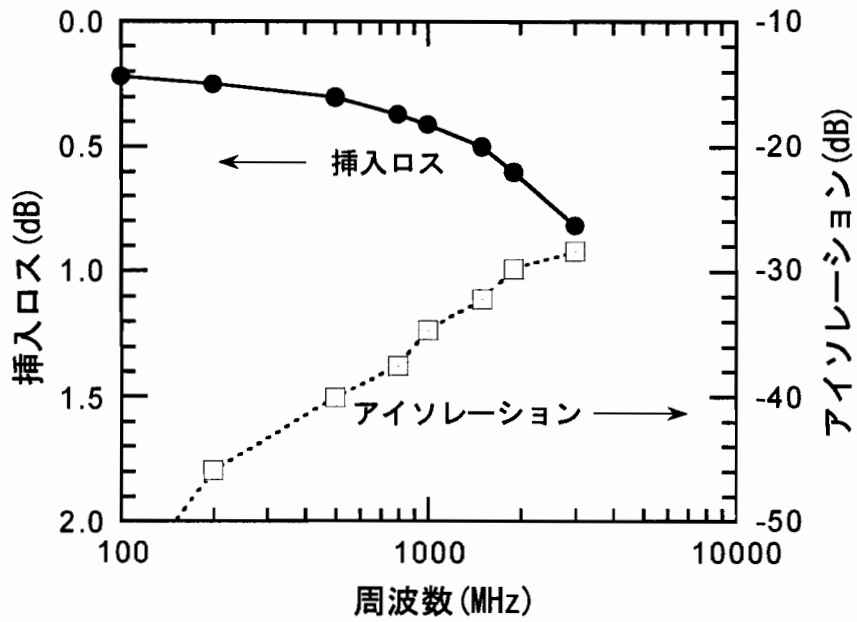


図4-10. 本スイッチ MMIC の挿入ロスとアイソレーションの測定結果：送信系。

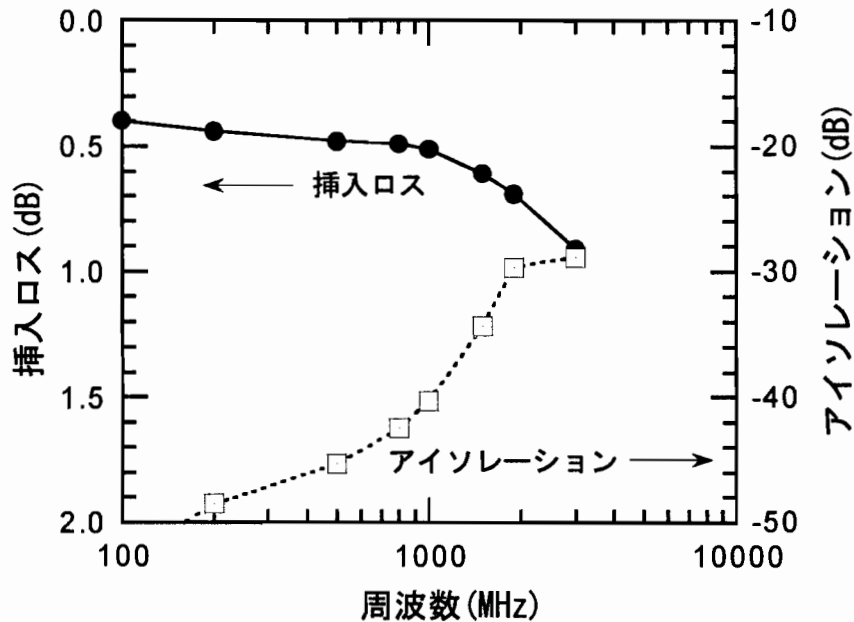


図4-11. 本スイッチ MMIC の挿入ロスとアイソレーションの測定結果：受信系。

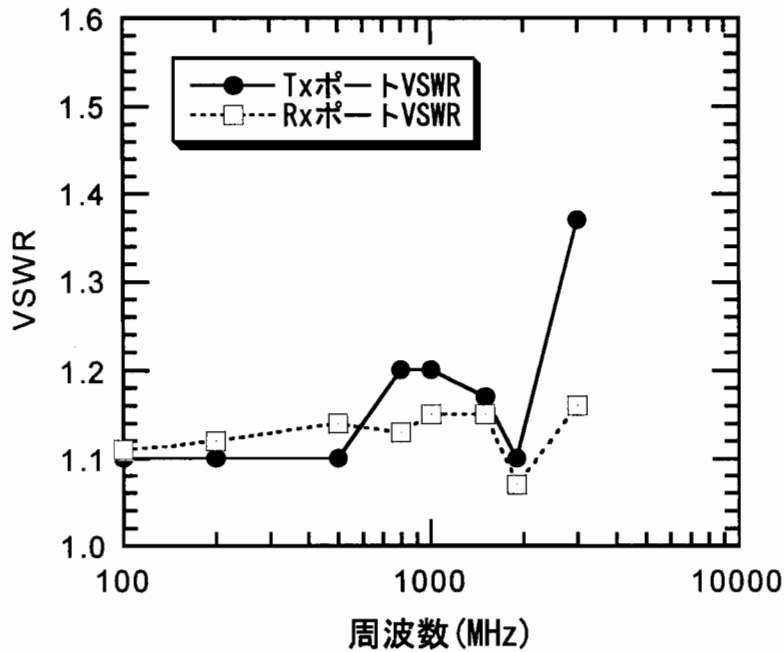


図4-12. 本スイッチ MMIC の各ポート VSWR の測定結果。

次に、本スイッチ MMIC の大信号特性の評価を行った。まず、無変調波信号を入力してスイッチング電圧 2.7V で通過特性を評価した結果を図4-13に示す。これより、スイッチング電圧 2.7V において P1dB=29dBm が得られ、シミュレーション結果とほぼ一致することが確認された。また、P1dB のスイッチング電圧依存性を図4-14に示す。スイッチング電圧 1.8V においても、P1dB=25dBm の高い線形性が得られた。

PHS 規格の $\pi/4$ シフト QPSK 変調波を入力して、スイッチング電圧 2.7V において、本スイッチの隣接チャネル漏洩電力 (600kHz 離調) の評価を行った結果を図4-15に示す。入力電力 21dBm 時の隣接チャネル漏洩電力は -67dBc で、良好な線形性が実証された。電力増幅器出力端での隣接チャネル漏洩電力は -55dBc 程度なので、本スイッチの隣接チャネル漏洩電力は電力増幅器のそれに対して十分小さく、スイッチによる隣接チャネル漏洩電力の悪化は考えなくてよいレベルである。また、隣接チャネル漏洩電力 (600kHz 離調) のスイッチング電圧依存性を評価した結果を図4-16に示す。入力電力は 21dBm である。これより、本スイッチ MMIC はスイッチング電圧 1.8V まで良好な線形性を有していることを確認した。

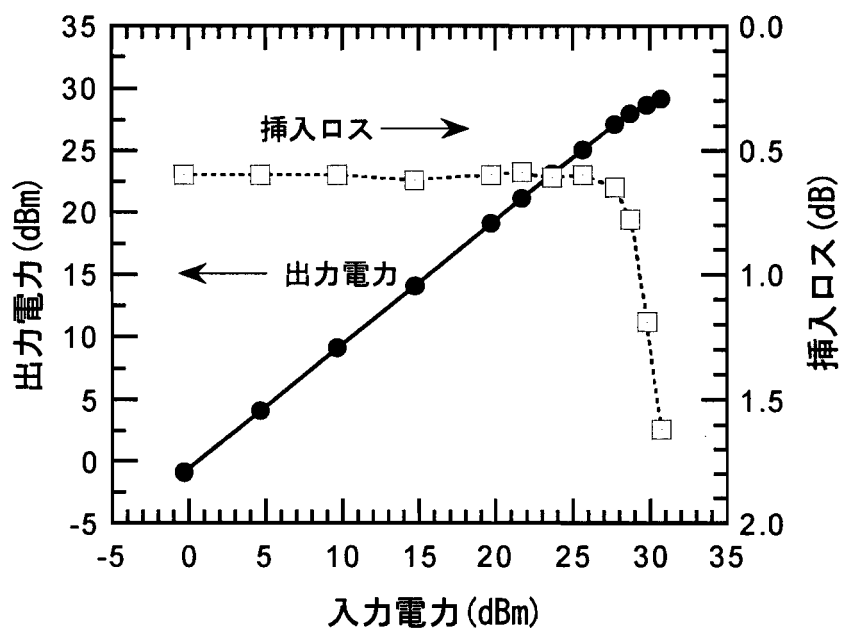


図4-13. 無変調波入力時の送信系入出力特性測定結果（周波数=1.9GHz）。

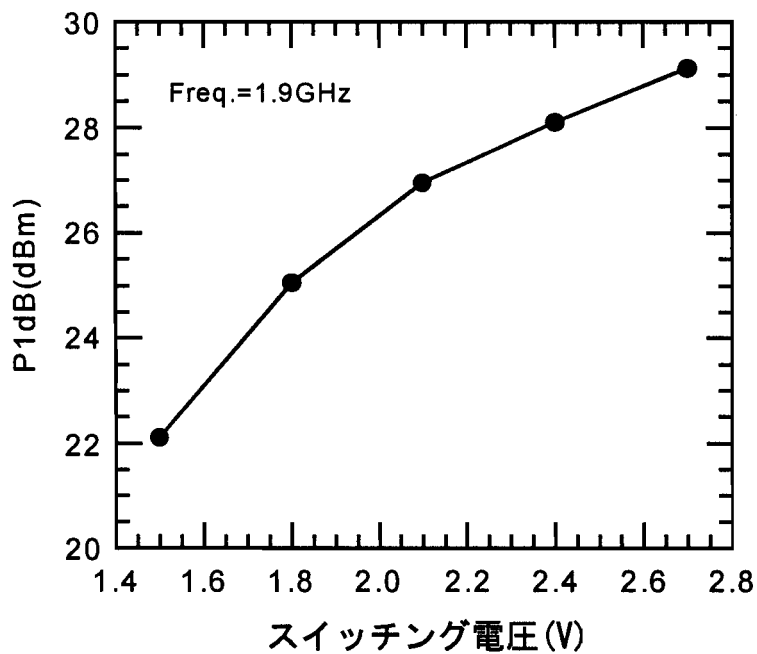


図4-14. P1dBのスイッチング電圧依存性測定結果。

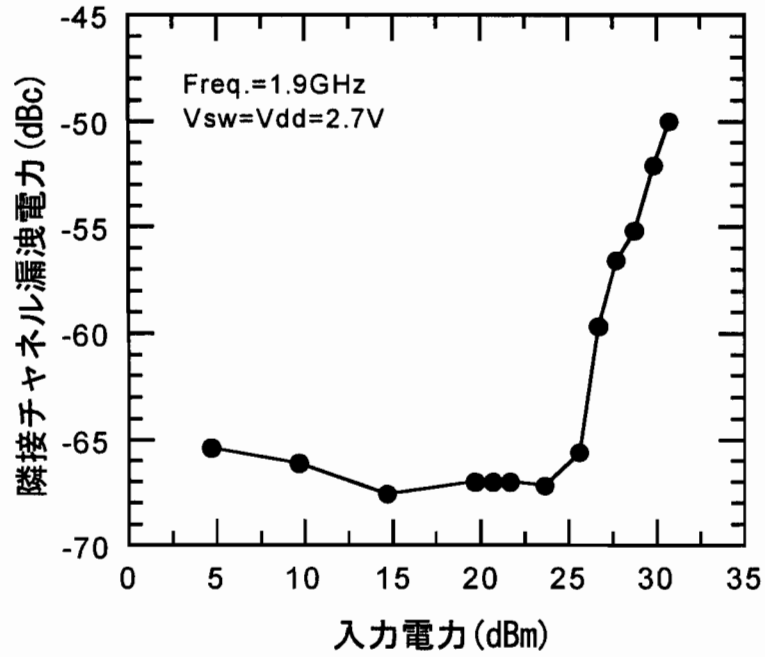


図4-15. スイッチ MMIC の隣接チャネル漏洩電力特性 (スイッチング電圧 = 2.7V)。

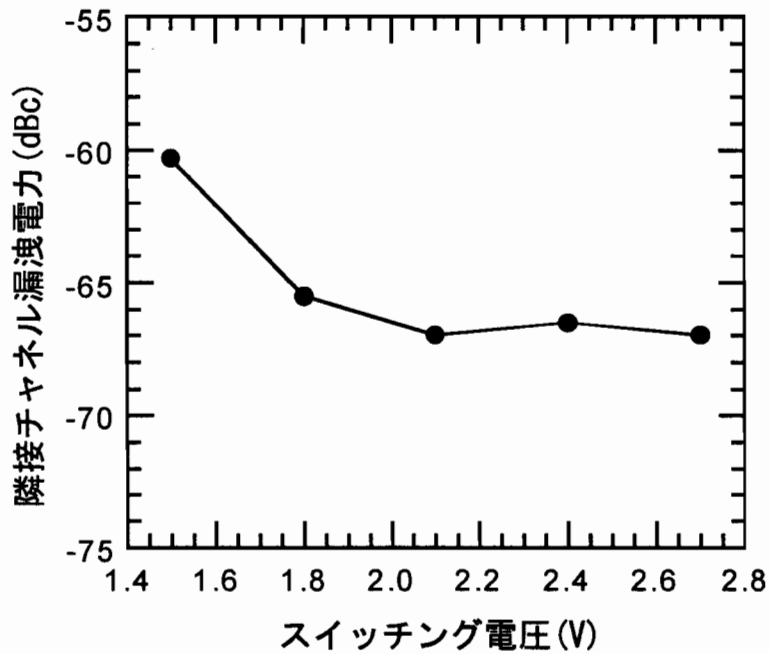


図4-16. スイッチ MMIC の隣接チャネル漏洩電力のスイッチング電圧依存性。
(入力電力 = 21dBm)

4-4. 結言

本章ではイオン注入型 GaAs MESFET を用いて、スイッチング電圧 2.7V で動作する送受切り替えスイッチ MMIC を提案し、その高い線形性と低挿入ロス特性、ならびに広帯域特性を実証した。

本提案の送受切り替えスイッチ回路は、低スイッチング電圧で耐電力性を向上させるため、送信系のシャント FET と受信系の直列 FET を 2 段縦積み構造とした。この構造を用いることで、 -1.2V 程度の制御性のよいピンチオフ電圧を有する 1 種類の FET で、PHS 用送受切り替えスイッチに要求される耐電力性を満たせること、また、挿入ロスも低減できることを解析的に示した。さらに、試作したスイッチ MMIC は入力電力 21dBm 時、スイッチング電圧 1.8V まで隣接チャネル漏洩電力が -65dBc 以下と極めて高い線形性を有することを確認した。

本提案のスイッチ MMIC の送信系の挿入ロスは 0.6dB である。PHS 規格では、アンテナ出力は 19dBm であり、アンテナフィルタの挿入ロスは約 1dB なので、電力増幅器の出力はおおむね 20.6dBm で良いことになる。第3章で提案した電力増幅器の電力付加効率は 37% であるから、出力電力が 20.6dBm でよければ消費電流は 115mA となり、出力電力が 21.0dBm 時よりも 11mA 低減できる。このように、SPDT スwitchの低挿入ロス化により、PHS 携帯機の消費電流低減が可能となる。

本提案の送受切り替えスイッチ MMIC は共振回路を用いていないため、広帯域性を有しており、挿入ロスは 100MHz~3GHz において送受信とも 1dB 以下である。従って、PHS 携帯機のみならず、各種携帯電話、ワイヤレス LAN (Local Area Network) [18, 19]、ページャ他の通信システムにも応用可能である。

第4章の参考文献

- [1] 第二世代コードレス電話システム 標準規格、RCR STD-28、平成5年12月。
- [2] K. Kobayashi, A. Oki, D. Umemoto, S. Claxton and D. Streit, "GaAs HBT Pin Diode Attenuator and Switches," in IEEE Microwave and Millimeter-Wave Monolithic Circuits Symposium Technical Digest, 1993, pp.151-154.
- [3] D. Teeter, R. Wohlert, B. Cole, G. Jackson, E. Tong, P. Saledas, M. Adlerstein, M. Schindler, S. Shanfield, "Ka-band GaAs HBT Pin Diode Switched and Phase Shifters," in IEEE Microwave and Millimeter-Wave Monolithic Circuits Symposium Technical Digest, 1994, pp.183-186.
- [4] E. Alekseev, D. Pavidis, J. Dickmann and T. Hackbarth, "W-band InGaAs/InP Pin Diode Monolithic Integrated Switches," in IEEE GaAs IC Symposium Technical Digest, 1996, pp.285-288.
- [5] P. O'Sullivan, G. Onge, E. Heaney, F. McGrath, C. Kermarrec, "High Performance Integrated PA, T/R Switch for 1.9 GHz Personal Communications Handsets," in IEEE GaAs IC Symposium Technical Digest, 1993, pp.33-35.
- [6] K. Fujimoto, T. Kunihisa, S. Yamamoto, H. Fujimoto, Y. Ota and O. Ishikawa, "A High Performance GaAs MMIC Transceiver for Personal Handy Phone System (PHS)," in 25th European Microwave Conference Proceedings, 1995, pp.926-930.
- [7] S. Kusunoki, T. Ohgihara, M. Wada and Y. Murakami, "SPDT Switch MMIC using E/D-mode GaAs JFETs for Personal Communications," in IEEE GaAs IC Symposium Technical Digest, 1992, pp.135-138.
- [8] H. Uda, T. Sawai, T. Yamada, K. Nogawa and Y. Harada, "High-Performance GaAs Switch ICs Fabricated using MESFETs with Two kinds of Pinch-Off Voltages," in IEEE GaAs IC Symposium Technical Digest, 1993, pp.247-250.
- [9] F. McGrath, K. Jackson, E. Heaney, A. Douglas, W. Fahey, R. Pratt and T. Begnoche, "A 1.9-GHz GaAs Chip Set for the Personal Handyphone System," IEEE Transactions on Microwave Theory and Technique, Vol.43, No.7, pp.1733-1744, July, 1995.
- [10] T. Tokumitsu, I. Toyoda and M. Aikawa, "A Low-Voltage, High-Power T/R Switch MMIC Using LC Resonators," IEEE Transactions on Microwave Theory and Techniques, Vol.43, No.5, pp.997-1002, May, 1995.
- [11] K. Kawakyu, Y. Ikeda, M. Nagaoka, K. Ishida, A. Kameyama, T. Nitta, M. Yoshimura, Y. Kitaura and N. Uchitomi, "A Novel Resonant-Type GaAs SPDT Switch IC With Low Distortion Characteristics For 1.9GHz Personal Handy-Phone System," in IEEE MTT-Symposium Technical Digest, 1996, pp.647-650.
- [12] 安村、藤岡、佐藤、武藤、佐々木、"1.9GHz 小型 GaAs MMIC アンテナスイッチ" 1996年電子情報通信学会エレクトロニクスソサエティ大会、1996, p.C-83.

- [13] 宮辻、長田、吉川、宮永、大石、上田、“GaAs 高出力 RF SPDT スイッチ IC”、電子情報通信学会春季大会、1994、p.2-624.
- [14] A. Gopinath and J. Rankin, “GaAs FET RF Switches,” IEEE Transactions on Electron Devices, Vol.ED-32, No.7, pp.1272-1278, 1985.
- [15] Y. Ayashi, “Microwave Switching with GaAs FETs,” in Microwave Journal, pp.61-74, Nov., 1982.
- [16] 佐々木、坂倉、小杉、吉川、金沢、“高周波 FET スイッチの伝送特性計算に関する一検討”、電子情報通信学会春季大会、1993、p.2-541.
- [17] W. Curtice and M. Ettenberg, “A Nonlinear GaAs FET Model for Use in the Design of Output Circuits for Power Amplifiers,” IEEE Transactions on Microwave Theory and Techniques, Vol.33, No.12, pp.1383-1394, Dec., 1985.
- [18] 小電力データ通信システムの無線局の無線設備標準規格、RCR-STD-33A、平成5年3月。
- [19] Draft Standard IEEE802.11, Wireless LAN, p.802.11, D2.0, July, 1995.

第5章 周波数ダウンコンバータの高機能化

5-1. 序言

第2章から第4章において、通信機器無線部送信系の高機能・小型・低消費電力化のため、低動作電圧で高線形性を有する電力増幅器と送受切り替えスイッチ回路の提案を行い、さらにMMICチップの試作を行い本提案の有効性を実証した。本章では、無線部受信系の高機能・小型・低消費電力化のため、衛星放送受信機に使用する高機能周波数ダウンコンバータMMICを提案する。

移動体通信のみならず衛星放送受信機においても小型化は重要なテーマである。当初、受信機はトランジスタやチップ部品を用いてハイブリッド回路で構成されていたため、そのサイズは大きなものであった(第1章表1-1参照)。受信機を小型化するためには多くの回路を集積した高機能なMMICが必要である。従って、受信機の小型化を目指した周波数ダウンコンバータMMICが多数報告されているが[1-4]、これらはすべて低雑音増幅器やミキサ等の能動回路のMMIC化の報告である。もちろん、能動回路のMMIC化により受信機は大きく小型化される。しかし、能動回路のみのMMIC化では重要な課題が残される。それは、フィルタ等サイズの大きな受動回路が集積されないということである。一般に、通信機器の受信系においてはイメージ信号を抑圧することが要求される。イメージ信号の抑圧には、大きく分けて2種類の手法があり、1つは、ミキサ回路の前段にイメージ抑圧フィルタを配置するやり方である(フィルタタイプのイメージ抑圧ミキサ)。他方は、 90° ハイブリッド回路とミキサを図5-1-1のように組み合わせる手法である(位相タイプのイメージ抑圧ミキサ)[5]。位相タイプのイメージ抑圧ミキサは、受信RF信号と局部発振器(LO:Local Oscillator)の周波数が非常に近接している場合にでもイメージ信号を抑圧できることが利点であるが、IF信号合成のための 90° ハイブリッド回路のサイズが大きくなることと、ミキサ回路が2系統必要なのが欠点であり、衛星放送用には用いられていない。

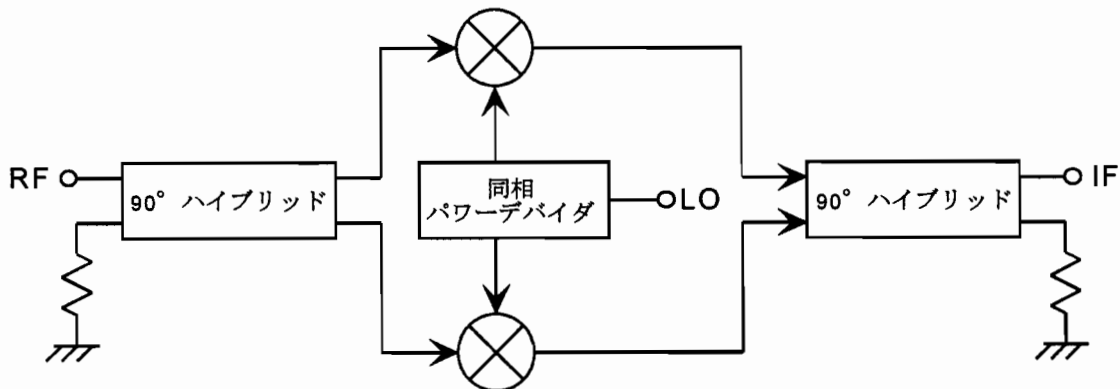


図5-1-1. 位相タイプイメージ抑圧ミキサ。

一方、フィルタによるイメージ抑圧を行う場合、フィルタの小型化が課題となる。フィルタを集積できなければ、周波数ダウンコンバータ MMIC は(1)フィルタを境として複数チップで構成するか、(2)低雑音増幅器の出力を一旦 MMIC から外部フィルタに出し、フィルタ出力を再度 MMIC のミキサに入力する等の構成を取らざるを得ないので、MMIC は大きな制約と伝送ロスを受けることになる。例えば、日本の衛星放送用受信機においては、信号周波数帯=11.7~12.0GHz で局部発振器の周波数=10.678GHz なので、イメージ信号帯=9.356~9.656GHz となる[6]。従って、急峻なフィルタ特性が要求されるため、従来は、誘電体基板上に形成した半波長側結合フィルタ[7]がよく用いられている。このフィルタ回路形式は、急峻な帯域通過型特性を有しているが、GaAs 基板上（比誘電率 ~ 13 ）に半波長の長さを持つ伝送線路を形成するとサイズが大きくなるので（周波数 12GHz での半波長は約 3.5 mm）、コスト高になると言う問題があり、これまで集積化されていない。本研究では半波長側結合フィルタにかわって、短い伝送線路と容量を橋絡 T 型に接続する全く新しいフィルタ回路を提案する。GaAs 基板上に形成した本フィルタ回路の面積は約 0.5mm²と極めて小型でありながら、イメージ抑圧比 27dB 以上を有している[8]。この MMIC フィルタの実現により、本章で提案する周波数ダウンコンバータ MMIC は前述のような制約を受けずに、低雑音増幅器、フィルタ、ミキサと中間周波増幅器を 1 チップに集積することが可能となる。また、周波数ダウンコンバータ内にフィルタを集積することは雑音特性の点からも重要である。周波数ダウンコンバータ全体の動作を考えると、フィルタがない場合は低雑音増幅器の出力から発生した広帯域な雑音がミキサに入力される。それらの内イメージ周波数の雑音はミキサで周波数変換されて中間周波数に落ちるので、周波数ダウンコンバータの雑音指数を悪化させる。本章で提案する周波数ダウンコンバータはフィルタを集積しているため、低雑音増幅器から発生する雑音を抑圧し、周波数ダウンコンバータの雑音指数悪化を防ぐ。

衛星放送受信においても、低消費電流化は重要な課題である。携帯電話や PHS 等の携帯機では、送信系（特に電力増幅器）が消費電流の大部分を占めるため、受信系の消費電流が携帯機全体の消費電流に与える影響は小さいが、衛星放送受信機は受信系のみで構成されるため、受信系の低消費電流化は重要な課題である。しかし、従来は研究の重点は電気的特性、特に雑音指数に置かれていた。本研究においては、周波数ダウンコンバータの雑音指数をほとんど犠牲にせずに、消費電流の低減を行う。

本章では、まず周波数ダウンコンバータの構成について述べる（5-2 節）。次に、日本の衛星放送用周波数帯で動作する低雑音増幅器（5-3 節）、フィルタとミキサ（5-4 節）、中間周波増幅器（5-5 節）の各回路設計と試作結果について詳述し、さらに、これらの回路をすべて集積した周波数ダウンコンバータ MMIC の実証（5-6 節）を行う。最後に、欧州の衛星放送（Astra）、米国の衛星放送（FSS : Fixed Satellite System）と日本 BS の衛星放送の全周波数帯で動作可能な広帯域周波数ダウンコンバータ MMIC の実証（5-7 節）を行う。

5-2. 周波数ダウンコンバータの構成

受信機を構成する低雑音増幅器、フィルタ、ミキサと中間周波増幅器に要求される性能はそれぞれ異なる。そこでまず、それぞれの回路に重要な要求性能をまとめ、次に、周波数ダウンコンバータ MMIC の回路構成とデバイス技術の選択を行う。最後に、MMIC を構成する導波路について考察する。

表5-2-1に個々の回路に重要な性能をまとめる。

表5-2-1. 各回路に重要な性能

	低雑音増幅器	フィルタ	ミキサ	中間周波増幅器
重要な性能	雑音指数	イメージ抑圧比	線形性	利得、線形性

受信機の雑音指数の目標を 1.2dB とすると、低雑音増幅器には 1.0dB 程度の雑音指数が要求されるので、低雑音増幅器を構成するトランジスタの雑音指数は 0.5~0.6dB 程度が必要である。この超低雑音を実現するためには(5-2-1)式、GaAs MESFET に関するノイズファクタ (Fmin) ^(注1) に関する Fukui の式[9]、が示すように高い遮断周波数 ($f_t \approx gm/2\pi C_{gs}$) が要求される。

$$F_{min} = 1 + 2\pi f C_{gs} K_f \sqrt{\frac{R_g + R_s}{g_m}} \quad (5-2-1)$$

- f: 動作周波数
- C_{gs}: ゲート・ソース容量
- R_g: ゲート抵抗
- R_s: ソース抵抗
- g_m: トランスコンダクタンス
- K_f: フィッティングパラメータ

(5-2-1)式にはトランジスタ固有のフィッティングパラメータが入っているので、要求される雑音指数から必要な f_t を単純に計算できないが、概ね 50~60GHz の f_t が必要である。この f_t は、HEMT では実現できるものの、イオン注入型 MESFET では実現困難である。従って、低雑音増幅器の初段増幅には HEMT を用いるのがよい。しかし、2 段目より後段については雑音指数の重要性は下がるので、イオン注入型 MESFET を用いることが可能である。

(注1)

雑音指数とノイズファクタの関係は、ノイズファクタをデシベル変換したものが雑音指数である。本論文では、必要に応じて雑音指数とノイズファクタの両方を使用する。

イオン注入型 MESFET は HEMT に比べて雑音指数で劣るものの、量産性に優れコストが安いと言う利点を有している。次に、ミキサと中間周波増幅器には超低雑音特性は要求されず、線形性 (IM3:Third-order Intermodulation) や利得が重要である。中間周波増幅器の動作周波数は 1GHz 帯なので、 f_t は 20GHz 程度あれば良く、イオン注入 MESFET が十分使用できる。衛星放送受信機においては、携帯端末と違って比較的高い電圧 (5~6V) で MMIC を動作できるので、HEMT より knee 電圧がやや高い GaAs MESFET を用いてもミキサや中間周波増幅器に要求される線形性は確保できる[1]。従って、本章で提案する周波数ダウンコンバータ MMIC は、低雑音増幅器の 2、3 段目、ミキサと中間周波増幅器を含み、イオン注入型 GaAs MESFET で構成する。

次に、MMIC を構成する導波路について考察する。第 2 章から第 4 章においては、MMIC は集中定数で設計を行った。これは、周波数が 1.9GHz と低いためである。本章では周波数は 12GHz なので、分布定数線路を基本に設計を行う。分布定数線路には大きくわけて、マイクロストリップ線路とコプレーナ・スロット線路の 2 種類がある。従来 MMIC の導波路にはマイクロストリップ線路が主に用いられていた[10-14]。これは、ハイブリッド回路でマイクロ波回路を構成していたころからの設計手法やデータベースが有効に活かせるからである。一方、コプレーナ線路[15]は基板片面に信号線路と接地導体があるため、良好な接地が得られる等のメリットが見直され、1987 年ごろから盛んに用いられている[16-20]。本研究では、コプレーナ線路が以下の特徴を有することから、導波路はコプレーナ線路を用いることとする。

- (1) GaAs 基板上で良好な高周波での接地が得られること。
- (2) 回路の小型化に有効であること。
- (3) GaAs 基板を研磨して、その厚さを精密に制御する必要がないこと。

以上の考察から、受信機の超低雑音を実現し、同時に量産性のある周波数ダウンコンバータ MMIC を実現するため、本研究においては、

- (1) 低雑音増幅器を 2 段とし、フィルタ、ミキサと中間周波増幅器を MMIC 化する。
- (2) ウエハ作成プロセスはイオン注入型 GaAs MESFET を用いる。
- (3) 導波路はコプレーナ線路を用いる。

5-3. 低雑音増幅器

低雑音増幅器の役割は、周波数ダウンコンバータ全体の雑音指数を低減することにある。本研究では、低雑音増幅器の設計で問題となる雑音整合とインピーダンス整合の両立については、すでに実験的に報告されている“ソースインダクタによる直列帰還”[21]の効果を解析的に示したうえで、本手法を用いる。

本節では、まず低雑音増幅器に用いる GaAs MESFET の構造と特性について述べ、次に、低雑音増幅器の設計と試作結果について詳述する。

5-3-1. GaAs MESFET の構造と特性

第4章において送受切り替えスイッチに用いた GaAs MESFET は、動作周波数が 1.9GHz と低いため、ゲート長=0.6 μ m を採用したが、本章では動作周波数が 12GHz と高いため、ゲート長=0.3 μ m の GaAs MESFET を用いる。構造をまとめて示す。

- ・ゲート長 = 0.3 μ m
- ・ソース・ドレイン n+間隔 = 1.0 μ m
- ・ゲート幅 = 280 μ m
- ・ゲートショットキ電極：Al
- ・ソース・ドレインオーミック電極：AuGe/Ni/Au
- ・チャンネルと n+領域は Si イオン注入により形成し、リセス構造は用いない。

次に、低雑音増幅器設計に重要なパラメータである、GaAs MESFET の雑音パラメータの評価結果を示す。任意のソースアドミタンスが与えられた時のトランジスタのノイズファクタ (F) と雑音指数 (NF:Noise Figure) は、一般に次式で表わされる[22]。

$$F = F_m + \frac{R_n}{G_s} \{ (G_s - G_m)^2 + (B_s - B_m)^2 \} \quad (5-3-1)$$

$$NF_m(\text{dB}) = 10 \cdot \text{Log}_{10}(F_m) \quad (5-3-2)$$

NF_m：最小雑音指数

R_n：等価雑音抵抗

G_m+jB_m：最小雑音指数 (NF_m) を与えるソースアドミタンス

G_s+jB_s：任意のソースアドミタンス

ここで、F_m、R_n、G_m、B_m は雑音パラメータと呼ばれ、低雑音増幅器設計の重要なパラメータである。そこで、周波数 12GHz にて本 GaAs MESFET の最小雑音指数と付随利得の評価を行った。結果を図 5-3-1 に示す。図 5-3-1 では、FET のドレイン電圧を 2.0V に固定し、ドレイン電流をパラメータとして最小雑音指数と付随利得を評価した。最小雑音指数はドレイン電流 8~12mA で最小値 1.2dB をとり、その時の付随利得は 8.7~10.5dB である。次に、FET のドレイン電圧が 2.0V、ドレイン電流が 10mA 時の最小雑音指数と付随利得の周波数特性を図 5-3-2 に、等価雑音抵抗の評価結果を図 5-3-3 に示す。また、最小雑音指数を与えるソースアドミタンス (G_m+jB_m) をスミスチャート上に表した反射係数 (Γ_{opt}) を図 5-3-4 に示す。図 5-3-4 では、FET の入力整合を与える反射係数 (S11*) も併せて示した。この結果から、雑音整合とインピーダンス整合を与えるソースインピーダンスはかなり離れていることがわかる。

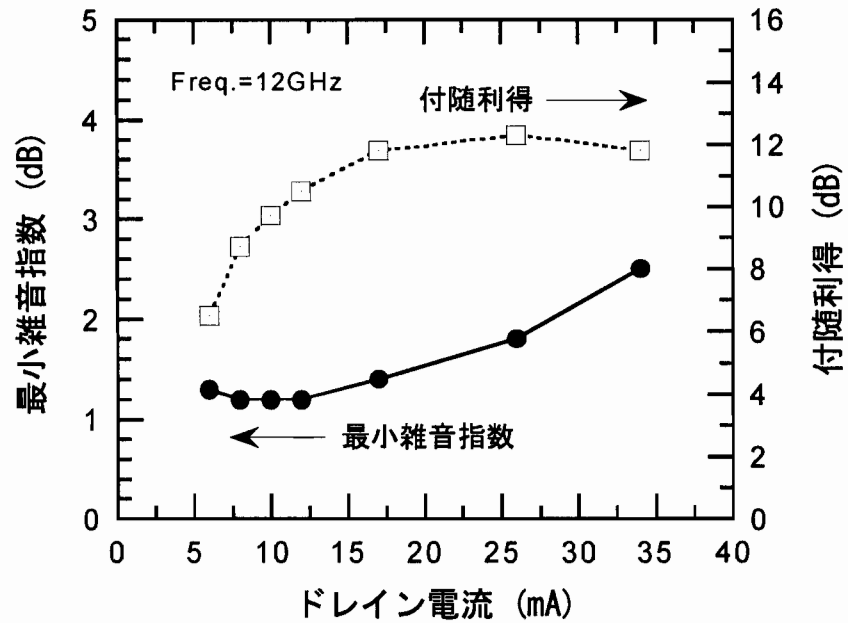


図5-3-1. 12GHzにおけるGaAs MESFETの最小雑音指数と付随利得のドレイン電流依存性。

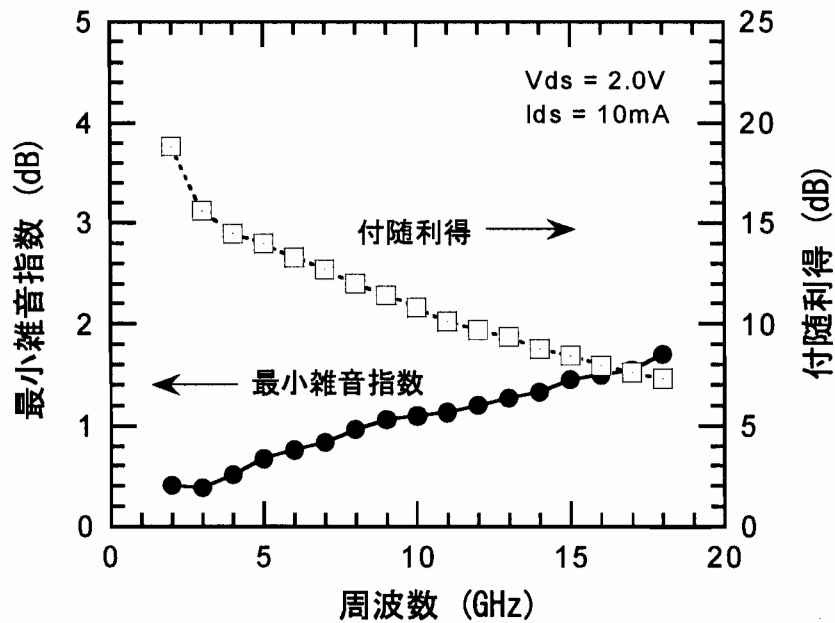


図5-3-2. GaAs MESFETの最小雑音指数と付随利得の周波数特性。

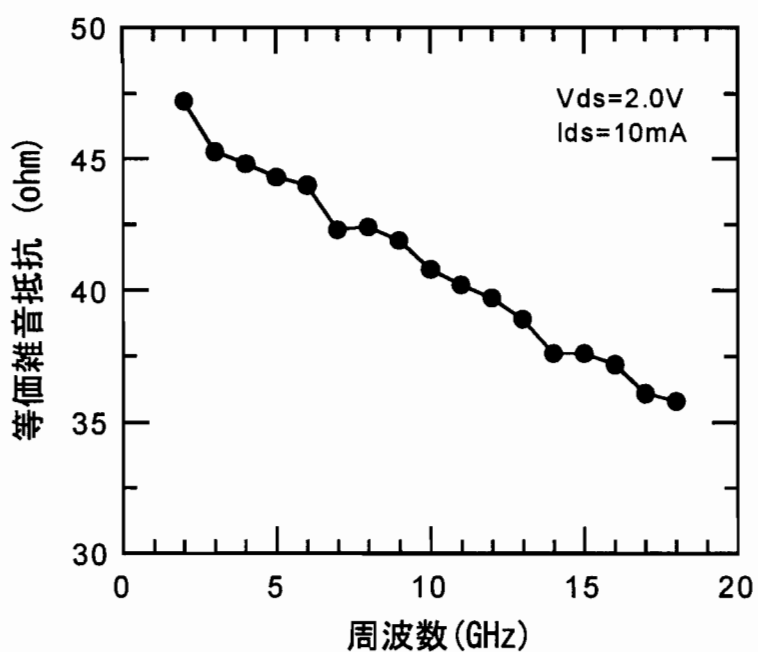


図5-3-3. GaAs MESFET の等価雑音抵抗の周波数特性。

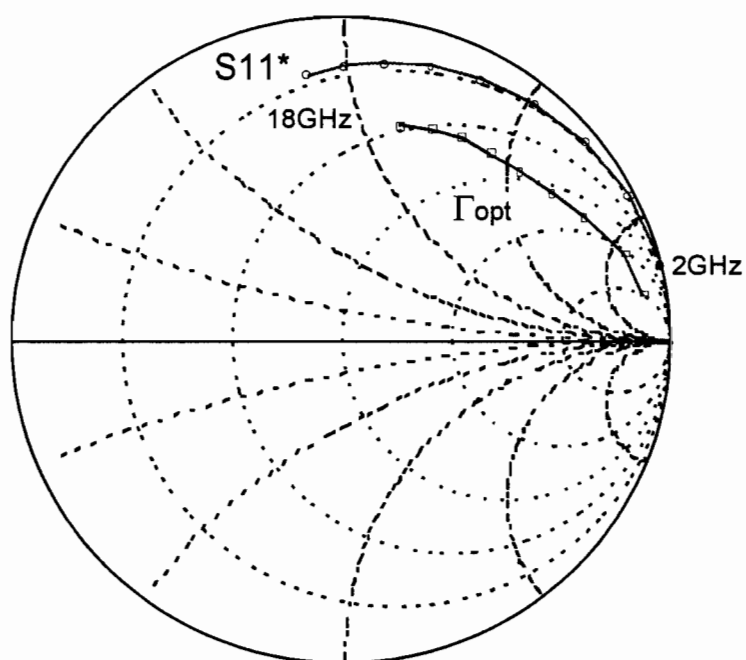


図5-3-4. Γ_{opt} と S_{11}^* の周波数特性測定結果。
(周波数：2～18GHz、2GHz ステップ)

5-3-2. 低雑音増幅器の設計

(1) GaAs MESFET バイアス条件の決定

低雑音増幅器の役割は周波数ダウンコンバータの雑音指数を低減することにあるが、同時に消費電流も考慮しなければならない。そこで、周波数ダウンコンバータの雑音指数を低減するのに十分な性能を有しつつ、消費電流の低減を図るため、まず GaAs MESFET のバイアス条件の決定を行う。

多段増幅器のノイズファクタ (Fn) は次式で表される[23]。

$$F_n = F_1 + \frac{F_2 - 1}{G_1} + \frac{F_3 - 1}{G_1 G_2} + \dots + \frac{F_n - 1}{\prod_{i=1}^{n-1} G_i} \quad (5-3-3)$$

Fi : i 段目回路のノイズファクタ

Gi : i 段目回路の利得

従って、FET と整合回路から成る 2 段低雑音増幅器のノイズファクタ (FLNA) は、

$$F_{LNA} = L1 \left(F2 + \frac{L3 - 1}{G2} + \frac{F4 - 1}{G2} L3 + \frac{L5 - 1}{G2 G4} L3 \right) \quad (5-3-4)$$

L1 : 初段増幅器の入力整合回路ロス

L3 : 段間整合回路ロス

L5 : 2 段目増幅器の出力整合回路ロス

F2, G2 : 初段増幅器用 FET のノイズファクタ、利得

F4, G4 : 2 段目増幅器用 FET のノイズファクタ、利得

と表される。(5-3-4) 式と図 5-3-1 から、増幅器 1 段当たりの FET のバイアス電流とそれを 2 段接続した増幅器の雑音指数と利得を計算したのが表 5-3-1 である。(整合回路のロスを 0.5dB と仮定した。)

表 5-3-1. FET のバイアス電流と 2 段低雑音増幅器の性能比較

FET の特性			2 段低雑音増幅器の性能		
バイアス電流	雑音指数	利得	消費電流	雑音指数	利得
6.7 mA	1.3 dB	6.5 dB	13.4 mA	2.18 dB	11.5 dB
10.0 mA	1.2 dB	9.7 dB	20.0 mA	1.88 dB	17.9 dB
15.0 mA	1.3 dB	11.0 dB	30.0 mA	1.93 dB	20.5 dB
20.0 mA	1.5 dB	12.0 dB	40.0 mA	2.11 dB	22.5 dB

従来の設計手法では、表5-3-1からFETのバイアス電流は15mAが最適と判断され、従って、2段低雑音増幅器の消費電流は30mAとなる。しかし、FETのバイアス電流が10mAと15mAの場合を比べると、低雑音増幅器の利得に2.6dB差があるものの、どちらの場合も低雑音増幅器より後段の回路（ミキサ等）の雑音指数を低減するのに十分な利得を有している。従って、FETのバイアス電流は10mAに定める。

(2) 低雑音増幅器の設計

まず、低雑音増幅器設計における課題をまとめると、

- (i) 図5-3-4に示すように、最小雑音指数を与えるソース反射係数 (Γ_{opt}) とインピーダンス整合をとるための反射係数 (S_{11}^*) が大きく離れているために、雑音整合とインピーダンス整合が同時には達成できない。
- (ii) FETの最高発振周波数 (f_{max} : maximum frequency of oscillation) が高いために、12GHzでは安定指数 (Rollett stability factor、いわゆるK値) が1より小さくなる。このため、入出力インピーダンス整合が同時にはとれない。本研究に用いたFETの12GHzにおける安定指数は0.29である。

上記 i、ii を同時に解決する手法が Lehmann らにより提案されている[21]。[21]において、FETのソースと接地間をインダクタで接続し直列フィードバックをかけることにより、FETの入力反射係数の絶対値が小さくなり Γ_{opt} に近づくことが実験的に示されている。本研究においても同じ手法を用いるが、まず、インダクタによるFETの入力反射係数と雑音パラメータへの影響を解析的に示し、次に回路シミュレータによりインダクタンスの最適化を行う。

インダクタ L (インダクタンス = L) を含めたFETの等価回路を図5-3-5に示す。ここで、 C_{gs} はゲート・ソース間容量、 g_m はトランスコンダクタンス、 G_d はドレインコンダクタンスである。

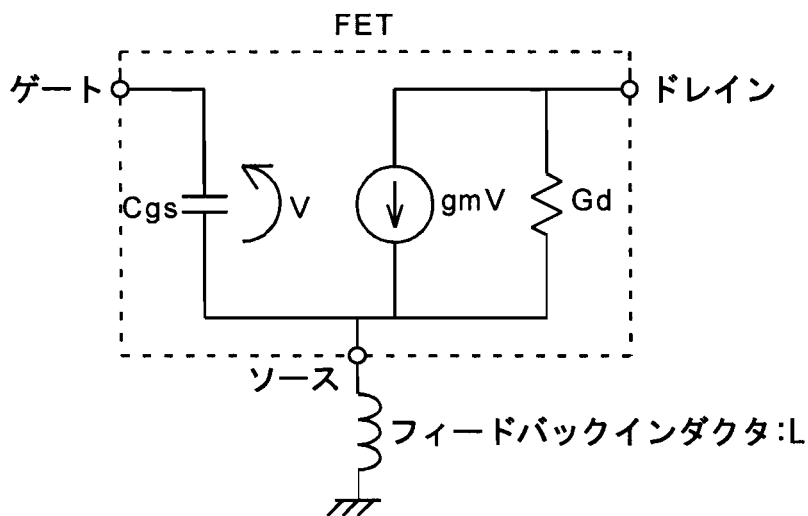


図5-3-5. フィードバックインダクタが接続されたFETの等価回路。

Lを除いたFETのZパラメータは次式であり、Lを含めたZパラメータはZ_{ij} (i,j=1,2) すべてにjωLを加えればよい。(以下のFETの各パラメータは特性インピーダンスで規格化している)

$$Z_{11} = \frac{1}{j\omega C_{gs}} \quad (5-3-5)$$

$$Z_{12} = 0 \quad (5-3-6)$$

$$Z_{21} = -\frac{g_m}{j\omega C_{gs} G_d} \quad (5-3-7)$$

$$Z_{22} = \frac{1}{G_d} \quad (5-3-8)$$

従って、S₁₁は、

$$S_{11} = \frac{\{(G_d + g_m)L - C_{gs}\}\omega + j(\omega^2 C_{gs} L - 1)}{\{(G_d + g_m)L + C_{gs}\}\omega + j(\omega^2 C_{gs} L - 1)} \quad (5-3-9)$$

となる。

そこで|S₁₁|²をLで微分すると、

$$\frac{\partial(|S_{11}|^2)}{\partial L} = \frac{Nu}{De} \quad (5-3-10)$$

$$Nu \cong 4(\omega^2 G^2 + \omega^4 C_{gs}^2)\omega^4 C_{gs} \{(G^2 + \omega^2 C_{gs}^2)L - 4C_{gs}\}GL \quad (5-3-11)$$

$$G = G_d + g_m \quad (5-3-12)$$

となる。(5-3-10)式の分母 (De) は正なので、|S₁₁|²はLが0から増加するにつれて単調に小さくなり、L=4C_{gs}/(G²+ω²C_{gs}²)において最小値をとる。そして、さらにLが増加すると|S₁₁|²は単調に増加することがわかる。従って、FETのソースと接地間に適当なインダクタを挿入することにより、FETの入力反射係数の絶対値を小さくすることが可能である。

次に、インダクタLが接続された時の雑音パラメータを求める。FETの雑音源を入力側に置換して雑音パラメータを求める手法[22]を図5-3-5に適用すると、雑音パラメータは次のようになる。ここで、アスタリスク(*)は複素共役を示す。また、ダッシュ(')はインダクタLが接続されたFETの雑音パラメータであり、ダッシュがない記号はLが接続されていないFETの雑音パラメータである。Z_{ij} (i,j=1,2)はFETのZパラメータであり、(5-3-5)~(5-3-8)式で与えられる。Y_cは入力側に置換した雑音の電流源と電圧源の相関アドミタンスである。

$$Fm' = 1 + 2Rn'Gc' + 2\sqrt{Rn'^2 Gc'^2 + Rn'Gu} \quad (5-3-13)$$

$$Yc' = \frac{Rn' \left\{ 1 + \left(\frac{j\omega L(Z21 - Z11)}{Z21 + j\omega L} \right)^* Yc' \right\} \left(\frac{Z21}{Z21 + j\omega L} Yc \right) + Gu \left(\frac{j\omega L(Z21 - Z11)}{Z21 + j\omega L} \right)^* \frac{Z21}{Z21 + j\omega L}}{Rn' \left| 1 + \frac{j\omega L(Z21 - Z11)}{Z21 + j\omega L} Yc \right|^2 + Gu \left| \frac{j\omega L(Z21 - Z11)}{Z21 + j\omega L} \right|^2}$$

----- (5-3-14)

$$Yc' = Gc' + jBc' \quad (5-3-15)$$

$$Rn' = Rn' \left| 1 + \frac{j\omega L(Z21 - Z11)}{Z21 + j\omega L} Yc \right|^2 + Gu \left| \frac{j\omega L(Z21 - Z11)}{Z21 + j\omega L} \right|^2 \quad (5-3-16)$$

$$Gu' = Rn' \left| \frac{Z21}{Z21 + j\omega L} Yc \right| + Gu \left| \frac{Z21}{Z21 + j\omega L} \right| - Rn' |Yc|^2 \quad (5-3-17)$$

$$Gm' = \sqrt{Gc'^2 + \frac{Gu'}{Rn'}} \quad (5-3-18)$$

$$Bm' = -Bc' \quad (5-3-19)$$

上式より、FETのZパラメータとノイズパラメータからフィードバックがかかった時のノイズパラメータが計算される。

次に、図5-3-4の特性を有するFET ($V_{ds}=2.0V$, $I_{ds}=10mA$)に、先端短絡の伝送線路(スタブ)でフィードバックインダクタを構成した場合の、各雑音パラメータとS11*の数値計算を行った。周波数は12GHzである。(スタブはFETのソース電極両端に各々1個接続することを想定している。)まず、 Γ_{opt} とS11*の数値計算結果をスミスチャート上に表した結果を図5-3-6に示す。また、スタブ長に対する $|\Gamma_{opt}-S11^*|$ を図5-3-7に示す。これらより、インダクタンスの増加とともにS11*は絶対値が小さくなり、 Γ_{opt} に近づくことが確認できる。このフィードバック効果により、雑音整合とインピーダンス整合の両立が可能となる。図5-3-8に、最小雑音指数と安定指数のシミュレーション結果を示す。フィードバックのインダクタは伝送線路で構成されるため、そのロスによりスタブ長が長くなるにつれて最小雑音指数が若干劣化するものの、劣化量はごくわずかである。安定指数は、スタブ長が190 μm ~500 μm 程度において1を超えるため入出力インピーダンスにかかわらず絶対安定となる。

以上のシミュレーション結果から、雑音整合、インピーダンス整合とFETの安定性を考慮して、スタブ長360 μm が最適と判断される。

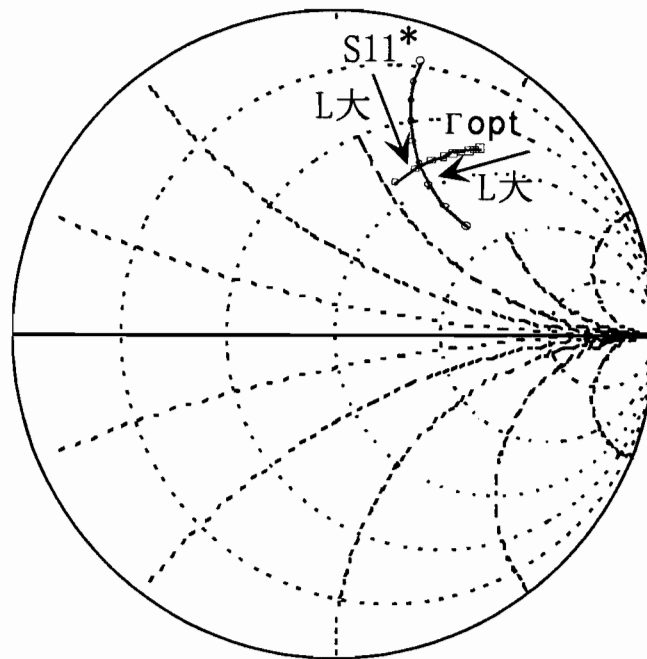


図5-3-6. Γ_{opt} と S_{11}^* の計算結果 (□ : Γ_{opt} 、○ : S_{11}^*)。

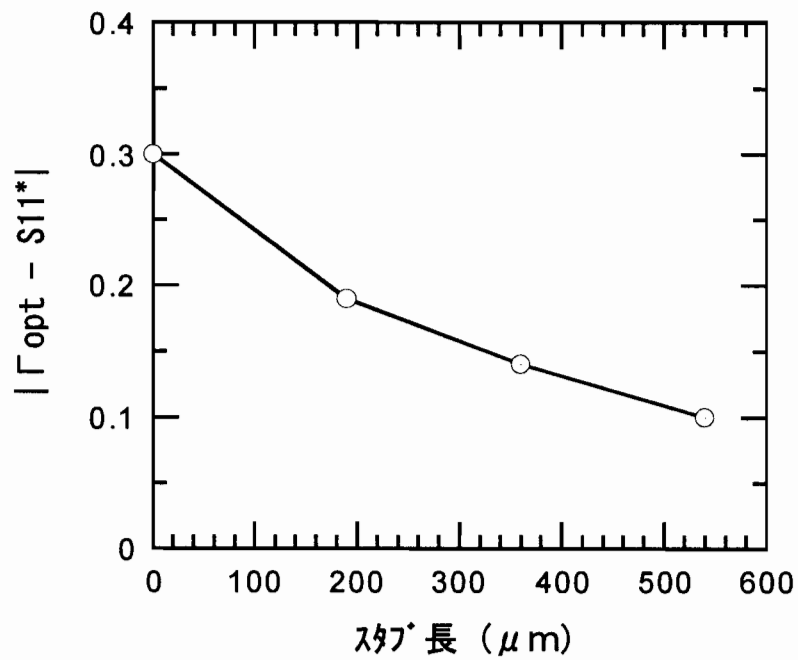


図5-3-7. Γ_{opt} と S_{11}^* のスタブ長依存性。

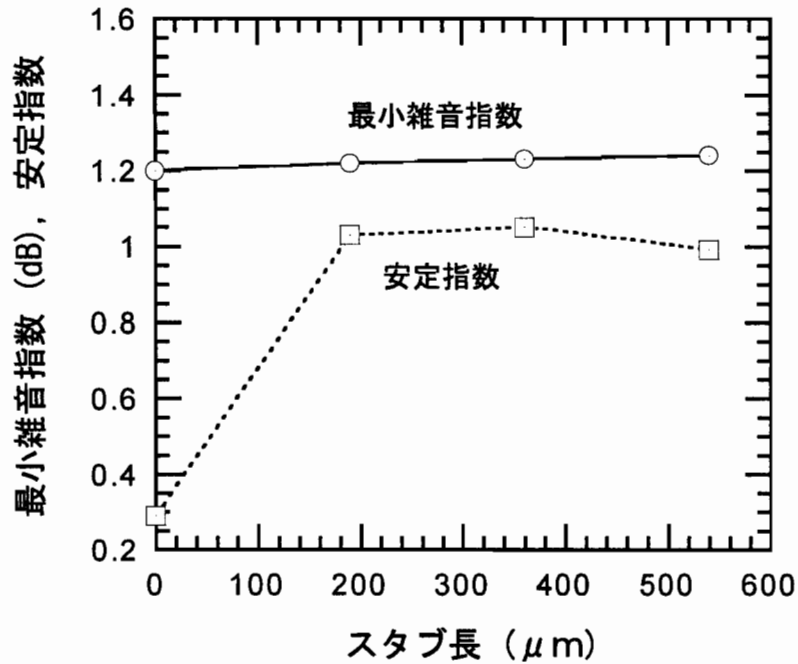


図5-3-8. 最小雑音指数と安定指数のスタブ長依存性。

次に、2段低雑音増幅器の設計を行う。図5-3-9に等価回路を示す[24]。初段 FET には、前述の先端短絡スタブを用いて雑音整合とインピーダンス整合の両立を図り、同時に安定性を向上させる。また、2段目 FET の雑音は増幅器全体の雑音特性に大きく影響しないので、先端短絡スタブは用いないで利得重視の設計を行う。この結果、得られたシミュレーション結果を図5-3-10、5-3-11に示す。

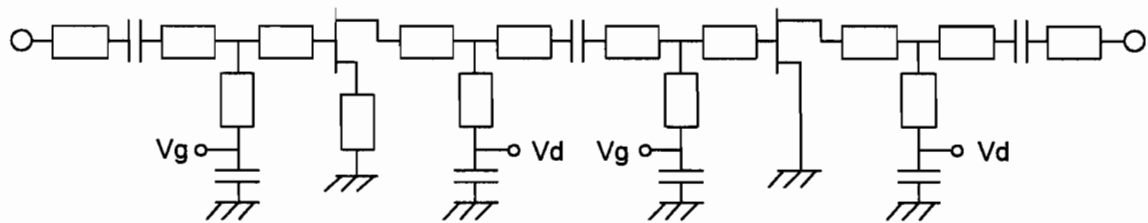


図5-3-9. 低雑音増幅器の等価回路。

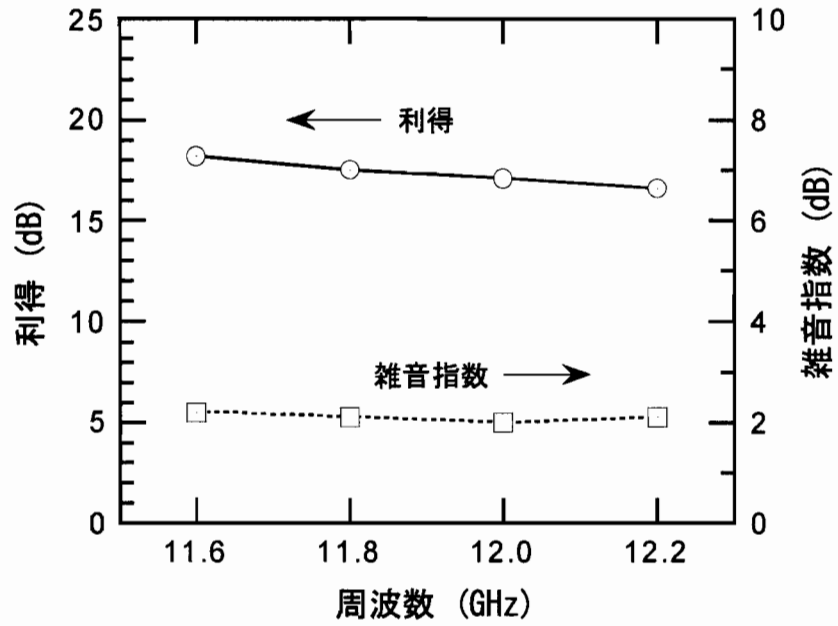


図5-3-10. 低雑音増幅器のシミュレーション結果：利得と雑音指数。

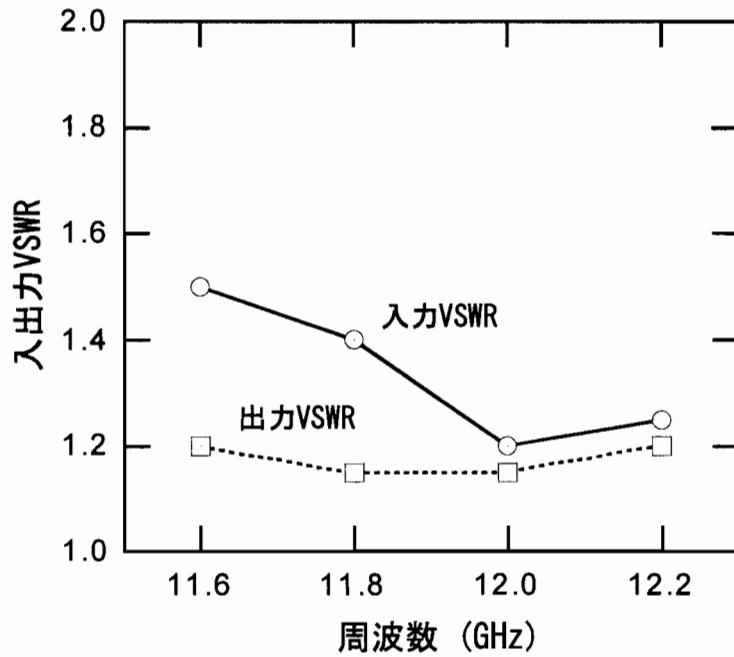


図5-3-11. 低雑音増幅器のシミュレーション結果：入出力 VSWR。

シミュレーション結果より、周波数帯域 11.7~12.2GHz において利得約 17dB、雑音指数 2.2dB が得られた。また、この時の入出力 VSWR (Voltage Standing Wave Ratio) は 1.5 以下である。このシミュレーション結果から、増幅器の入力における雑音整合とインピーダンス整合がほぼ両立できていることが確認できる。

5-3-3. 低雑音増幅器の試作結果

試作した低雑音増幅器 MMIC のチップ写真を図 5-3-1 2 に示す[25]。本 MMIC チップは電子線直接描画技術を用いて試作した[26, 27]。チップサイズは 1.7mm×1.9 mm である。5-2 節で述べたように、MMIC はコプレーナ線路を用いた分布定数回路で構成しており、MIM 容量を用いて接地している。(5-3-4)式に示したように、低雑音増幅器の入力整合回路のロスが低雑音増幅器全体の雑音指数を直接劣化させる。従って、初段 FET の入力整合回路のロスを抑えるため、コプレーナ線路の中心線路幅を 50 μ m に広げている。

(本章の MMIC は、旧中央研究所 第5研究部プロセスグループにおいて試作していただいた。)

本低雑音増幅器をドレイン電圧 2V、消費電流 20mA にて評価した結果を図 5-3-1 3、5-3-1 4 に示す。周波数帯域 11.7~12.2GHz において、利得 17dB 以上、雑音指数 2.4dB 以下、入出力 VSWR1.5 以下の特性が得られた。

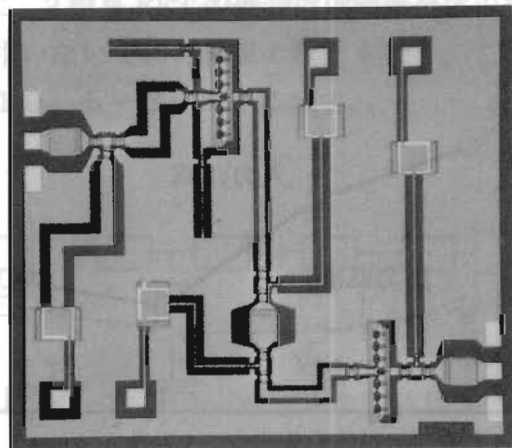


図 5-3-1 2. 低雑音増幅器 MMIC のチップ写真。

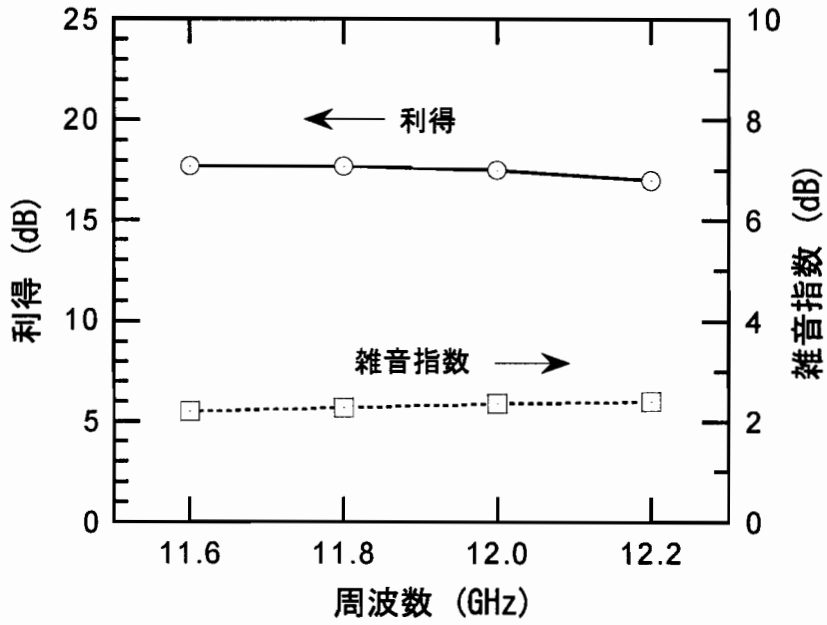


図5-3-13. 低雑音増幅器 MMIC の評価結果：利得と雑音指数。

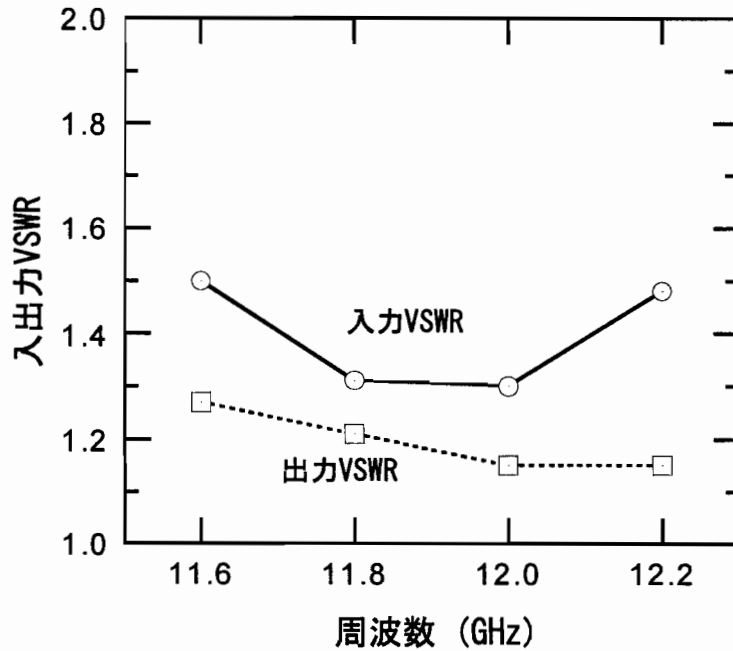


図5-3-14. 低雑音増幅器 MMIC の評価結果：入出力 VSWR。

5-3-4. 低雑音増幅器まとめ

低雑音増幅器に要求される電気的特性（雑音指数、利得）を満たし、同時に消費電流を20mAに抑える設計を行った。また、FETのソース・接地間にインダクタを接続し直列フィードバックをかけることにより、FETの入力反射係数の絶対値が小さくなることを解析的に示し、また、インダクタンスを取り込んだ雑音パラメータも示した。さらに、インダクタンスをパラメータとしてFETの最小雑音指数、安定指数、 $|\Gamma_{opt}-S_{11}^*|$ のシミュレーションを行い、その最適値を求めた。このインダクタ装荷FETを初段増幅器とした2段低雑音増幅器MMICの試作結果から、周波数11.7~12.2GHzにおいて、利得17dB以上、雑音指数2.4dB以下、入出力VSWR1.5以下が得られた。

5-4. イメージ抑圧ミキサ

従来の衛星放送受信機においては、イメージ信号抑圧のため半波長側結合フィルタが主に用いられているが、GaAs基板上で半波長側結合フィルタを作製すると面積が大きくなるため、コスト高となりMMIC化は極めて困難である。そこで、本研究においては、短い伝送線路と容量を橋絡T型に接続する全く新しい小型フィルタを提案する。

ミキサ回路においては、変換損失を小さくすることとアイソレーションを確保することや線形性の確保が重要である。また、消費電流も無視できない。本研究では変換損失を小さくしアイソレーションを高くするため、GaAs MESFETを用いた。また、GaAs MESFETのドレインにバイアスを供給せずに局部発振器の信号（LO信号）を注入することで、電力を消費しないミキサ回路を実現する。

5-4-1. フィルタ回路設計

本研究において提案するイメージ抑圧フィルタ回路を図5-4-1に示す[8]。本フィルタ回路は、2個の容量(C)と縦続接続される伝送線路(TL1, TL3)ならびに先端短絡の伝送線路(TL2)から成るハイパス特性を有するT型回路と伝送線路(TL4)が並列接続された構成である。以下に本フィルタの阻止周波数帯域を解析的に導出する。

図5-4-1の回路のYパラメータ Y_{ij} ($i, j = 1, 2$)を用いて、 $-Y_{21}/Y_{22}=0$ よりフィルタの阻止周波数帯域を求める。各伝送線路の特性インピーダンスを Z_i 、物理長を L_i 、電気長を θ_i ($\theta_i = \omega L_i \sqrt{\epsilon\mu}$, $i=1\sim 4$, ϵ は誘電率 μ は透磁率) とする。

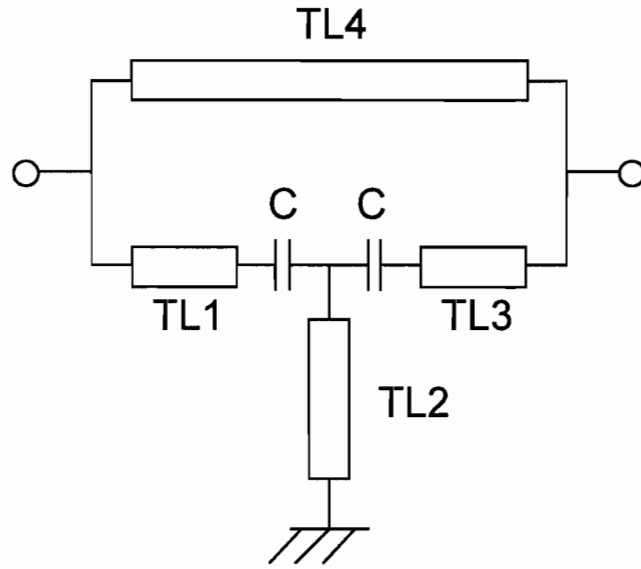


図5-4-1. イメージ抑圧フィルタの回路図。

まず、伝送線路 TL4 のみの Y パラメータ ($Y_{bij}, i, j = 1, 2$) は次のようになる。

$$Y_{b11} = -j \frac{1}{Z_4 \tan \theta_4} \cong -j \frac{1}{Z_4 \theta_4} \quad (5-4-1)$$

$$Y_{b12} = Y_{b21} = j \frac{1}{Z_4 \sin \theta_4} \cong j \frac{1}{Z_4 \theta_4} \quad (5-4-2)$$

$$Y_{b22} = -j \frac{1}{Z_4 \tan \theta_4} \cong -j \frac{1}{Z_4 \theta_4} \quad (5-4-3)$$

ここでは、 θ が小さい場合に一般的に成り立つ近似 $\tan \theta = \sin \theta = \theta$ を用いた。次に、容量 C、伝送線路 TL1、TL2、TL3 から成る T 型回路の Y パラメータの 21 と 22 成分 (Y_{t21} 、 Y_{t22}) は、

$$Y_{t21} = \frac{j\omega^2 C^2 Z_2 \theta_2}{B} \quad (5-4-4)$$

$$Y_{t22} = -j \frac{\omega^2 C^2 (Z_2 Z_3 \theta_2^2 + Z_1 Z_3 \theta_1 - Z_1 Z_2 \theta_1 \theta_2 \theta_3) + \omega (2C Z_2 \theta_2 \theta_3 + C Z_1 \theta_1 \theta_3 - C Z_3) - \theta_3}{Z_3 B} \quad (5-4-5)$$

ただし、

$$B = \omega^2 C^2 (Z_1 \theta_1 Z_2 \theta_2 + Z_2 \theta_2 Z_3 \theta_3 + Z_3 \theta_3 Z_1 \theta_1) - \omega (2C Z_2 \theta_2 + C Z_1 \theta_1 + C Z_3 \theta_3) + 1 \quad (5-4-6)$$

である。

従って、(5-4-1)～(5-4-6)式から、

$$-\frac{Y_{21}}{Y_{22}} = -\frac{Y_{b21} + Y_{t21}}{Y_{b22} + Y_{t22}} = 0 \quad (5-4-7)$$

とおくことで、フィルタの阻止周波数が次式のように求まる。

$$f = \frac{1}{2\pi} \sqrt{\frac{Z_{1L1} + 2Z_{2L2} + Z_{3L3} \pm \sqrt{(Z_{1L1} - Z_{3L3})^2 + 4Z_{2L2}^2 - 4Z_{2L2}Z_{4L4}}}{2C\sqrt{\epsilon\mu}(Z_{2L2}Z_{4L4} + Z_{2L2}Z_{3L3} + Z_{1L1}Z_{3L3} + Z_{1L1}Z_{2L2})}} \quad \text{----- (5-4-8)}$$

さらに、 $Z_1=Z_3=Z$ 、 $L_1=L_3=L$ の対称回路の場合、(5-4-8)式は次式のように簡単な形で表される。

$$f = \frac{1}{2\pi} \sqrt{\frac{ZL + Z_{2L2} \pm \sqrt{Z_{2L2}(Z_{2L2} - Z_{4L4})}}{C\sqrt{\epsilon\mu}(Z_{2L2}Z_{4L4} + Z^2L^2 + 2ZLZ_{2L2})}} \quad (5-4-9)$$

(5-4-9)式からわかるように、本フィルタの阻止帯域幅は主に Z_{2L2} と Z_{4L4} によって決定される。 Z_{2L2} と Z_{4L4} の値を等しくすると阻止帯域幅が狭く減衰量が大きくなり、 Z_{2L2} と Z_{4L4} の値の差が大きくなると阻止帯域幅が広く減衰量が小さくなる。

次に、マイクロ波回路シミュレータを用いて、本フィルタ回路の減衰量と入出力 VSWR の周波数特性を計算した結果を図 5-4-2 に示す（本フィルタは受動回路なので、入力と出力の VSWR は等しくなる）。ここでは、全伝送線路の特性インピーダンスは 50Ω を用いた。日本の衛星放送の場合はイメージ周波数 $9.356 \sim 9.656 \text{GHz}$ なので、その帯域におけるフィルタの減衰量は 31dB 以上を満たしている。また、通過帯域 $11.7 \sim 12.0 \text{GHz}$ における減衰量は 2.0dB 以下で VSWR は 1.6 以下である。

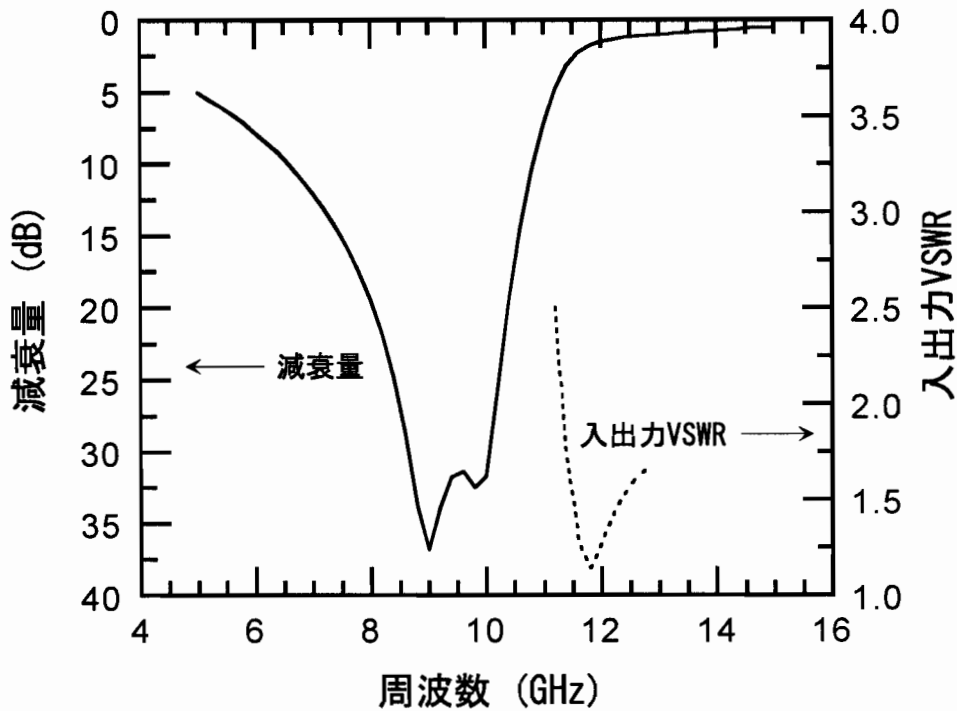


図5-4-2. フィルタ回路シミュレーション結果。

5-4-2. フィルタ試作結果

図5-4-3に試作した本フィルタのチップ写真を示す[8]。入出力伝送線路を除いたフィルタのサイズは $0.6\text{mm} \times 1.1\text{mm}$ である。さらに、先端短絡伝送線路（等価回路で言えば図5-4-1の TL2）の線路を曲げることによって、フィルタサイズは 0.5mm^2 まで小型化が可能である。すべての伝送線路は線幅 $30\mu\text{m}$ 、中心線路と接地電極とのスペース $20\mu\text{m}$ を用いた。容量は MIM 構造で、低雑音増幅器 MMIC と同じウエハプロセスを用いている。

本フィルタ MMIC の評価結果を図5-4-4に示す。周波数帯域 $8.8\sim 9.8\text{GHz}$ において 30dB 以上の減衰量が得られた。また、周波数 11.6GHz 以上において減衰量は 3.0dB 以下で VSWR は 1.5 以下が得られた。

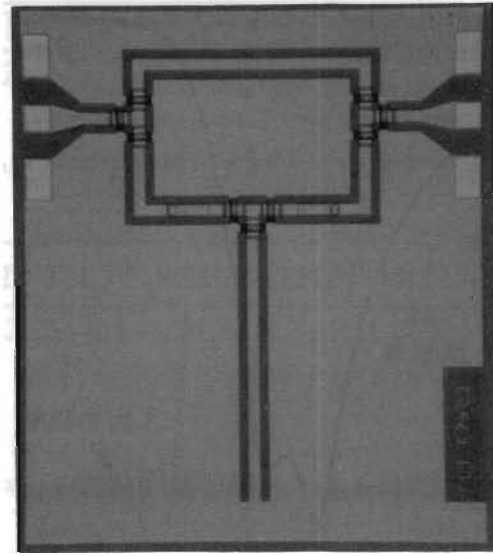


図5-4-3. フィルタ MMIC のチップ写真。

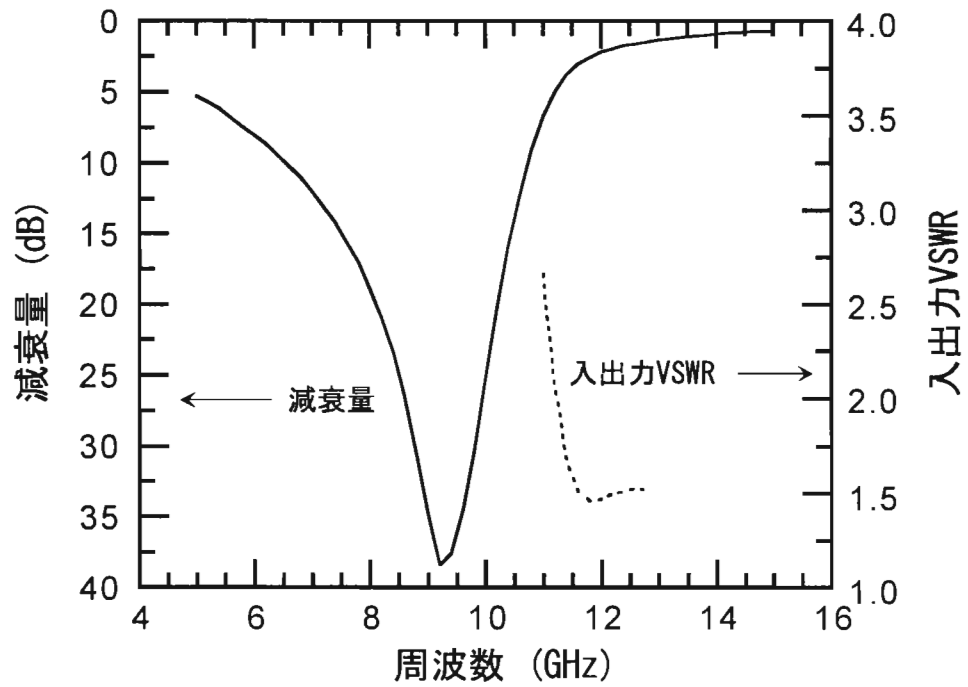


図5-4-4. フィルタ MMIC 評価結果。

5-4-3. ミキサ回路設計

本研究に用いた GaAs MESFET のドレイン電流・電圧特性を図 5-4-5 に示す（構造は 5-3-1 節ですでに述べている）。ピンチオフ電圧 (V_p) は $-1.2V$ である。図 5-4-5 から FET が大きな非線形特性を有する電流・電圧領域を表 5-4-1 にまとめる。

表 5-4-1 の非線形領域の中で、(1)の領域は非線形性が大きく、かつ FET の消費電力が小さいと言う利点があるため、魅力的な領域である。(2)は G_d の変化が大きく、(3)は g_m の変化が大きいため、ともにミキシングに適しているが、消費電力が大きくなる。従って、本研究においては、(1)の領域を用いることとする。

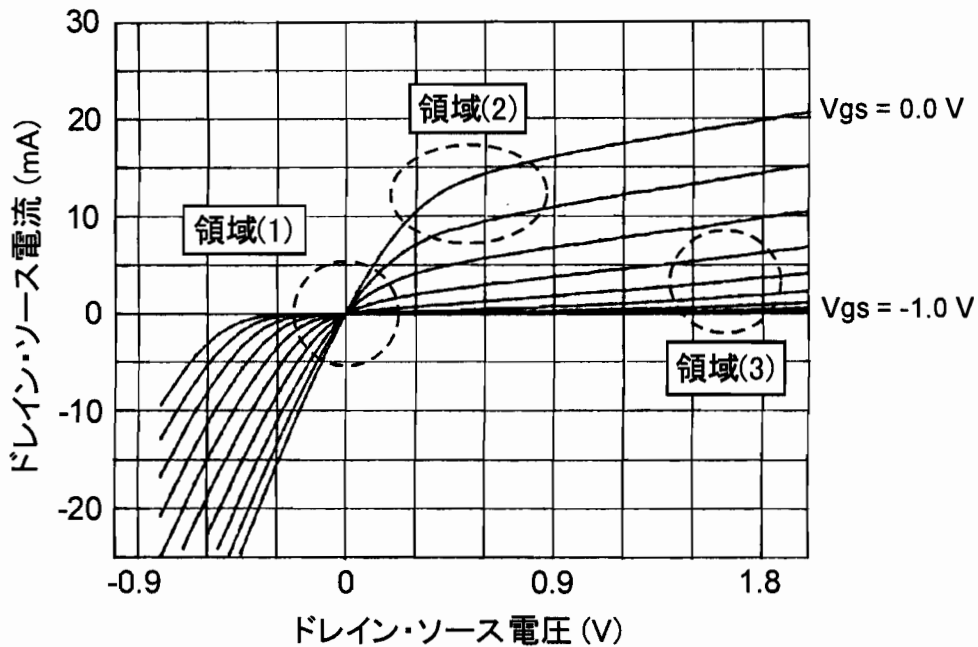


図 5-4-5. GaAs MESFET のドレイン電圧・電流特性。

表 5-4-1. FET の非線形領域と非線形パラメータ

非線形領域	V_g	V_d	非線形パラメータ
領域(1)	$V_p \sim 0 V$	0 V 付近	g_m, G_d
領域(2)	0 V 付近	knee 電圧付近	G_d
領域(3)	V_p 付近	$> 1 V$	g_m

g_m : トランスコンダクタンス、 G_d : ドレインコンダクタンス。

ミキサ回路においては、端子間のアイソレーションも重要な特性である。従って、受信 RF 信号を FET のゲート・ソース間に入力し、局部発振器 (LO) 信号をドレイン・ソース間に注入する方式をとることで、FET のゲート・ドレイン間のアイソレーションの高さを利用してミキシングアイソレーションを高くする。周波数変換された中間周波の信号 (IF 信号) は、ドレイン・ソース間から取り出す。本ドレイン注入方式の等価回路を図 5-4-6 に示す。ここで、局部発振器の信号の振幅と周波数を V_o 、 ω_o 、受信 RF 信号の振幅と周波数を V 、 ω とする。局部発振器の信号がドレインに注入されることにより、FET の g_m は ω_o の周期で変化する $g_m(t)$ となり次式の級数で表される。

$$g_m(t) = \sum_{k=-\infty}^{k=\infty} g_k e^{jk\omega_o t} \quad (5-4-10)$$

$$g_k = \frac{1}{2\pi} \int_0^{2\pi} g(t) e^{-jk\omega_o t} d(\omega_o t) \quad (5-4-11)$$

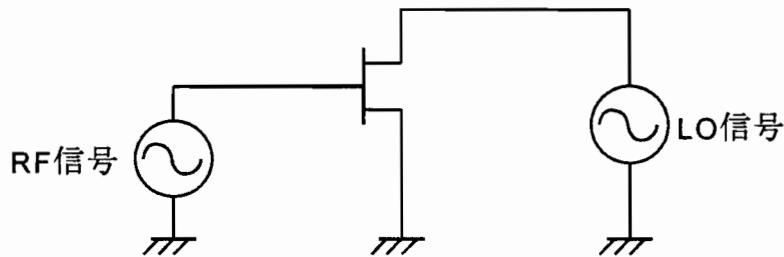


図 5-4-6. ドレイン注入型ミキサ。

FET のドレイン電流源は、ゲート・ソース間に印加される高周波電圧 $v_c(t)$ と $g_m(t)$ の掛け算となるため、 ω_o の級数 $g_m(t)$ と $\sin(\omega t)$ が掛けあわされ、 $|\omega + n\omega_o|$ なる周波数信号成分が発生する ($n=0, \pm 1, \pm 2, \dots$)。これらの周波数成分のなかで、 $n=-1$ の周波数 ($\omega - \omega_o$) が所望の周波数成分である。

次に、ミキサ回路の変換利得をシミュレーションするため、GaAs MESFET の大信号モデルパラメータを抽出した。使用したモデルは、Statz モデル[28]である。なお、パラメータ抽出においては、ドレイン電圧 0V 付近で実測とモデルがよく一致するよう配慮した。抽出した主なモデルパラメータを表 5-4-2 に示す。

次に、ミキサの等価回路を図 5-4-7 に示す[29]。RF 端子と LO 端子のインピーダンス整合は分布定数回路で構成し、IF 端子は周波数が低いので集中定数回路で整合する。FET のゲート・ドレイン容量は小さいので、局部発振器の信号の RF 端子へのリークを低く抑えることが可能である。また、IF 整合回路はローパスフィルタ形式なので、局部発振器の信号が IF 端子へリークすることを低く抑えることが可能である。

表5-4-2. GaAs MESFET 大信号モデルパラメータ

パラメータ	値	パラメータ	値
α	3.2	Rg	3.5 Ω
β	0.25	Rd	3.9 Ω
λ	0.10	Rs	4.7 Ω
Vp	-1.2 V	Cgs	0.26×10^{-12} F
		Cgd	0.04×10^{-12} F

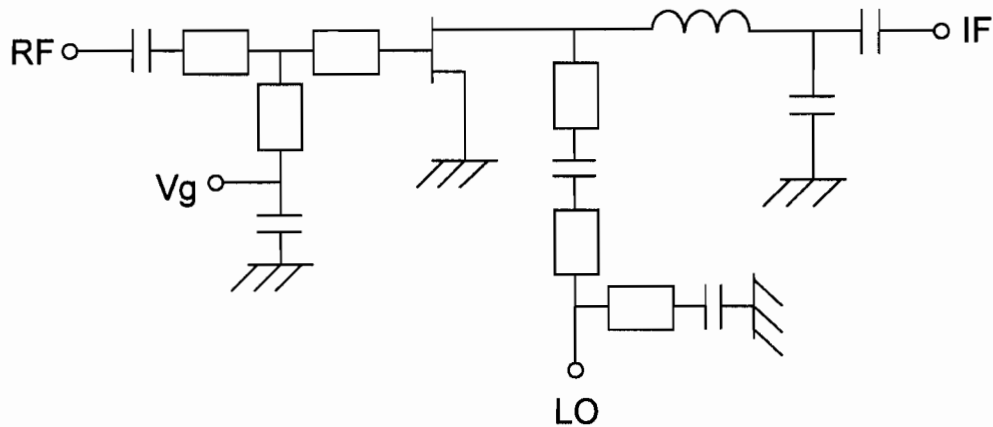


図5-4-7. ミキサ等価回路。

表5-4-2のモデルパラメータとハーモニックバランスシミュレータを用いて計算したミキサ回路の周波数特性を図5-4-8に示す。局部発振器は周波数10.678GHzで電力は12dBmである。RF周波数=12GHzにおいて、変換ロス3.5dBである。次に、本ミキサ回路の変換ロスの局部発振器電力依存性をシミュレーションした結果を図5-4-9に示す。ここでは、RF周波数を12.0GHz、局部発振器の周波数を10.678GHzに固定した。局部発振器の電力の増加とともに変換ロスは小さくなり、10dBm付近でやや飽和し始める。局部発振器の電力を14dBmまで増加すると変換ロスは2.7dBまで改善される。

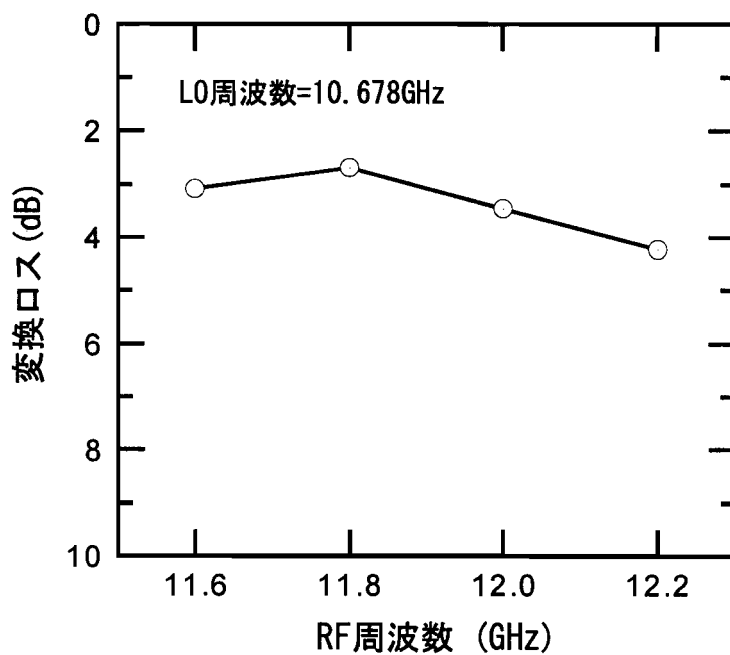


図5-4-8. ミキサ回路シミュレーション結果：RF周波数特性。

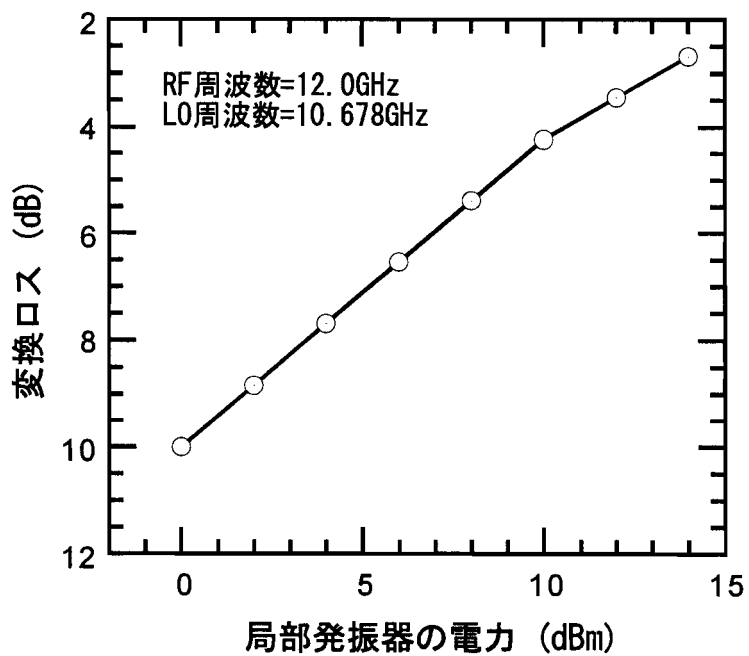


図5-4-9. ミキサ回路シミュレーション結果：局部発振器電力依存性。

5-4-4. ミキサの試作結果

試作したイメージ抑圧ミキサ MMIC のチップ写真を図5-4-10に示す[29]。チップサイズは、1.2mm×2.2mm である。本チップは図5-4-1で示したフィルタ回路と図5-4-7のミキサ回路を1チップに集積したものである。なお、フィルタ回路は伝送線路を曲げることで、面積を 0.5mm²まで小型化を行った。

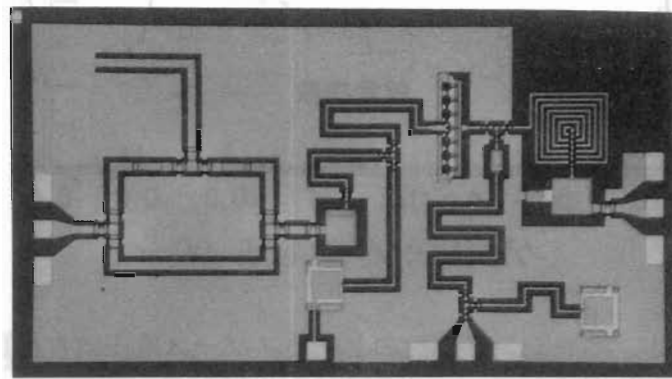


図5-4-10. イメージ抑圧ミキサ MMIC のチップ写真。

まず、ミキサ回路のみの特性について詳述し、続いてイメージ抑圧ミキサとしての性能について述べる。

(1) ミキサ回路評価結果

まず、FET のゲート・ソース電圧 (V_{gs}) に対するミキシング特性を評価した結果を図5-4-11に示す。RF 周波数は 12.0GHz、局部発振器は周波数 10.678GHz で電力 12dBm である。FET のピンチオフ電圧付近で雑音指数が最小値 7.3dB をとり、変換ロス はピンチオフ電圧よりもやや高いところ ($-1.0 \sim -0.9V$ 付近) で最小値 3.7dB となる。従って、 $V_{gs} = -1.1V$ を本ミキサの最適バイアスとして、本ミキサの局部発振器電力依存性を評価した結果を図5-4-12に示す。局部発振器の電力 12.5dBm 時、変換ロス は 3.6dB でありシミュレーション結果とほぼ一致している。局部発振器の電力が 4dBm 以下において変換ロスが 10dB 以上と大きく、シミュレーション結果と異なっている。この原因は、FET モデルと実測の差と考えられる。

次に、局部発振器の周波数を 10.678GHz に固定し、ミキサ回路の RF 周波数特性の評価を行った。評価結果を図5-4-13に示す。RF 周波数=11.6~12.2GHz において変換ロス は 3.6~4.2 dB、雑音指数は 8.0~8.4dB であった。また、ミキサ回路のアイソレーションを評価した結果を表5-4-3に示す。LO 端子と IF 端子のアイソレーションが高いのは、IF 整合回路がローパス特性を有しているためである。

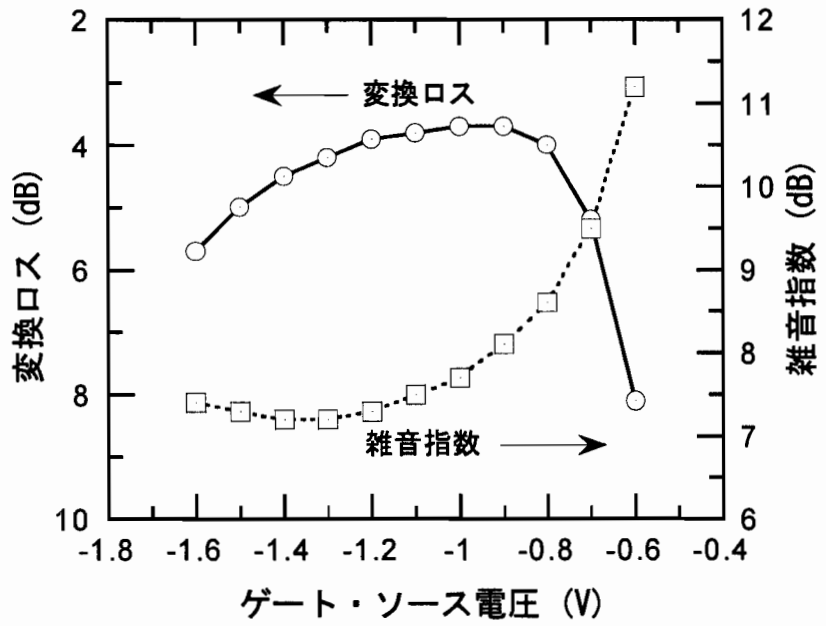


図5-4-1.1. ミキシング特性のゲート・ソース電圧依存性評価結果。

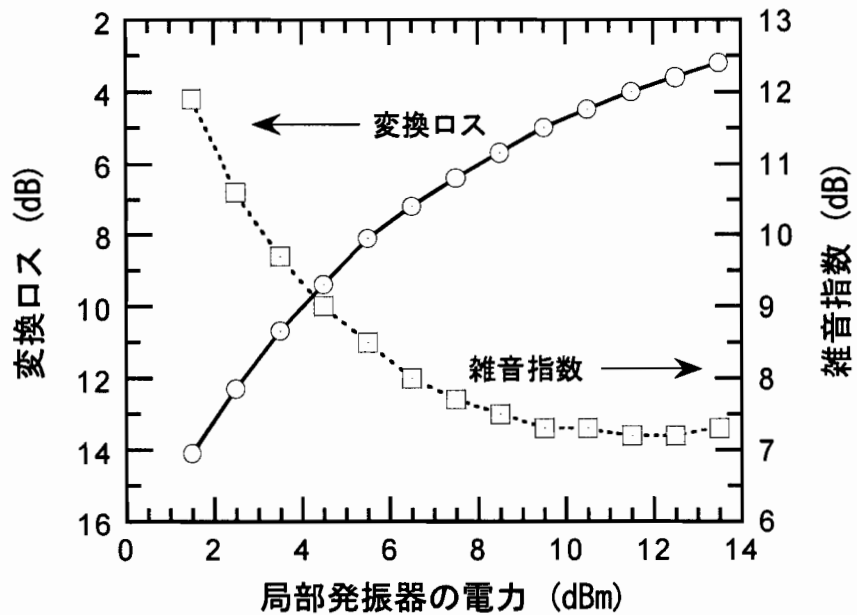


図5-4-1.2. ミキシング特性の局部発振器電力依存性評価結果。

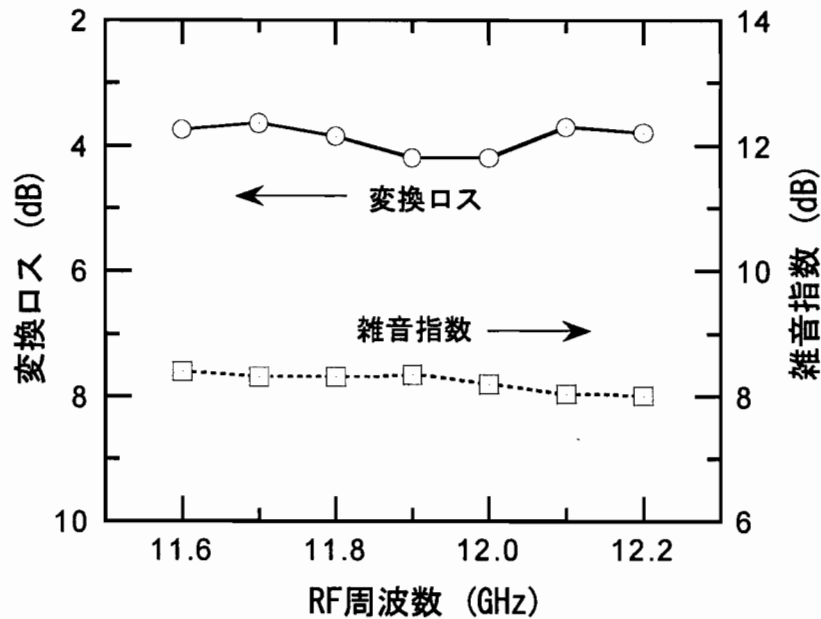


図5-4-13. ミキサ回路の周波数特性評価結果。

表5-4-3. ミキサ回路のアイソレーション

	アイソレーション
LO 端子 → RF 端子	12 dB
LO 端子 → IF 端子	28 dB

(2) イメージ抑圧ミキサ評価結果

図5-4-10のイメージ抑圧ミキサ MMIC 全体としての重要な特性について述べる。全体としてのミキシング特性を図5-4-14に示す。RF 周波数 11.6~12.2GHz において変換ロス 6.5~7.1dB、雑音指数 10.3~11.6dB の特性を得た。RF 周波数が高くなるにつれて変換ロスと雑音指数が良くなるのは、フィルタの挿入ロスが小さくなるためである。また、イメージ抑圧比の評価結果を図5-4-15に示す。RF 周波数 11.6~12.2GHz (イメージ周波数=約 9.2~9.8GHz) においてイメージ抑圧比 32dB 以上が得られた。

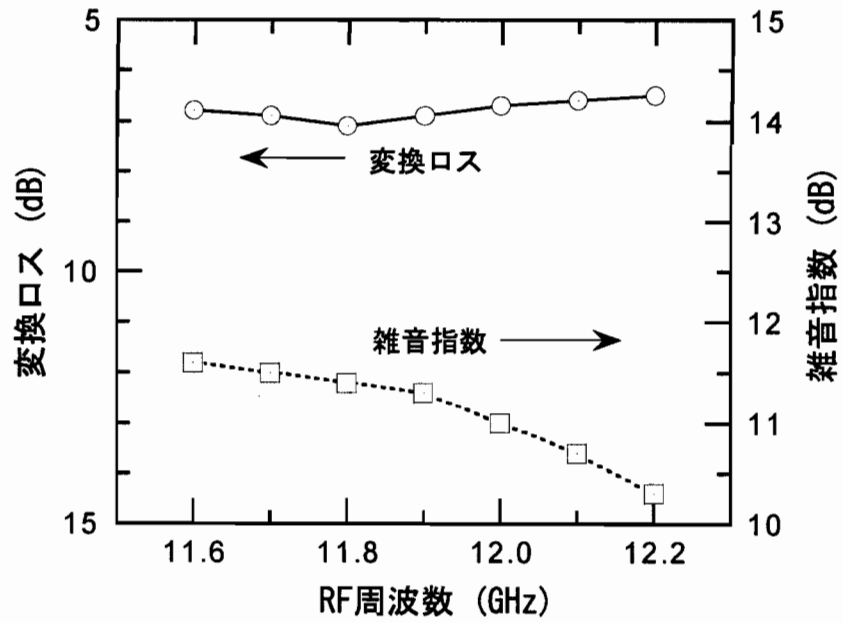


図5-4-14. イメージ抑圧ミキサのミキシング特性評価結果。

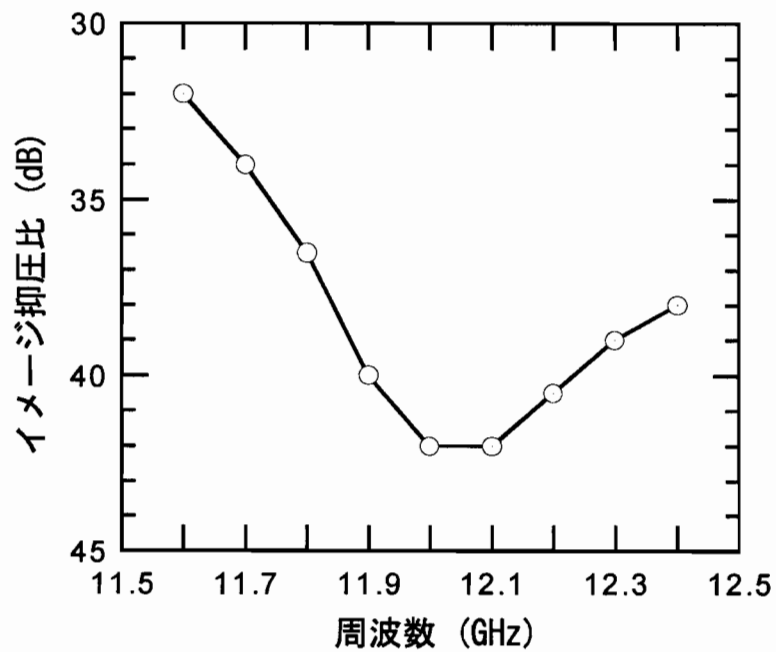


図5-4-15. イメージ抑圧ミキサのイメージ抑圧比評価結果。

第5章 周波数ダウンコンバータの高機能化

次に、ミキサ回路の線形性を評価した結果を図5-4-16に示す。周波数 12.0GHz と 12.02GHz の 2 信号を入力し、局部発振器の信号は周波数 10.678GHz の電力 12dBm を注入して、ミキサの 3 次相互変調歪み (IM3) の評価を行った。ここでは、横軸を 1 波当たりの入力電力として、IF 出力は 1.322GHz の出力電力をプロットし、IM3 は 1.362GHz の出力電力をプロットしている。IF 出力と IM3 出力が交わる点 (インターセプトポイント) の入力電力は約 1dBm でその時の出力電力は約 -5dBm である。衛星放送受信機の最大入力電力は -70dBm と設定されており、この入力電力における IF 出力電力 (P_{if}) と IM3 出力電力 (P_{im}) の比 ($=P_{im}/P_{if}$) が -55dBc 以下が必要である[6]。今、低雑音増幅器の利得を 30dB と設定した場合ミキサへの入力電力は -40dBm となる。この時、IM3 出力と IF 出力電力の比は図 5-4-16 から -89dBc と見積られるので、衛星放送受信機に要求される相互変調歪み特性を十分満たしている。

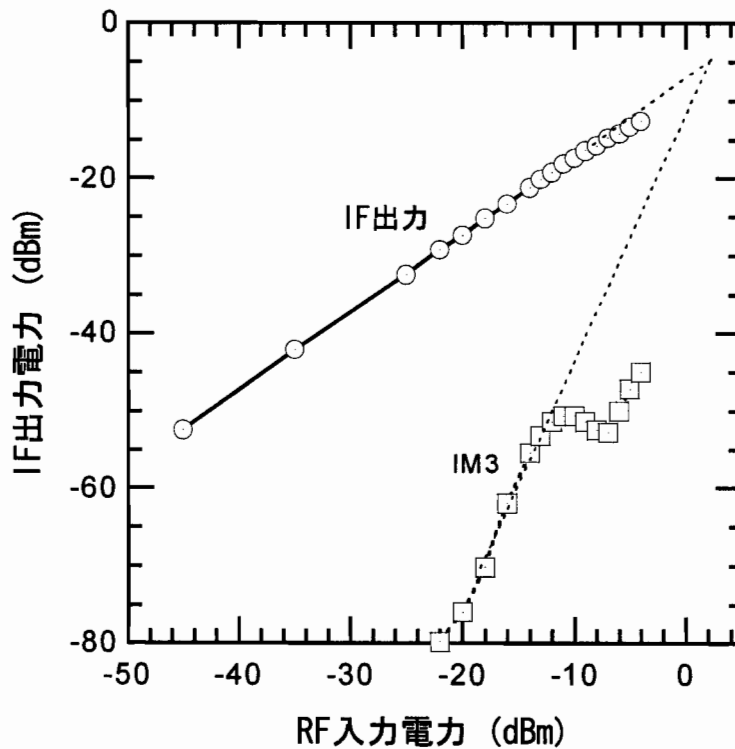


図5-4-16. イメージ抑圧ミキサの3次相互変調歪み (IM3) の評価結果。

イメージ抑圧ミキサの端子間アイソレーション測定結果を表5-4-4にまとめる。イメージ抑圧フィルタにより LO-RF アイソレーションはミキサ単体(表5-4-3)よりも飛躍的に向上している。

表5-4-4. イメージ抑圧ミキサの端子間アイソレーション

	アイソレーション
LO 端子 → RF 端子	28.8 dB
LO 端子 → IF 端子	28.0 dB
RF 端子 → IF 端子	30.0 dB

5-4-5. イメージ抑圧ミキサまとめ

5-4節では、外付けのフィルタや 90° ハイブリッド等の部品を必要としないイメージ抑圧ミキサ MMIC を提案した。本ミキサはフィルタタイプのイメージ抑圧ミキサであり、そのフィルタは、2個の容量と短い伝送線路を橋絡 T 型に接続した全く新しい回路である。本フィルタ回路を試作した結果、わずか 0.5mm² の面積でイメージ抑圧比 27dB 以上が得られることを実証した。また、通過帯域 (11.7~12.0GHz) における減衰量は 2.7dB 以下と低損失である。ミキサ回路は低消費電力化のため、GaAs MESFET の 0 バイアス付近の非線形性を利用したドレイン注入型ミキサを採用した。

本イメージ抑圧ミキサは、RF 信号周波数 12GHz、局部発振器の周波数 10.678GHz において、変換ロス 6.7dB、雑音指数 11dB の特性を実現した。また、イメージ抑圧比 32dB 以上の良好な特性を確認した。イメージ抑圧ミキサは、フィルタの減衰特性により高い端子間アイソレーションを有しており、局部発振器の信号の RF 端子へのリークは -28dBc 以下を実現している。また、ミキサの IF 端子整合回路をローパスフィルタ形式とすることで、局部発振器の信号の IF 端子へのリークも -28dBc を実現した。

5-5. 中間周波増幅器

衛星放送受信用周波数ダウンコンバータを構成する各回路において、中間周波増幅器は比帯域が最も広い回路である。日本の衛星放送の場合、中間周波増幅器の中心周波数が約 1GHz に対して帯域は約 300MHz である。本節では、中間周波増幅器に適した広帯域化の手法として FET を用いたアクティブ整合を採用する。また、必要な利得を確保しつつ消費電流の低減を計るための提案を行う。

5-5-1. 中間周波増幅器の回路設計

増幅器の入出力インピーダンスを広帯域に整合する手法として、以下のような回路形式が提案されている。

- (1) 分布定数型増幅器
- (2) 抵抗整合増幅器
- (3) 抵抗を用いた負帰還増幅器
- (4) アクティブ整合を用いた増幅器

(1)の回路方式は、超広帯域特性が特徴で DC～数 10GHz もの帯域を有する増幅器が報告されているが[30]、利得が低く消費電流が大きいと言う欠点がある。従って、衛星放送用としては適さない。(2)はソース接地 FET のゲート・ソース間とドレイン・ソース間にそれぞれ抵抗を接続して整合を取る方式のため、超広帯域特性が特徴であるが、雑音特性が悪い[31]。(3)の方式は Ulrich により提案され[32]、広帯域特性を有しながら雑音指数も良好なので、多数の報告例がある[33, 34]。(4)の方式は、入力整合にゲート接地 FET を用い、出力整合にドレイン接地 FET を用いるもので、広帯域特性を有している。

衛星放送用中間増幅器の利得は 25～30dB 必要なので、FET を多段接続しなければならない。ゲート接地 FET は出力インピーダンスが大きいため、次段 FET の入力インピーダンスと容易に整合が取れ、ドレイン接地 FET は入力インピーダンスが大きいため前段 FET の出力インピーダンスと容易に整合が取れる。従って、多段増幅器に適した入出力整合回路方式であり、本研究における中間周波増幅器に採用する。

ゲート接地 FET の入出力反射係数 (S11、S22) は次式で表される。

$$S_{11} = \frac{1 - gmZ_o}{1 + (gm + j\omega C_{gs})Z_o} \quad (5-5-1)$$

$$S_{22} = 1 \quad (5-5-2)$$

ここで、gm は FET のトランスコンダクタンス、Cgs はゲート・ソース間容量であり、Zo は特性インピーダンスである。本研究で用いた FET は、1GHz においては ωC_{gs} は gm より 1桁小さい値なので、(5-5-1)式より、FET の gm を $1/Z_o$ に選ぶことにより入力反射係数を小さくできる。一方、出力反射係数は非常に大きい。このゲート接地 FET の次段にソース接地 FET を接続すれば、段間における整合ロスも少なくできる。また、ドレイン接地 FET の入出力反射係数 (S11、S22) は次式で表される。

$$S_{11} = \frac{1 + gmZ_o}{1 + (gm + 2j\omega C_{gs})Z_o} \quad (5-5-3)$$

$$S_{22} = \frac{1 - gmZ_o}{1 + (gm + 2j\omega C_{gs})Z_o} \quad (5-5-4)$$

従って、FET の g_m を $1/Z_0$ に選ぶことにより出力反射係数を小さくできる。一方、入力反射係数は非常に大きい。ドレイン接地 FET の前段にはソース接地 FET が接続されるので、段間における整合ロス小さくできる。

次に、ソース接地 FET のバイアス条件を定める。本 FET (ゲート幅=280 μ m) をソース接地にし、利得 (50Ω 測定系における $|S_{21}|^2$) のドレイン電流依存性を測定した結果を図 5-5-1 に示す。周波数は 1GHz で、ドレイン電圧は 2.0V である。ここで、

$$\text{性能指数} = (\text{利得} / \text{ドレイン電流})$$

を導入する。この性能指数により、消費されるドレイン電流に対して、得られる利得が評価でき、この性能指数が高いバイアス点が最適なバイアス点である。従来は、FET の利得が最大になるドレイン電流で使用することが多いため、本 FET の場合、ドレイン電流は 18~20mA で使用される。しかし、この時の性能指数は約 0.5 と低い。一方、図 5-5-1 よりドレイン電流の減少に伴い性能指数は単調増加し、ドレイン電流が 10mA 付近から本性能指数値は飽和し始め、6mA で最大値 0.88 となる。従って、6mA が最適となるが、ドレイン電流が小さい領域はプロセスバラツキによる g_m バラツキが生じやすいので、6mA よりも若干電流を流して 9mA をバイアス点として採用する。9mA 時と 6mA 時の本指数値は、ほぼ同じである。

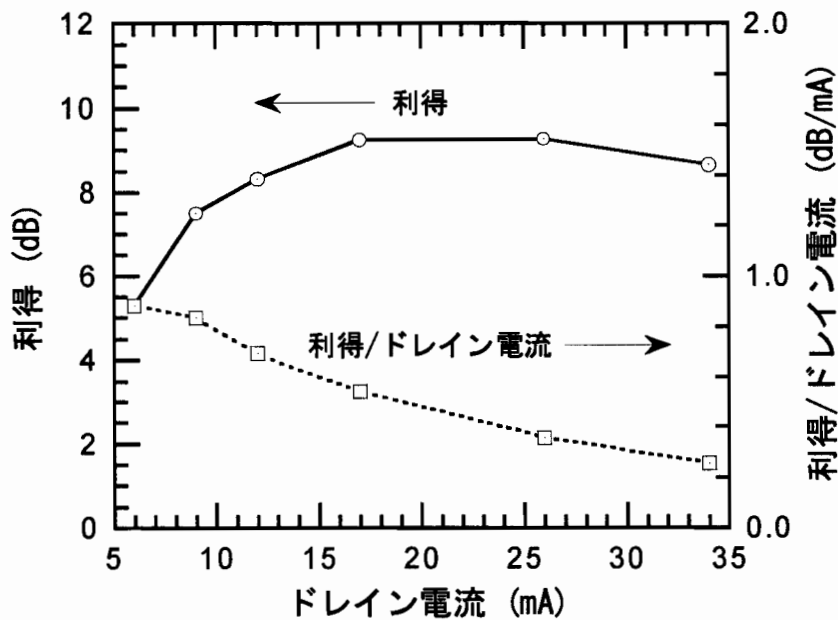


図 5-5-1. FET の利得 ($|S_{21}|^2$) とドレイン電流の関係。

図5-5-2に中間周波増幅器の等価回路を示す[24]。入力回路はゲート接地 FET で、さらに周波数 1.0~1.3GHz で入力 VSWR を下げ、RF と LO 周波数で利得を下げるための LC 回路が接続される。ソース接地 FET は段間直結され、ドレイン接地 FET へと接続される。本回路の利得と入出力 VSWR のシミュレーション結果を図5-5-3に示す。ドレイン電圧 (Vd) は 4.0V、消費電流 (Id) は 20mA で、周波数 1.0~1.3GHz において、利得 28dB、入出力 VSWR 2.5 以下が得られた。

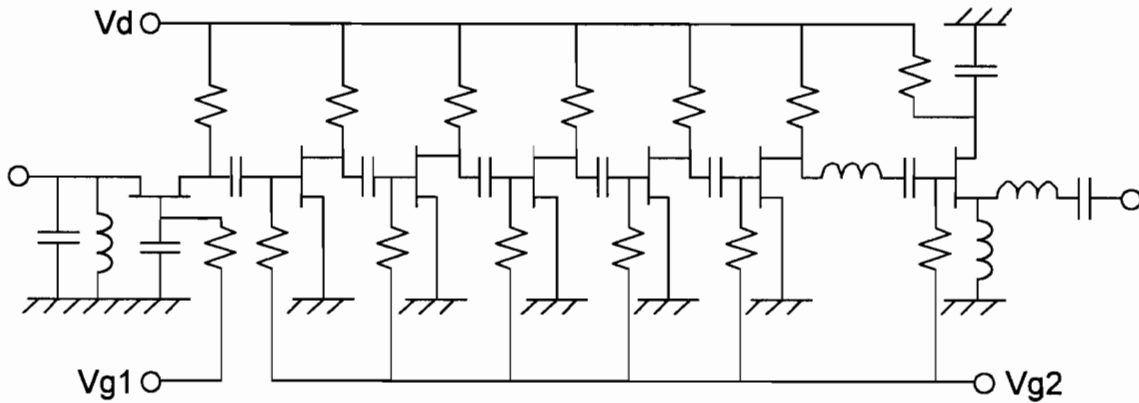


図5-5-2. 中間周波増幅器の等価回路。

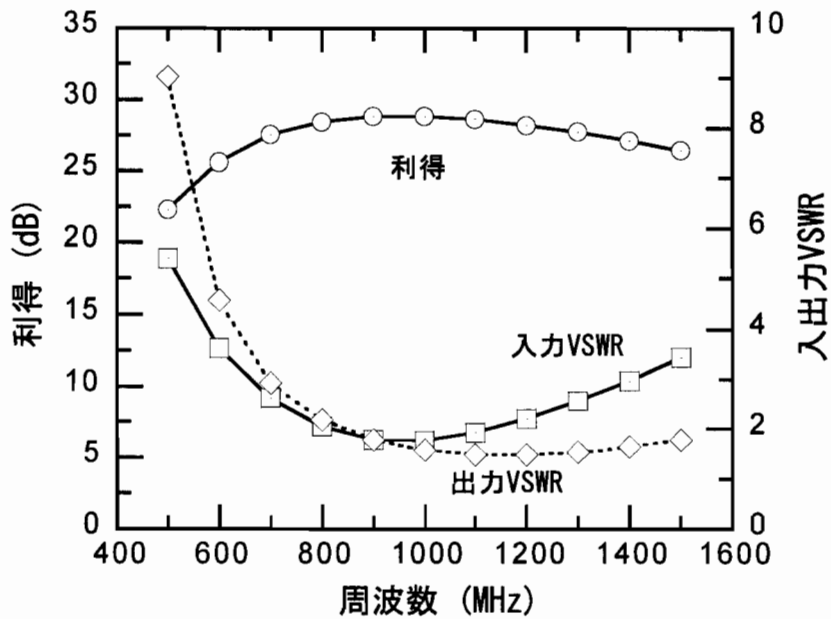


図5-5-3. 中間周波増幅器のシミュレーション結果。

5-5-2. 中間周波増幅器の試作結果

試作した中間周波増幅器 MMIC のチップ写真を図5-5-4に示す。チップサイズは1.5mm×1.9mmである。

ドレイン電圧 4.0V、消費電流 20mA における本増幅器の利得と雑音指数の周波数特性を図5-5-5に、また、入出力 VSWR の周波数特性を図5-5-6に示す。日本の衛星放送受信機における中間周波数帯 1.0~1.3GHz において、利得 27dB 以上、雑音指数 7dB 以下、入出力 VSWR 2.8 以下の特性が得られた。

次に、図5-5-7に3次相互変調歪み特性 (IM3) の評価結果を示す。入力周波数は 1.3GHz と 1.32GHz の2信号である。出力電力と3次の歪み電力が交わるインターセプトポイントの出力電力 (OIP3) は約 10dBm であり、日本の衛星放送受信機に求められる線形性 (OIP3=9.5dBm, [6]) を満たしていることを確認した。

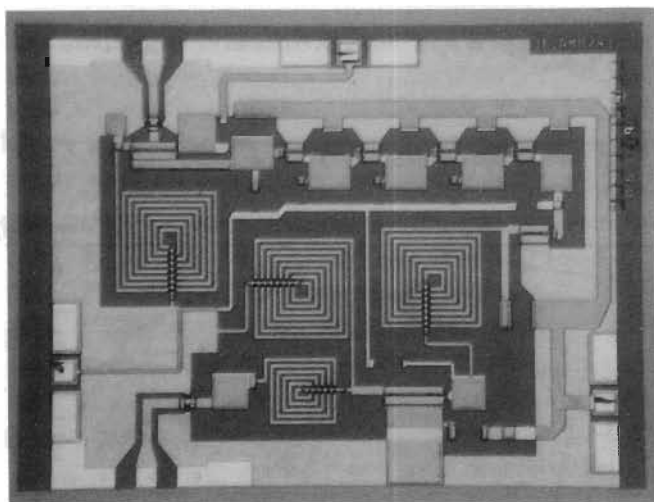


図5-5-4. 中間周波増幅器 MMIC のチップ写真。

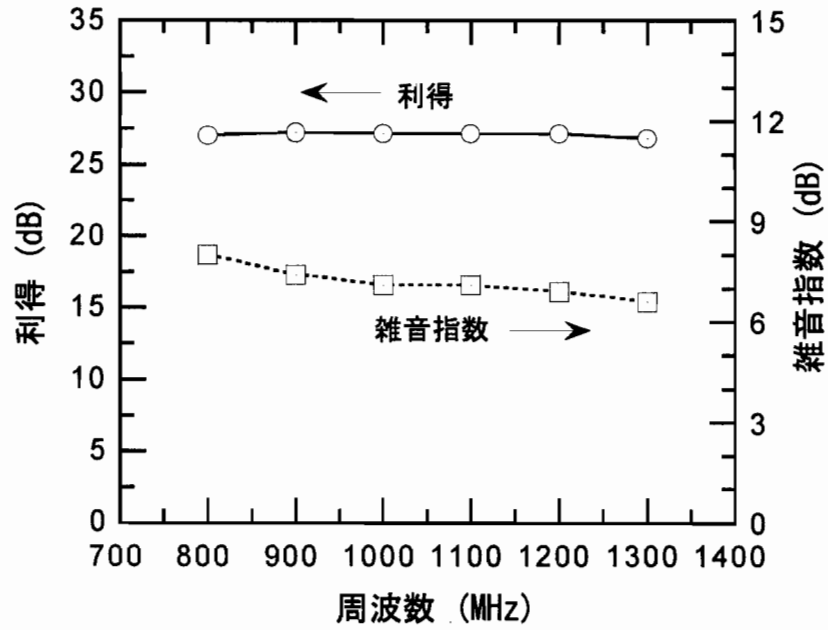


図5-5-5. 中間周波増幅器 MMIC の周波数特性評価結果：利得と雑音指数。

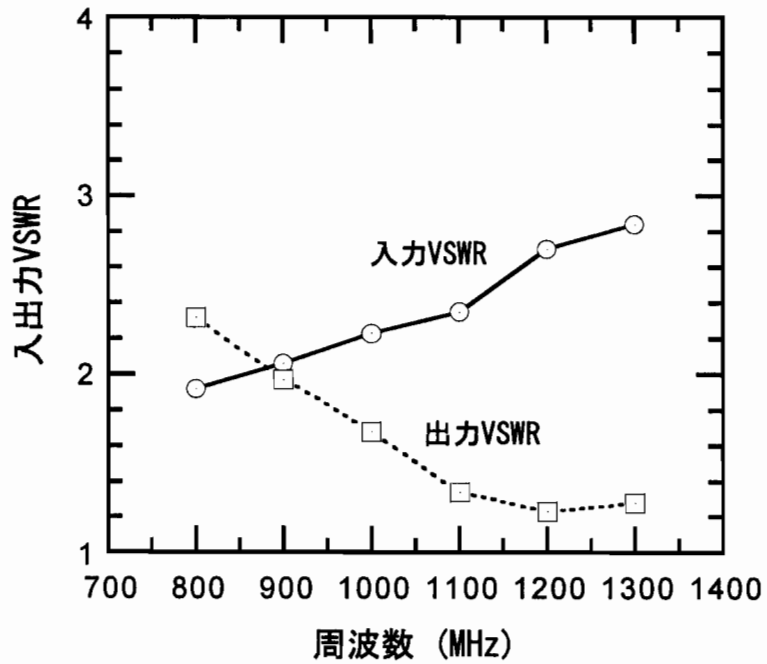


図5-5-6. 中間周波増幅器 MMIC の周波数特性評価結果：入出力 VSWR。

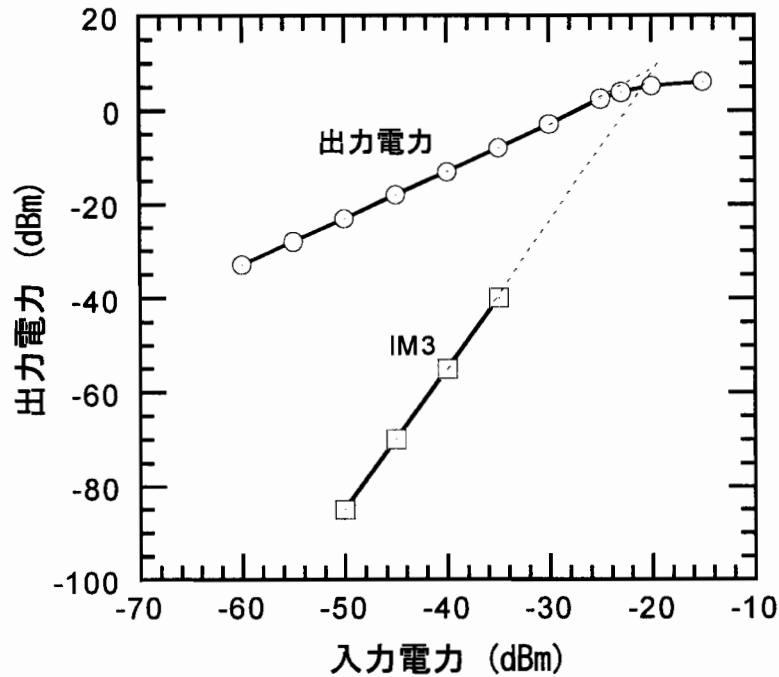


図5-5-7. 中間周波増幅器 MMIC の3次相互変調歪み (IM3) 特性評価結果。

5-5-3. 中間周波増幅器まとめ

増幅器の入出力インピーダンスを広帯域に整合するため、ゲート接地 FET とドレイン接地 FET を用いて、中間周波増幅器を設計・試作を行った。また、FET のドレイン電流当たりの利得を評価する性能指数を導入して、バイアス条件を決定することで、わずか消費電流 20mA で利得 27dB を実現した。

周波数 1.0~1.3GHz において得られた特性を表5-5-1にまとめる。

表5-5-1. 中間周波増幅器特性まとめ

動作電圧	4.0 V
消費電流	20 mA
利得	27 dB
雑音指数	7 dB
入力 VSWR	2.8 : 1
出力 VSWR	1.7 : 1
OIP3	10 dBm

5-6. 周波数ダウンコンバータ

周波数ダウンコンバータを構成する各回路（低雑音増幅器、イメージ抑圧ミキサと中間周波増幅器）について5-3~5-5節において設計・試作を行い、本研究における種々の提案の実証を行った。本節においては、これらの回路をすべて集積した1チップ周波数ダウンコンバータ MMIC の実証を行う。

5-6-1. 回路設計

低雑音増幅器、イメージ抑圧ミキサと中間周波増幅器の各回路をすべて集積した周波数ダウンコンバータ MMIC の変換利得と入出力 VSWR のシミュレーションを行った結果を図5-6-1に示す。ここで、局部発振器の信号周波数は、日本の衛星放送受信機の規格で定められた 10.678GHz である。動作電圧は、低雑音増幅器が 2.0V で中間周波増幅器は 4.0V であり、消費電流は、低雑音増幅器と中間周波増幅器ともに 20mA である。本 MMIC の変換利得のシミュレーションはハーモニックバランス法を用いた回路シミュレータで行なった。シミュレーションの結果、RF 周波数 11.6~12.0GHz において、変換利得 37dB 以上、入出力 VSWR1.8 以下の特性が得られた。

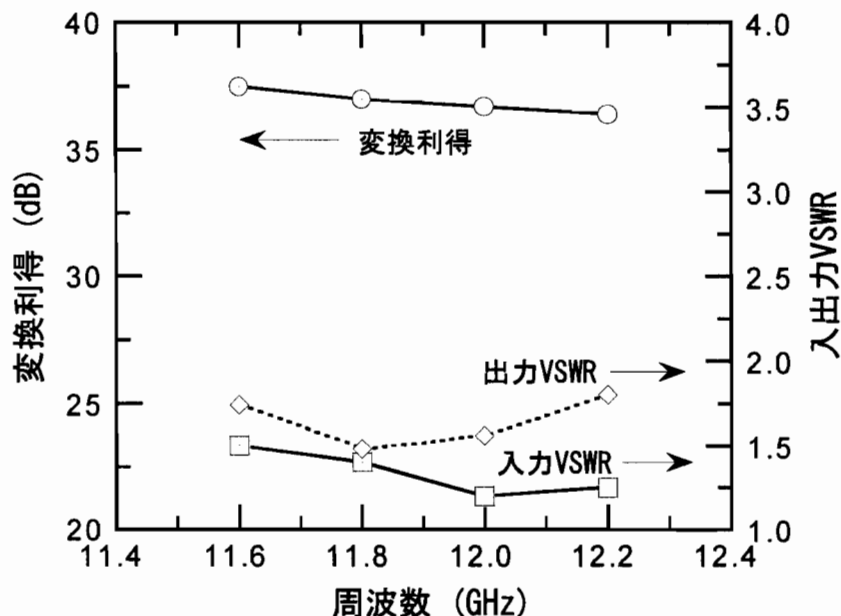


図5-6-1. 周波数ダウンコンバータのシミュレーション結果。

次に、周波数ダウンコンバータの雑音指数は、各回路が縦続接続されているので、各回路の利得 (G) とノイズファクタ (F) と次式から 3.5dB と計算される。

$$NF(dB) = 10 \cdot \text{Log}_{10} \left[F_{LNA} + \frac{F_{FILTER} - 1}{G_{LNA}} + \frac{F_{MIXER} - 1}{G_{LNA} \cdot G_{FILTER}} + \frac{F_{IFA} - 1}{G_{LNA} \cdot G_{FILTER} \cdot G_{MIXER}} \right] \quad (5-6-1)$$

なお、 F_{LNA} 、 F_{FILTER} 、 F_{MIXER} 、 F_{IFA} はそれぞれ、低雑音増幅器、フィルタ、ミキサ、中間周波増幅器のノイズファクタで、 G_{LNA} 、 G_{FILTER} 、 G_{MIXER} はそれぞれ、低雑音増幅器、フィルタ、ミキサの利得である。

5-6-2. 試作結果

試作した周波数ダウンコンバータ MMIC チップ写真を図 5-6-2 に示す[24]。チップサイズは 2.8mm×2.8mm である。本チップは、周波数ダウンコンバータの各回路の面積の合計 (8.72mm²) よりも 1 チップに集積したことにより小型化が実現されている。

本 MMIC チップの評価結果を図 5-6-3、5-6-4 に示す。RF 周波数 11.6~12.0GHz、局部発振器の周波数 10.678GHz において、変換利得 37dB 以上、雑音指数 3.2dB 以下、入出力 VSWR1.9 以下の特性を得た。この時の消費電力は低雑音増幅器が 2V×20mA、中間周波増幅器が 4V×20mA である。この雑音指数測定結果は、回路の縦続接続時の (5-6-1) 式から計算される雑音指数と良く一致しており、イメージ抑圧フィルタが低雑音増幅器から出力される雑音を効果的に除去していることを実証している。

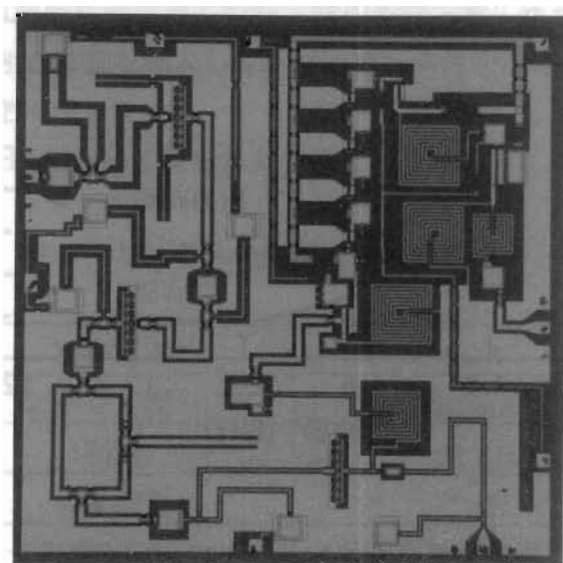


図 5-6-2. 周波数ダウンコンバータ MMIC のチップ写真。

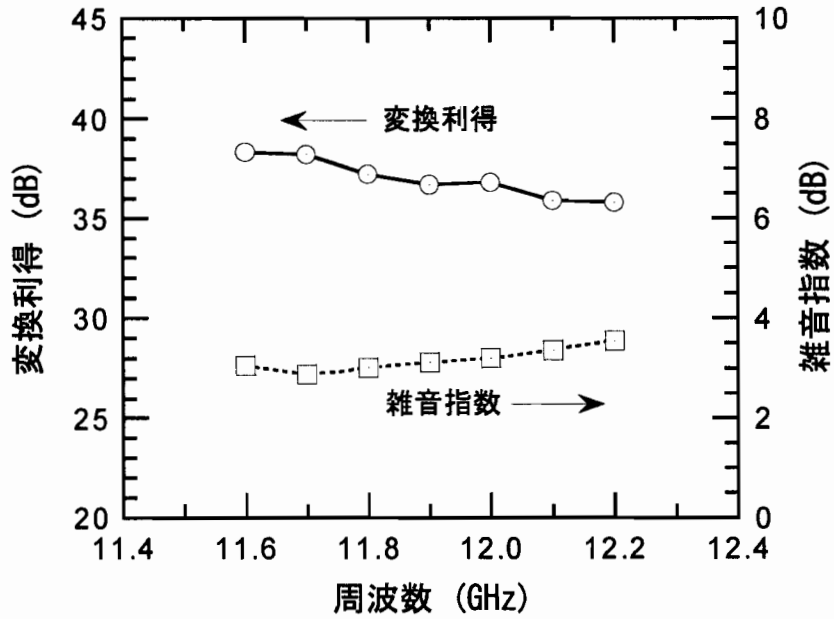


図5-6-3. 周波数ダウンコンバータ MMIC の評価結果：変換利得と雑音指数。

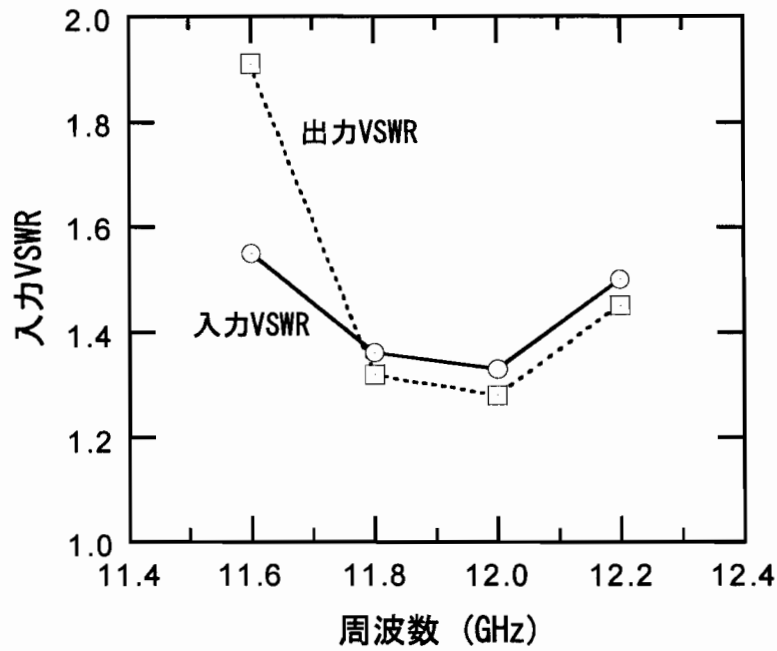


図5-6-4. 周波数ダウンコンバータ MMIC の評価結果：入出力 VSWR。

5-7. 周波数ダウンコンバータの広帯域化

欧州 (Astra)、米国 (FSS: Fixed Satellite System) と日本 (BS) の衛星放送の周波数帯を表5-7-1にまとめる。米国 FSS は日本 BS とほぼ同じ周波数帯を使用しているが、欧州 Astra は 1GHz ほど低周波数帯を使用しており、また、周波数帯域が広い。全システムを網羅すると各周波数帯は表5-7-2となり、日本 BS の周波数帯と比較すると RF 周波数帯と中間周波数 (IF) 帯が大幅に広帯域化していることがわかる。

本節においては、前節において実証を行った周波数ダウンコンバータ MMIC をもとに、各回路の広帯域化を行うことで、表5-7-2の周波数帯で動作する MMIC の実証を行う。また、MMIC チップのさらなる小型化を実現する。

表5-7-1. 各種衛星放送の周波数帯

	欧州:Astra	米国:FSS	日本:BS
RF 周波数	10.95 ~ 11.7 GHz	11.7 ~ 12.2 GHz	11.7 ~ 12.0 GHz
LO 周波数	10.0 GHz	10.75 GHz	10.678 GHz
IF 周波数	950 ~ 1700 MHz	950 ~ 1450 MHz	1035 ~ 1335 MHz

表5-7-2. 広帯域周波数ダウンコンバータの周波数帯

RF 周波数	10.95 ~ 12.2 GHz
LO 周波数	10.0 ~ 10.75 GHz
IF 周波数	950 ~ 1700 MHz

5-7-1. 回路設計と試作

(1) 低雑音増幅器の設計

低雑音増幅器の等価回路を図5-7-1に示す。本回路は、図5-3-9と基本的に同じであるが、広帯域化のため各伝送線路の再設計を行い、また、ドレイン動作電圧を中間周波増幅器と同一にするために抵抗を挿入した。GaAs MESFET の動作バイアスは前節と同じ条件を用いる (ドレイン電圧は 2V、ドレイン電流は 10mA)。

低雑音増幅器のシミュレーション結果を図5-7-2、5-7-3に示す。周波数 11.0 ~12.2GHzにおいて、利得 16dB 以上、雑音指数 2.6dB 以下、入力 VSWR は 1.7 以下、出力 VSWR は 2.0 以下がシミュレーションより得られた。

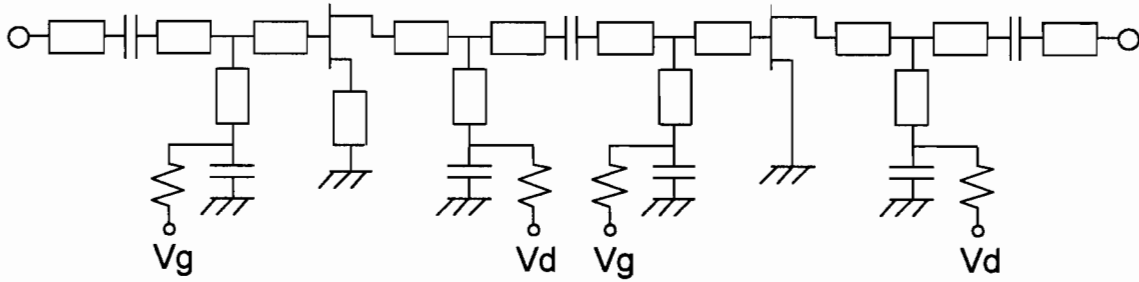


図5-7-1. 低雑音増幅器の等価回路。

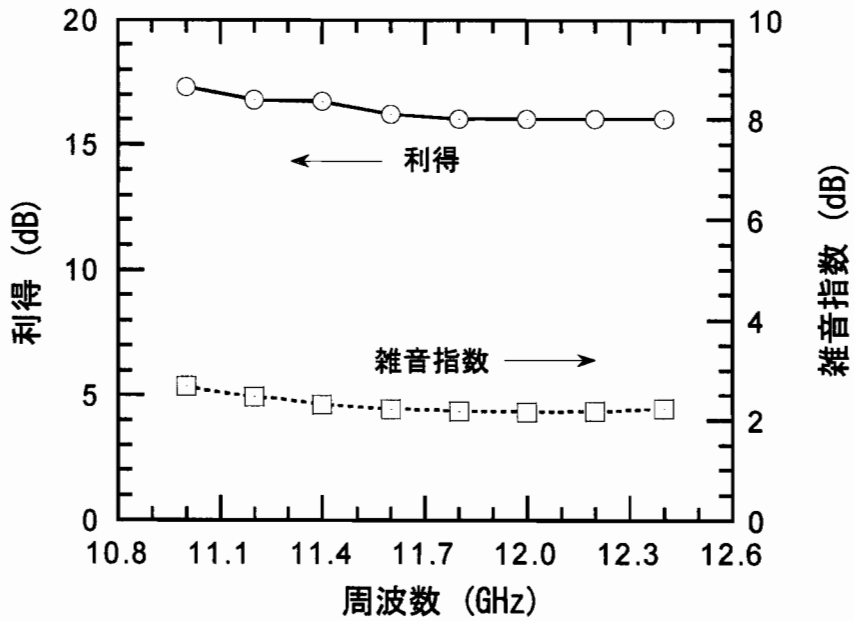


図5-7-2. 低雑音増幅器のシミュレーション結果：利得と雑音指数。

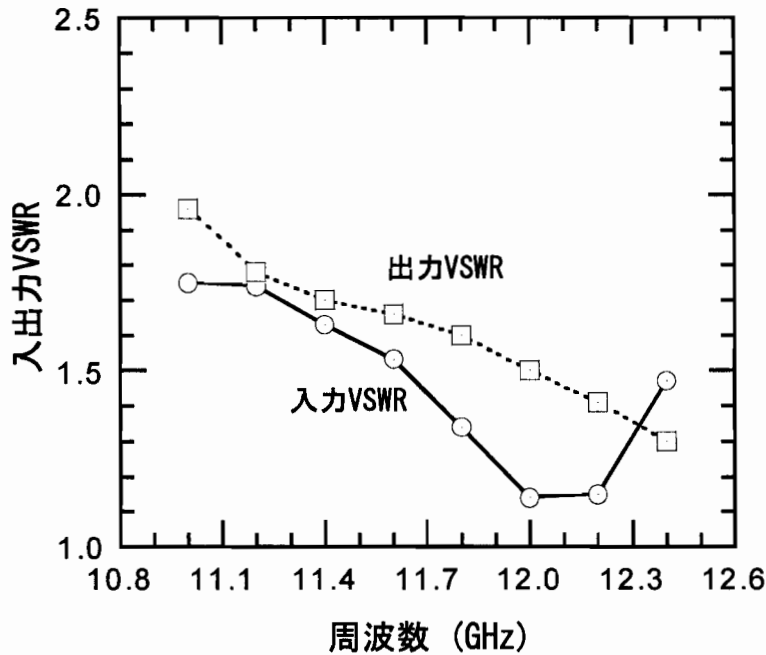


図5-7-3. 低雑音増幅器のシミュレーション結果：入出力 VSWR。

(2) イメージ抑圧フィルタの設計

表5-7-1の周波数帯から、イメージ抑圧フィルタの阻止帯域と通過帯域は表5-7-3となる。日本BS衛星放送の周波数帯では阻止帯域幅が300MHzで、阻止帯域と通過帯域が2GHz離れているが、本節で行う広帯域化の場合は阻止帯域幅が1.5GHzと広いうえに阻止帯域と通過帯域が1.15GHzしか離れていない。従って、5-4節においてはフィルタのイメージ抑圧比を高くすることを目的として設計を行ったが、本章においては広帯域化に重点をおいて設計を行う。フィルタ回路は図5-4-1である。本フィルタ回路は、(5-4-9)式からわかるように、伝送線路の特性インピーダンスと線路長により阻止帯域幅を調整できる。

表5-7-3. フィルタの阻止帯域と通過帯域

	広帯域フィルタ	日本の衛星放送
阻止帯域	8.3 ~ 9.8 GHz	9.4 ~ 9.7 GHz
通過帯域	10.95 ~ 12.2 GHz	11.7 ~ 12.0 GHz

回路シミュレータを用いて各パラメータ値の最適化を行った結果を図5-7-4に示す。この結果から、欧州 Astra の周波数においてはイメージ抑圧比 24dB、日本と米国の周波数においては 15~20dB のイメージ抑圧比が得られる。日本と米国の周波数においてイメージ抑圧比がやや低くなっているのは、周波数 9.8GHz 付近の減衰量が小さいためで、これは Astra の通過帯域の低周波側 (10.95GHz) と近接しているためである。

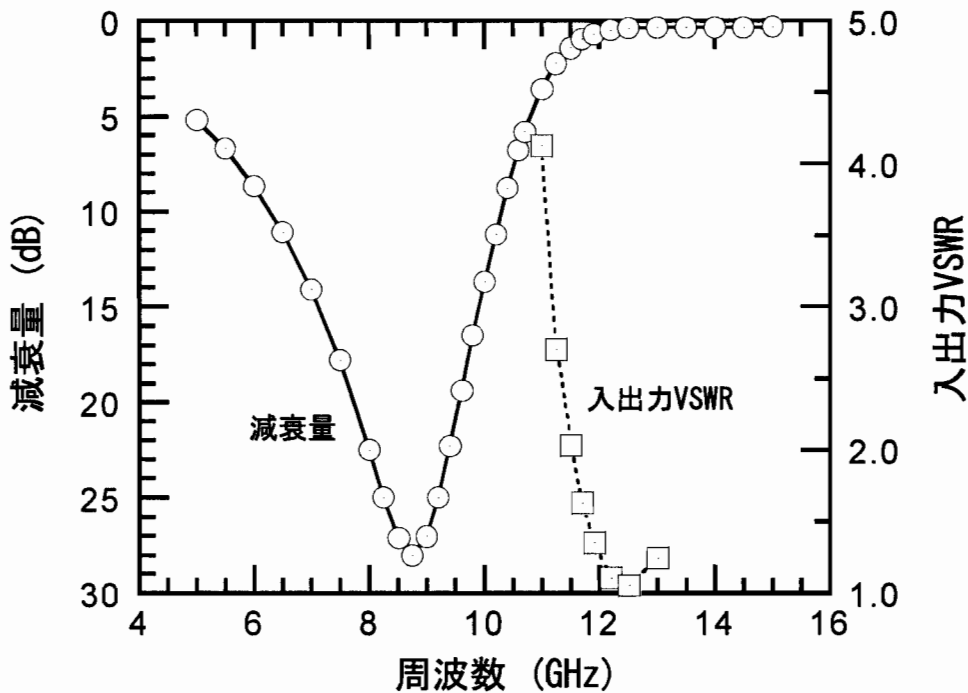


図5-7-4. フィルタのシミュレーション結果。

(3) ミキサの設計

ミキサ回路においては、広帯域化とともに小型化も行う。5-4節においてはミキサ回路の RF 端子と LO 端子のインピーダンス整合は分布定数回路で構成した。本節においては、小型化のためすべての端子のインピーダンス整合を集中定数回路で構成する。ミキサの等価回路を図5-7-5に示す[35]。次に、GaAs MESFET の大信号モデルとハーモニックバランスシミュレータを用いて、広帯域化設計を行った結果を図5-7-6に示す。これより、RF 周波数 11.0~12.2GHz において、変換ロス は 1~2dB が得られた。

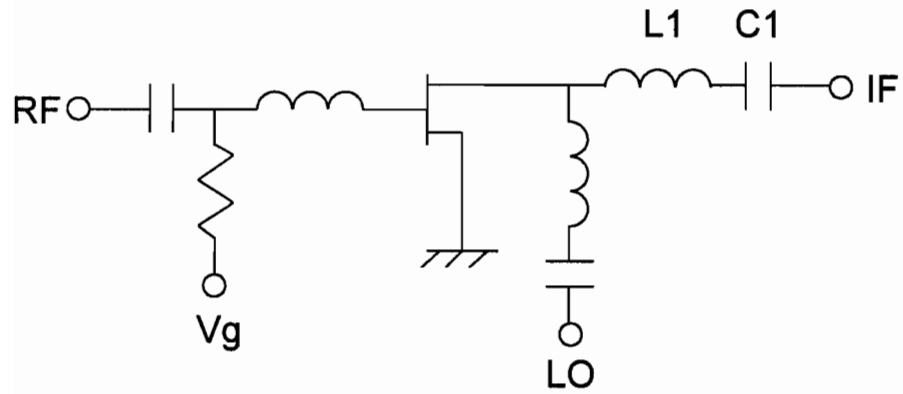


図5-7-5. ミキサの等価回路。

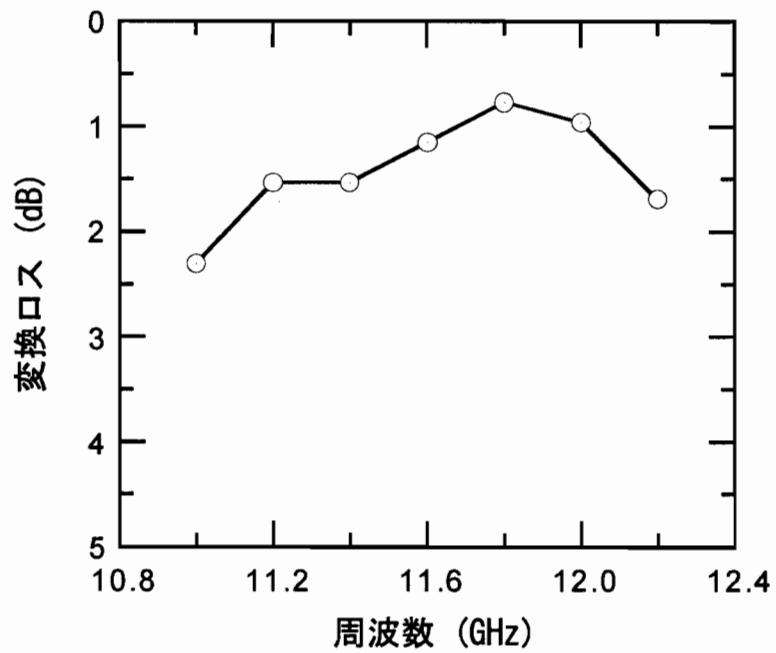


図5-7-6. ミキサ回路のシミュレーション結果。

(4) 中間周波増幅器の設計

本節における各回路の広帯域化において、最も比帯域が広がるのが中間周波増幅器である。5-5節においては、入出力整合はゲート接地 FET・ドレイン接地 FET とスパイラルインダクタを組み合わせることで広帯域化を行った。しかし、本章においてはさらに広帯域になるため、インダクタは使用できない。従って、抵抗を用いた負帰還による広帯域化[32]とゲート接地 FET・ドレイン接地 FET を用いる。等価回路を図 5-7-7 に示す[35]。最終段 FET のソース・接地間に抵抗を用いるため、ここで電圧降下が生じる。中間周波増幅器の線形性を確保するためには、最終段 FET のドレイン・ソース間に十分な電圧を印加することが重要なので、ドレイン動作電圧(V_d)を 5V とした。

回路シミュレーションを行った結果を図 5-7-8 に示す。周波数 0.8GHz~1.8GHz の広帯域にわたり利得 27dB 以上、入力 VSWR2.0 以下、出力 VSWR2.0 以下が得られた。消費電流は 5-5 節と同じく 20mA である。

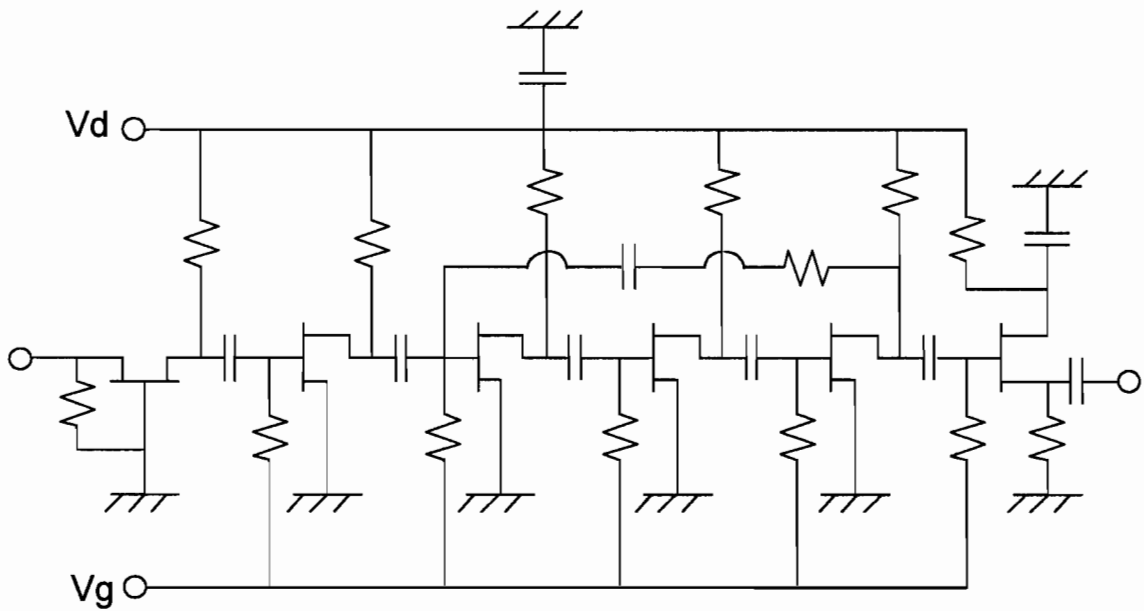


図 5-7-7. 中間周波増幅器の等価回路。

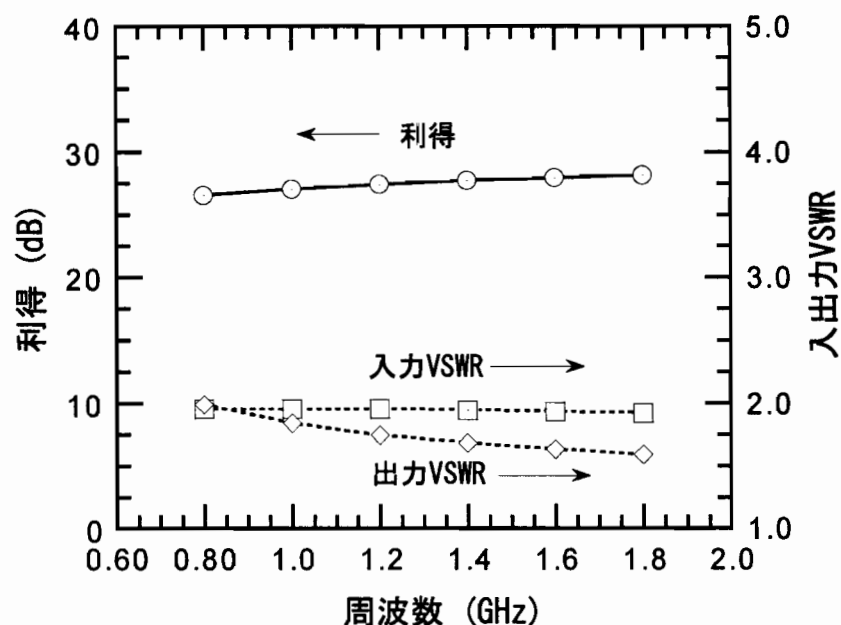


図5-7-8. 中間周波増幅器のシミュレーション結果。

(5) 周波数ダウンコンバータ MMIC の設計

広帯域設計を行った各回路を縦続接続し周波数ダウンコンバータを構成する。各回路は入出力インピーダンス 50 Ω 設計をしているので、各回路の特性を単純に縦続接続すれば、周波数ダウンコンバータの特性が予測できることは、すでに前節にて実証しているので、本章では周波数ダウンコンバータ全体のハーモニックバランスシミュレーションは行わない。各回路の特性シミュレーション結果から予測される周波数ダウンコンバータの特性を表5-7-4にまとめる。欧州 Astra の周波数帯で利得の幅が 4dB あるのは主にフィルタの周波数特性によるものである。

表5-7-4. 周波数ダウンコンバータの特性シミュレーション

	欧州 Astra	日本 BS、米国 FSS
変換利得	38 ~ 42 dB	41 ~ 41.5 dB
雑音指数	3.0 ~ 3.7 dB	2.9 dB
入力 VSWR	1.7 : 1 以下	1.5 : 1 以下
出力 VSWR	1.8 : 1 以下	1.8 : 1 以下

(6) 周波数ダウンコンバータ MMIC の試作

試作した周波数ダウンコンバータ MMIC のチップ写真を図 5-7-9 に示す[35]。チップサイズは $1.9\text{mm} \times 2.2\text{mm}$ である。本チップサイズは、前節のチップサイズ ($2.8\text{mm} \times 2.8\text{mm}$) の 53% のサイズである。このような大幅なチップサイズの縮小は、

- (i) 中間周波増幅器を FET、容量と抵抗で構成したこと（スパイラルインダクタを用いなかったこと）、
 - (ii) ミキサの全端子のインピーダンス整合を分布定数回路から集中定数回路に置き換えたこと、
 - (iii) 低雑音増幅器とフィルタの伝送線路を曲げる、細くする等施したこと、
- により実現した。

欧州 Astra と日本・米国 FSS では局部発振器の周波数が異なるので、それぞれの周波数帯に分けて本 MMIC の評価結果を詳述する。

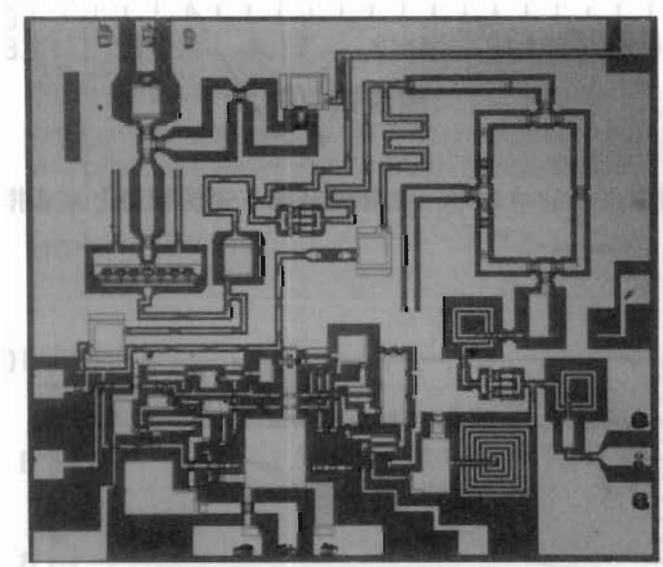


図 5-7-9. 広帯域周波数ダウンコンバータのチップ写真。

5-7-2. 欧州 Astra 周波数帯における評価結果

周波数ダウンコンバータのドレイン動作電圧 5V、消費電流 40mA の条件で評価した周波数特性を図 5-7-10 に示す。ここで、局部発振器の周波数は 10.0GHz で電力 11dBm である。周波数 10.95~11.7GHz において、変換利得は 38.5~41.7dB で雑音指数は 3.3~3.7dB が得られ、ほぼシミュレーション通りの結果が得られた。利得が周波数の増加とともに増加しているのは、主にフィルタの周波数特性のためである。局部発振器の電力に対する変換利

得と雑音指数の特性を評価した結果を図5-7-11に示す。変換利得と雑音指数ともに、局発振器の電力が10dBm以上で特性が飽和している。

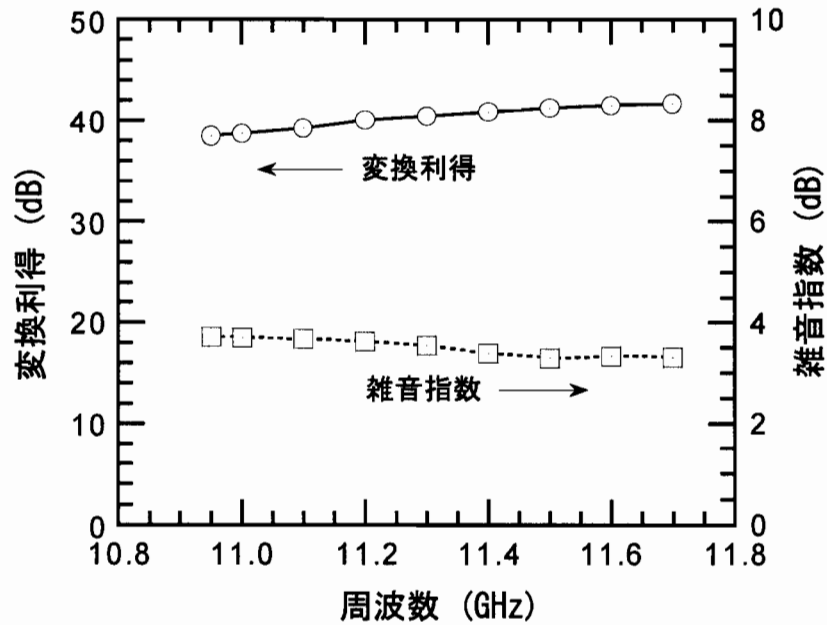


図5-7-10. 周波数ダウンコンバータ評価結果：変換利得と雑音指数の周波数特性。

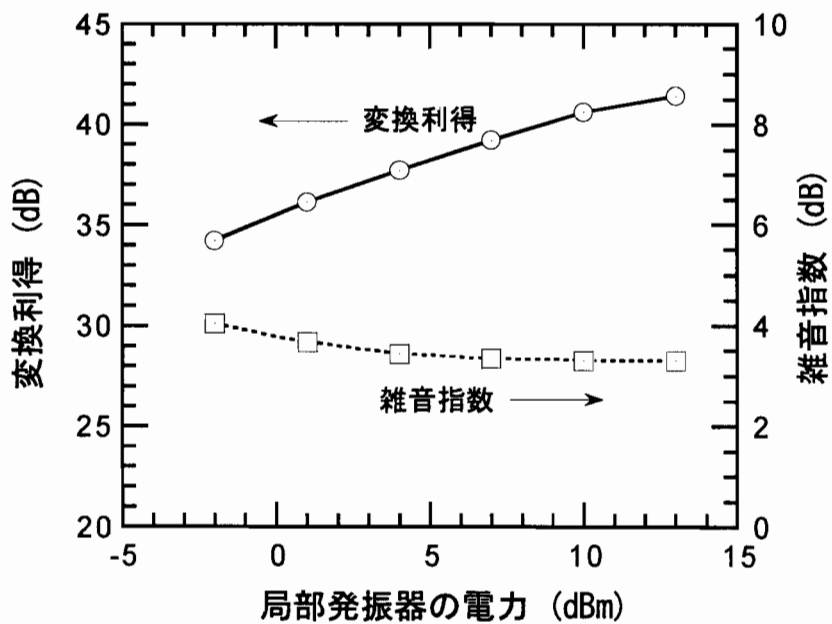


図5-7-11. 周波数ダウンコンバータ評価結果：局発振器の電力依存性。

図5-7-12に、本MMICのイメージ抑圧比を評価した結果を示す。周波数10.95～11.7GHzにおいて、32dB以上のイメージ抑圧比を実現した。回路シミュレーションからはフィルタによるイメージ抑圧比は24dBと計算されているので、周波数ダウンコンバータ全体での抑圧比が32dB得られたのは、低雑音増幅器とミキサの利得の周波数特性によるものである。次に、3次の相互変調歪み(IM3)を評価した結果を図5-7-13に示す。周波数11.5GHzと11.52GHzの2信号を入力し、局部発振器の周波数は10.0GHz、電力11dBmを注入して、ミキサの3次相互変調歪み(IM3)の評価を行った。IF出力電力と3次の歪み信号電力が交わる点(インターセプトポイント)の入力電力は約-30dBmでその時の出力電力は約11dBmである。

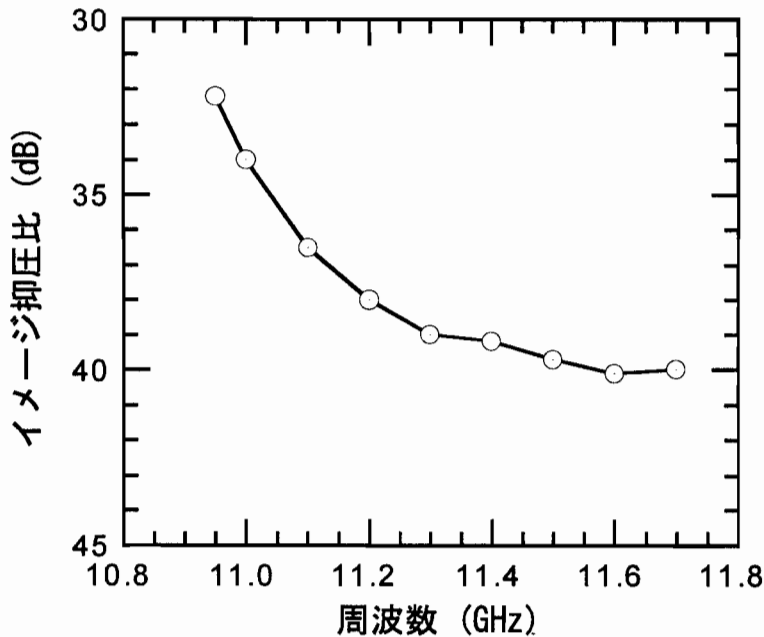


図5-7-12. 周波数ダウンコンバータ評価結果：イメージ抑圧比。

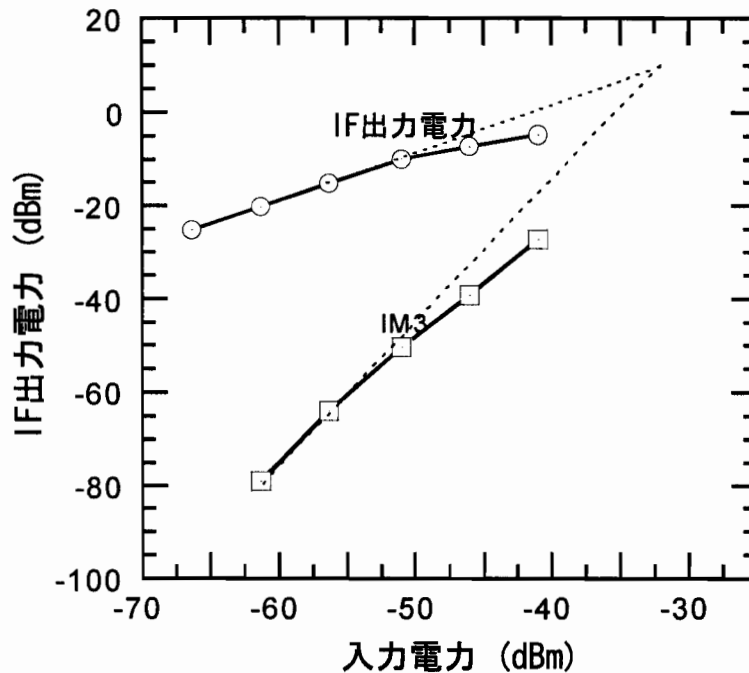


図5-7-13. 周波数ダウンコンバータ評価結果：3次相互変調歪み (IM3) 特性。

5-7-3. 日本 BS・米国 FSS 周波数帯における評価結果

前節同様、周波数ダウンコンバータのドレイン動作電圧 5V、消費電流 40mA の条件で評価した変換利得と雑音指数の周波数特性を図5-7-14に、局部発振器の電力依存性を図5-7-15に示す。本節では、日本 BS と米国 FSS の局部発振器周波数の中間をとって 10.7GHz で評価を行うこととする。図5-7-14において、局部発振器の電力は 11dBm である。また、図5-7-15の RF 周波数は 12.0GHz である。周波数 11.7~12.2GHz において、変換利得は 39.8~41.2dB、雑音指数は 2.8~3.0dB が得られた。

図5-7-16に、イメージ抑圧比の評価結果を示す。周波数 11.7~12.2GHz において、イメージ抑圧比 27dB 以上を実現した。次に、3次の相互変調歪み (IM3) を評価した結果を図5-7-17に示す。周波数 12.0GHz と 12.02GHz の2信号を入力し、局部発振器の信号は 10.7GHz/11dBm を注入して、ミキサの3次相互変調歪み (IM3) の評価を行った。インターセプトポイントの入力電力は約 -30dBm でその時の出力電力は約 11dBm である。

周波数ダウンコンバータの入出力 VSWR を評価した結果を図5-7-18と5-7-19に示す。RF 端子 VSWR は、周波数 10.95~12.2GHz において 1.8 以下であり、IF 端子 VSWR は、周波数 950~1700MHz にわたり 1.7 以下を実現した。

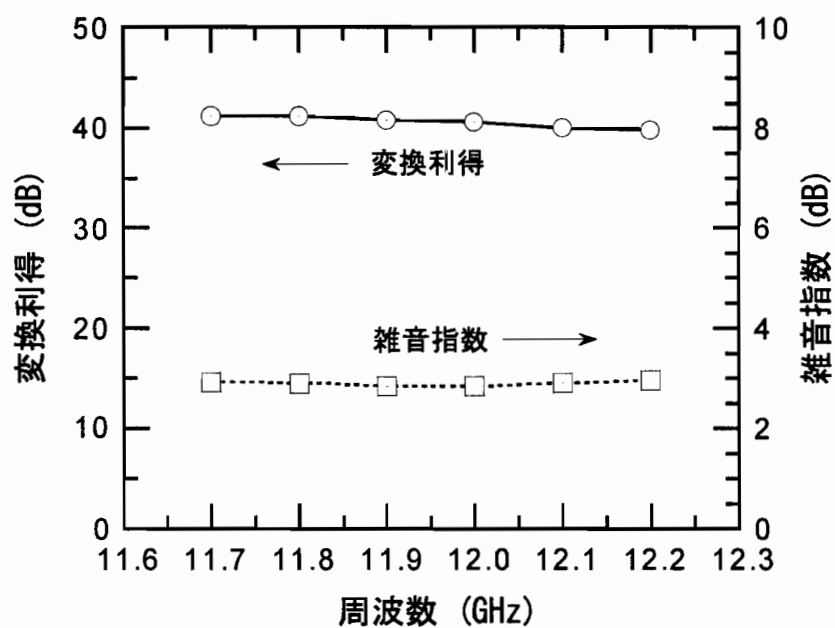


図5-7-14. 周波数ダウンコンバータ評価結果：変換利得と雑音指数の周波数特性。

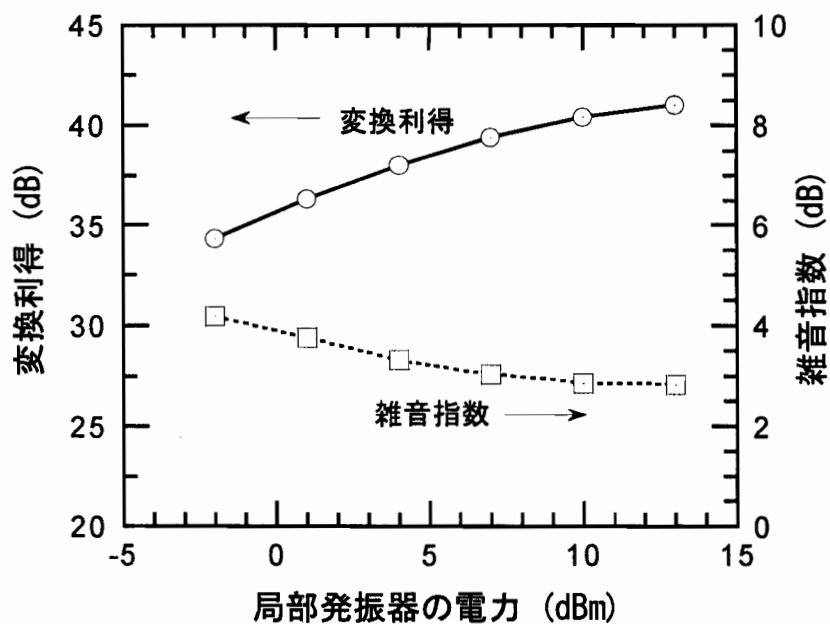


図5-7-15. 周波数ダウンコンバータ評価結果：局部発振器の電力依存性。

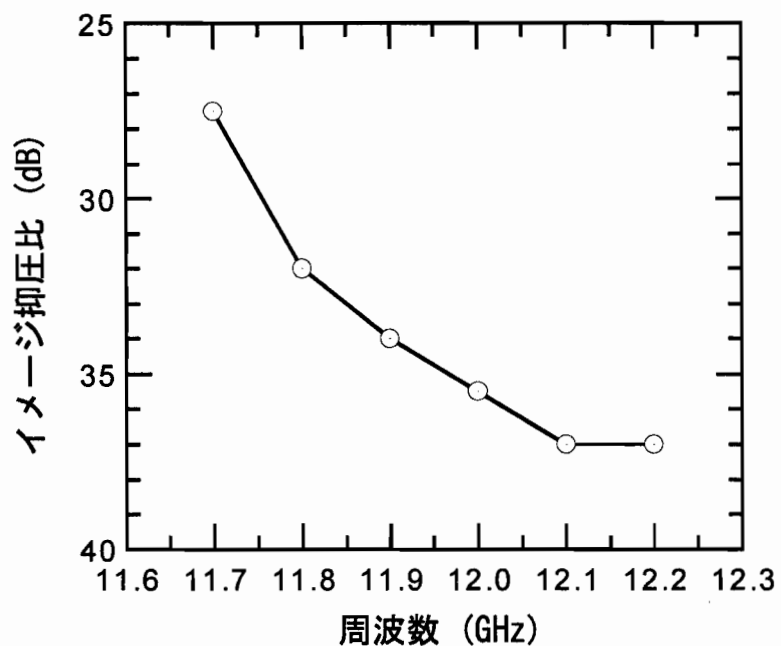


図5-7-16. 周波数ダウンコンバータ評価結果：イメージ抑圧比。

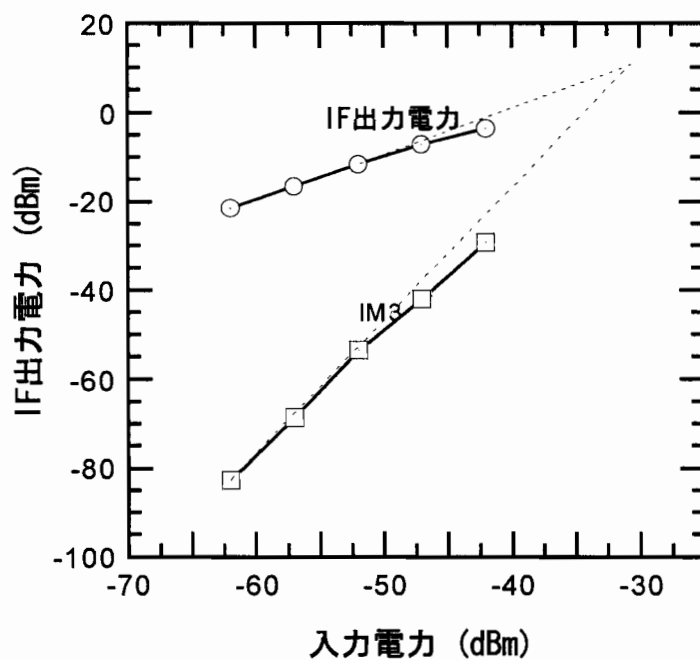


図5-7-17. 周波数ダウンコンバータ評価結果：3次相互変調歪み (IM3) 特性。

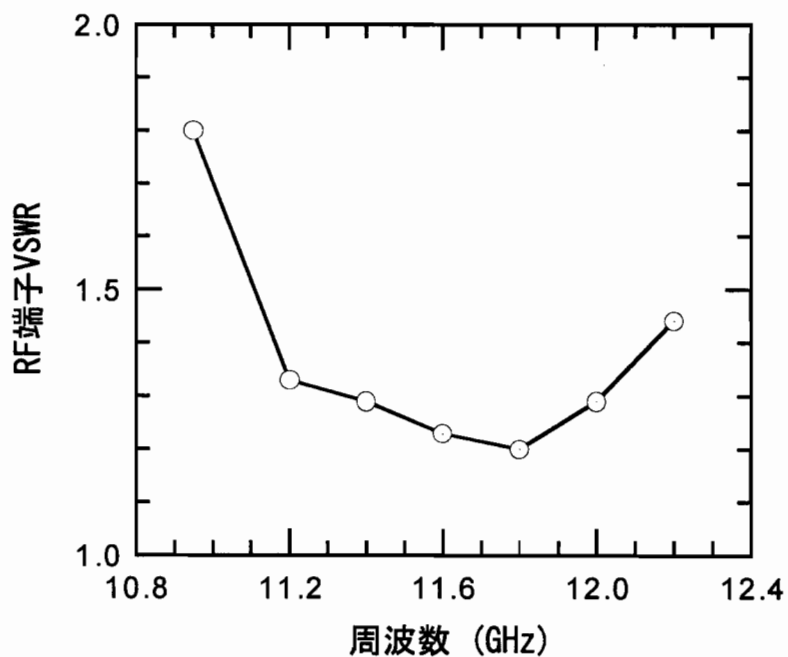


図5-7-18. 周波数ダウンコンバータのRF入力端子VSWR評価結果。

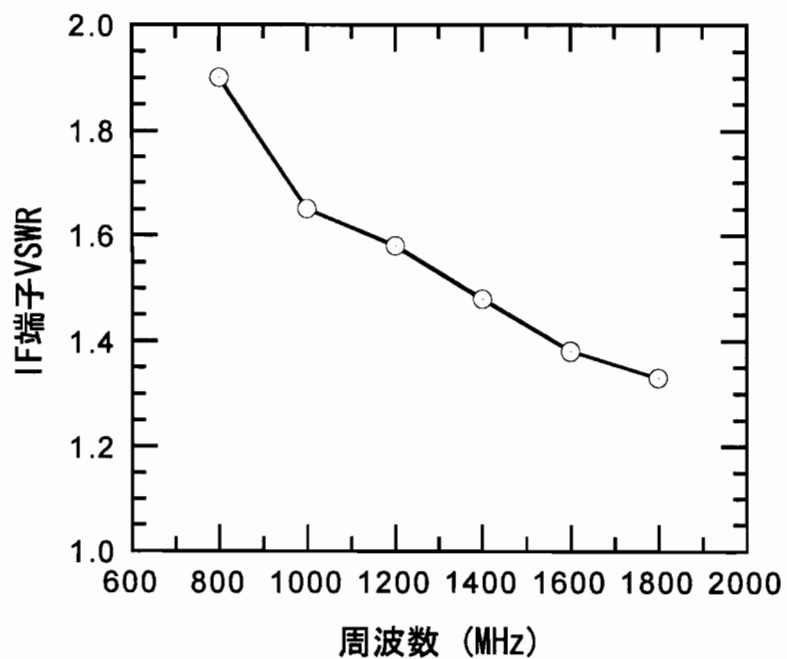


図5-7-19. 周波数ダウンコンバータのIF出力端子VSWR評価結果。

5-8. 結言

本章では、衛星放送受信用周波数ダウンコンバータを例にとり、無線部受信系の高機能・小型・低消費電流化のため、以下の提案とその実証を行った。

(1) 高機能化

通信機器の受信系において重要なイメージ信号の抑圧のため、超小型フィルタの提案を行った。本フィルタは、2個の容量と短い伝送線路から成るハイパスタイプのT型回路に並列に伝送線路を接続した全く新しい構成のフィルタであり、面積わずか 0.5mm^2 である。本フィルタを集積したことにより、外付けのフィルタを必要としない世界で初めての1チップ周波数ダウンコンバータ MMIC が実現した。

(2) 低消費電流化

低雑音増幅器の消費電流低減のため、雑音指数と利得重視のバイアス条件を採用せず、低雑音増幅器が周波数ダウンコンバータの雑音指数を低減するのに十分な性能があれば良いとの観点に立ち、GaAs MESFET のバイアス電流を定めた。これにより、消費電流を性能重視の従来設計手法の $2/3$ に低減した。

ミキサ回路は、GaAs MESFET のドレイン電流・電圧特性の原点付近（ゲート・ソース電圧はピンチオフ電圧近傍）の非線形性を利用し、ドレイン・ソース電圧を印加せずに局部発振器の信号をドレイン・ソース間に注入することで、電力を消費しないミキサを実現した。

中間周波増幅器においては、GaAs MESFET のドレイン電流に対する利得を評価する性能指数を導入して、GaAs MESFET のドレイン電流を定めた。その結果、ドレイン電流わずか 20mA で利得 27dB を実現した。また、アクティブ整合を活用することで、インピーダンス整合の広帯域化を行った。

これらの結果、消費電流わずか 40mA で利得 $=40\text{dB}$ 、雑音指数 $=3\text{dB}$ の周波数ダウンコンバータ MMIC を実現した。この消費電流は、従来のハイブリッド構成のダウンコンバータの半分である。

(3) 小型化

低雑音増幅器、イメージ抑圧フィルタ、ミキサと中間周波増幅器のすべてを1チップに集積した周波数ダウンコンバータ MMIC をチップサイズ 4.18mm^2 （5-7節）で実現した。本 MMIC チップサイズは、ハイブリッド回路（表1-1参照）の約 400 分の1のサイズである。

衛星放送受信機への応用を目指して、HEMT の低雑音化が活発に進められており、雑音指数 $=0.4\sim 0.5\text{dB}$ / 利得 $=12\text{dB}$ の性能が報告されている[36, 37]。本章において実現した周波数ダウンコンバータ MMIC は、変換利得 40dB 、雑音指数 3dB の性能を有するため、本 MMIC の前段に HEMT 1段増幅器を接続すれば、受信機全体の利得は 50dB 以上、雑音指数は 1dB 以下が実現可能である。従って、本 MMIC により衛星放送受信機の大幅な小型化と低消費電流化が期待される。

第5章の参考文献

- [1] P. Wallace, R. Michels, J. Bayruns, S. Christiansen, N. Scheinberg, J. Wang, R. Goyal and M. Patel, "A low cost high performance MMIC low noise downconverter for direct broadcast satellite reception," in IEEE Microwave and Millimeter-Wave Monolithic Circuits Symposium technical digest, 1990, pp. 7 - 10.
- [2] P. Bacon, E. Olsen, B. Cole and D. Kaczman, "A dual-channel Ku-band DBS downconverter," in IEEE GaAs IC Symposium Technical Digest, 1993, pp. 233 - 236.
- [3] K. Joshin, N. Hidata and K. Hikosaka, "A high-gain HEMT monolithic downconverter for X-band direct broadcast satellite applications," in 1993 IEEE GaAs IC Symposium Technical Digest, 1993, pp. 229 - 232.
- [4] C. Caux, P. Gamand and M. Pertus, "A cost effective true European DBS low noise converter," in 1991 IEEE GaAs IC Symposium Technical Digest, 1993, pp. 143 - 145.
- [5] S. Maas, Microwave Mixers, Second Edition, Artech House, p.280, 1993.
- [6] 「衛星放送受信機」、衛星放送受信技術調査会報告書 第1部、昭和58年1月。
- [7] S. Cohn, "Parallel-Coupled Transmission-Line-Resonator Filters," in IRE Transactions on Microwave Theory and Technique, Vol.MTT-6, pp.223-231, April, 1958.
- [8] 吉増、作野、末松、富田、"衛星放送用 GaAs MMIC 帯域阻止フィルタ"、電子情報通信学会春季全国大会、1991、p.2-536.
- [9] H. Fukui, "Optimal noise figure of microwave GaAs MESFET's," IEEE Transactions on Electron Devices, Vol. ED-26, p.132, 1979.
- [10] N. Shiga, T. Sekiguchi, S. Nakajima, K. Otobe, N. Kuwata, K. Matsuzaki and H. Hayashi, "MMIC family for DBS down-converter with pulse-doped GaAs MESFETs," IEEE Journal of Solid-State Circuits, Vol. 27, No. 10, pp.1413-1420, 1992
- [11] D. Yang, T. Lin, R. Esfandiari, B. Bui, T. O'Neill, D. Chow, J. Takamoto and K. Kobayashi, "Wideband fully monolithic X- and K-band GaAs receiver," in IEEE GaAs IC Symposium Technical Digest, 1988, pp. 165-168.
- [12] N. Ayaki, A. Inoue, T. Katoh, M. Komaru, M. Noda, M. Kobiki, K. Nagahama and N. Tanino, "A 12 GHz-Band Monolithic HEMT Low-Noise Amplifier," in IEEE GaAs IC Symposium Technical Digest, 1988, pp.101-104.
- [13] M. Madihian and K. Honjo, "11 GHz Band GaAs Monolithic VCO with 1/4 Analog Frequency Divider," in IEEE GaAs IC Symposium Technical Digest, 1985, pp.133-136.
- [14] R. Carandarg, K. Wang, W. Yau, C. Chang, L. Liu and S. Wang, "A 2-Watt, 6-18 GHz Power Amplifier Module for EW Applications," in IEEE GaAs IC Symposium Technical Digest, 1986, pp.64-67.
- [15] C. Wen, "Coplanar Waveguide:A Surface Strip Transmission Line Suitable for Nonreciprocal Gyromagnetic Device Application," IEEE Transactions on Microwave Theory and Technique, Vol.17, pp.1087-1090, Dec., 1969.

- [16] H. Ogawa and A. Minagawa, "Uniplanar MIC Balanced Multiplier — A Proposed New Structure for MIC's," *IEEE Transactions on Microwave Theory and Technique*, Vol. 35, pp. 1363-1368, Dec., 1987.
- [17] T. Hirota, Y. Tarusawa and H. Ogawa, "Uniplanar MMIC hybrids - A proposed new MMIC structure," *IEEE Transactions on Microwave Theory and Technique*, Vol. 35, pp.576 - 581, 1987.
- [18] M. Muraguchi, T. Hirota, A. Minakawa, K. Ohwada and T. Sugeta, "Uniplanar MMICs and their applications," *IEEE Transactions on Microwave Theory and Technique*, Vol. 36, pp. 1896-1901, 1988.
- [19] T. Ton, T. Chen, G. Dow, K. Nakano, L. Liu and J. Berenz, "A Q-band monolithic AlGaAs/GaAs HEMT CPW downconverter," in *IEEE GaAs IC Symposium Technical Digest*, 1990, pp. 185 - 188.
- [20] R. Majidi-Ahy, C. Nishimoto, M. Riaziat, Y. Pao, S. Weng, S. Silverman, M. Glenn, G. Zdasiuk, S. Bandy and Z. Tan, "100 GHz High-Gain InP MMIC Cascode Amplifier," in *IEEE GaAs IC Symposium Technical Digest*, 1990, pp.173-176.
- [21] R. Lehmann and D. Heston, "X-band monolithic series feedback LNA," *IEEE Transactions on Microwave Theory and Technique*, Vol. 33, pp. 1560-1566, 1985.
- [22] H. Haus (chairman), "Representation of Noise in Linear Twoports," *Proceedings of The IRE*, pp.69-74, Jan., 1960.
- [23] H. Friis, "Noise Figures of Radio Receivers," *Proceedings of The IRE*, Vol.32, No.11, pp.419-422, July, 1944.
- [24] T. Yoshimasu, K. Sakuno, N. Matsumoto, E. Suematsu, T. Tsukao and T. Tomita, "A Low-Current Ku-Band GaAs Monolithic Image Rejection Down-Converter," *IEEE Journal of Solid-State Circuits*, Vol. 27, No. 10, pp. 1448-1451, Oct., 1992.
- [25] 末松、古川、松本、塚尾、吉増、作野、富田、"12GHz帯 MMIC 低雑音増幅器"、電子情報通信学会秋季全国大会、1991、p.2-315.
- [26] 塚尾、松本、中川、福山、吉増、作野、磯部、山田、"電子線直接描画技術を用いた GaAs MMIC 製造プロセスの開発"、*シャープ技報*、Vol.53、pp.55-58、1992.
- [27] N. Matsumoto, E. Suematsu, H. Kawamura, T. Tomita and T. Sakurai, "New Tri-Layer Resist System and Two-Step Developing Method for Nanometric T-Shaped Gate Lithography by a Thermal-Field-Emission Electronbeam Machine," *Extended Abstracts of the 7th International Workshop on Future Electron Devices*, pp.181-182, 1989.
- [28] H. Haus, P. Newman, R. Pucel, I. Smith and H. Statz, "GaAs FET Device and Circuit Simulation in SPICE," *IEEE Transactions on Microwave Theory and Techniques*, Vol.34, No.2, pp.160-169, Feb., 1987.
- [29] 吉増、作野、末松、富田、"Ku帯 MMIC イメージリジェクションミキサ"、電子情報通信学会秋季全国大会、1991、p.2-334.

- [30] C. Yuen, C. Nishimoto, M. Glenn, C. Webb, S. Bandy and G. Zdasiuk, "High-gain, Low-noise Monolithic HEMT Distributed Amplifier up to 60 GHz," in IEEE Microwave and Millimeter-Wave Monolithic Circuits Symposium Technical Digest, 1990, pp. 23-26.
- [31] K. Honjo and Y. Takayama, "GaAs FET Ultra-broad-band Amplifier for Gbit/s Data Rate Systems," in IEEE Trans. Microwave Theory and Technique, Vol.29, No.7, pp.629-636, July, 1981.
- [32] E. Ulrich, "Use Negative Feedback to Slash Wideband VSWR," Microwaves, pp.66-70, Oct., 1978.
- [33] 川崎、平山、"広帯域 GaAs モノリシック増幅器の設計法と動作解析"、電通学会マイクロ波研究会、MW81-70.
- [34] J. Archier, H. Weidlich, E. Pettenpaul, F. Petz and J. Huber, "A GaAs Monolithic Low-Noise Broad-Band Amplifier," in IEEE Journal of Solid-State Circuits, Vol.16, No.6, pp.648-652, June, 1981.
- [35] T. Yoshimasu, K. Sakuno, N. Matsumoto, E. Suematsu, T. Tsukao and T. Tomita, "A low current GaAs monolithic image rejection downconverter for X-band broadcast satellite applications," IEEE Transaction on Microwave Theory and Technique, Vol. 40, No. 12, pp. 2433 - 2438, Dec., 1992.
- [36] 常信、彦坂、"低雑音 HEMT の現状と今後の課題 (雑音指数と雑音モデルについて)"、電子情報通信学会春季全国大会、1992、p.5-309.
- [37] 恩田、水木、佐本、牧野、葛原、伊東、"エアブリッジ型低雑音 2DEGFET"、電子情報通信学会秋季大会、1990、p.2-501.

第6章 結論

本研究は、通信機器無線部の性能を決める重要な回路機能を取り上げ、その小型・低消費電力化のための高機能モノリシックマイクロ波集積回路を、回路技術の見地から提案することを目的として行い、新しい回路の提案と試作による実証結果を集積したものである。無線部を構成する回路の中から、(1)送信系の電力増幅器と送受切り替えスイッチ、(2)受信系の低雑音増幅器、イメージ抑圧フィルタ、ミキサと中間周波増幅器をテーマとして取り上げた。以下に、本研究の総括を述べる。

6-1. 各章の結論

第2章から第4章は送信系の高機能化・低消費電力化を主眼においた研究である。まず、第2章においては、PHS規格の $\pi/4$ シフトQPSK変調波を線形・高効率増幅するための設計手法を提案し、AlGaAs/GaAs HBTを用いた3V動作電力増幅器MMICを実現した。ここでは、大信号動作時のHBTの位相歪みを小さく抑えることが隣接チャネル漏洩電力の低減と電力増幅器の高効率化に有効であることを明らかにした。また、PHS規格の $\pi/4$ シフトQPSK変調波は、大信号動作時のHBTのデバイスパラメータの変化による“弱い非線形性”により歪むことを見出した。

第3章では、電力増幅器の更なる低動作電圧化と高効率化のため、ダイオードを用いた歪み補償回路の提案を行い、2.7V動作のPHS用電力増幅器MMICを実現した。本補償技術は、信号増幅用HBTのベースバイアス回路にダイオードを用い、そのダイオードの非線形性を用いてHBTの非線形性を補償するもので、大信号動作時のHBTの振幅歪みと位相歪みを同時に補償できる画期的な回路であることを実証した。本補償技術は、従来の歪み補償技術（プリディストーション、フィードフォワード技術等）に比べて、

- (1) 挿入ロスがほとんどなく、
- (2) 歪み補償のための消費電流を必要とせず、
- (3) 小型でMMIC化に適している、

と言う特徴を有している。

第4章では、GaAs MESFETを用いた送受切り替えスイッチMMICを実現し、低動作電圧で、高線形性・低歪み・広帯域性を有することを実証した。本スイッチは、1.8V動作においても十分な線形性と広帯域特性を有しているため、PHSのみならず他の通信システムへの応用も期待される。

次に、第5章は受信系の高機能化・小型化・低消費電流化を主眼においた研究である。まず、日本の衛星放送（12GHz帯）受信用低雑音増幅器、イメージ抑圧フィルタ、ミキサと中間周波増幅器を集積した1チップ周波数ダウンコンバータMMICを実現した。本フィルタは、従来の半波長側結合フィルタにかわり、短い伝送線路と容量を橋絡T型に接続した全く

新しいフィルタであり、わずか面積 0.5mm^2 である。また、必要な特性（雑音指数と利得）を確保しつつ消費電流を低減するため、低雑音増幅器と中間周波増幅器において、GaAs MESFET のバイアス条件の新しい決定手法を提案した。さらに、欧州 Astra、米国 FSS と日本 BS の全衛星放送システムで動作する広帯域・小型周波数ダウンコンバータ MMIC を実現した。十分なイメージ抑圧比を有するフィルタを集積した、世界で初めての広帯域周波数ダウンコンバータ MMIC である。本 MMIC は、ハイブリッド回路で構成した従来の受信機の面積約 400 分の 1 の小型化と消費電流半分を実現した。

以上、本研究は PHS 携帯端末と衛星放送受信機を例に取り行なったものであるが、本研究の成果は、21 世紀に向けて検討されている種々の通信システムに応用展開できる有用な技術であると考えられる。

6-2. 今後の展望

現在、1~12GHz の周波数を用いて、携帯電話・PHS 等の移動体通信、衛星放送や無線 LAN (Local Area Network) 等が実用化されている。今後は、1~6GHz 帯とミリ波帯 (25~80GHz) を使用する、高速・大容量通信を目指した多くのシステムが実現へ向けて着々と準備が進められていくであろう。なかでも、2001 年サービス開始を目指して、日本と欧州で規格の統一が実現した広帯域 CDMA (Code Division Multiple Access) 通信方式を用いる IMT2000 (International Mobile Telecommunications 2000) は、2GHz 帯を使用して音声・データそして画像データまでも通信可能であり、パーソナル通信の一層の普及が期待されている。また、70GHz 帯を使用する車載の衝突防止用レーダや 25/60GHz 帯を使用する超高速無線 LAN 等の開発~実用化も進められている。

これら高速データ通信システムを実現するため、超高周波デバイス・IC が求められており、今後も GaAs 系デバイスは 1GHz 帯からミリ波に至る広帯域でキーデバイスとしての役割を果たしていくと考えられる。一方、Si 系デバイスも高周波化が著しく、1998 年 12 月には SiGe HBT で遮断周波数 154GHz が報告されている[1]。また、SOI (Silicon On Insulator) [2]技術を用いて 1~2GHz 帯の低雑音増幅器やミキサの報告があり、Si 系デバイスを用いた高周波 IC の研究・開発が活発化している。従って、今後、UHF 帯~ミリ波帯にわたる広い周波数領域において、Si 系デバイスと GaAs 系デバイスの競合も始まるであろう。また、これら高周波デバイスをより活用するための回路技術の研究、さらには高周波 IC に対応したマルチチップ実装技術の研究が活発化していくと思われる。回路技術の分野では、線形化技術が今後重要性を増してくると予想される。例えば、IMT2000 では、通信の大容量化のため隣接チャネルへの漏洩が厳しく規格されているため、送信系（特に電力増幅器）の線形化技術が重要である。本論文の第3章で提案した線形補償技術が、今後、拡大発展していくと期待される。

通信システムの key word が“高速・大容量”であれば、IC の key word は“低消費電力・高機能”であろう。すなわち、高速・大容量通信を実現する、低消費電力で高機能な IC が求

第6章 結論

められている。本研究は、まさにその目的で行ったものであり、今後もさらにこの分野における研究活動が活発化すると期待される。

第6章の参考文献

- [1] K. Oda, E. Ohue, M. Tanabe, H. Shimamoto, T. Onai and K. Washio, "Dual Graded Base SiGe-HBTs featuring 154-GHz ft," in Asia Pacific Microwave Conference Technical Digest, 1998.
- [2] H. Komurasaki, H. Sato, N. Sasaki, K. Ueda, S. Maeda, Y. Yamaguchi and T. Miki, "A Sub 1-V SOI CMOS Low Noise Amplifier for L-Band Applications," in IEEE Radio Frequency Integrated Circuits Symposium Technical Digest, 1998, pp.153-156.

付録 略語一覧

以下に本論文にて使用した主な略語の一覧を示す。

CDMA	Code Division Multiple Access
f _{max}	maximum frequency of oscillation (最大発振周波数)
FSS	Fixed Satellite Service
f _t	unity current gain cut-off frequency (遮断周波数)
GMSK	Gaussian filtered Minimum Shift Keying
GSM	Global System for Mobile communication
HBT	Heterojunction Bipolar Transistor
HEMT	High Electron Mobility Transistor
IF	Intermediate Frequency (中間周波数)
IM ₃	Third-order Intermodulation (3次相互変調歪み)
LAN	Local Area Network
LO	Local Oscillator (局部発振器)
MAG	Maximum Available Gain (最大有能利得)
MESFET	Metal Semiconductor Field Effect Transistor
MIM	Metal Insulator Metal
MMIC	Monolithic Microwave Integrated Circuit (モノリシックマイクロ波集積回路)
MOCVD	Metal-Organic Chemical Vapor Deposition
MSG	Maximum Stable Gain (最大安定利得)
NF	Noise Figure (雑音指数)
PBT	Permeable Base Transistor
PHS	Personal Handyphone System
QPSK	Quadrature Phase Shift Keying
RF	Radio Frequency
SPDT	Single Pole Double Throw
VSWR	Voltage Standing Wave Ratio (電圧定在波比)

謝 辞

本研究を完遂するにあたり、終始親切なご指導とご鞭撻を賜りました、神戸大学工学部電気・電子工学科 教授 山本恵一博士に甚大なる感謝の意を表します。また、本論文作成にあたり、ご親切なご指導とご助言を頂いた、神戸大学工学部電気・電子工学科 教授 西野種夫博士、同 教授 林眞至博士、神戸大学大学院自然科学研究科 教授 金田悠紀夫博士に深謝いたします。

本研究は、シャープ（株）中央研究所、同 電子部品事業本部ならびに同 IC 事業本部において行ったものであり、中央研究所においては GaAs MESFET を用いた MMIC の研究を、電子部品事業本部ならびに IC 事業本部においては、AlGaAs/GaAs HBT と GaAs MESFET を用いた MMIC の研究・開発を行いました。中央研究所において、本研究に携わる機会を与えてくださいました、元中央研究所長 橋爪信郎博士（現 技術本部 技監）に感謝いたします。また、親切なご指導をいただいた、元中央研究所 桜井 武副所長（現 IC 事業本部 信頼性管理センター所長）、ならびに元中央研究所 第5研究部 富田孝司部長（現 ソーラーシステム事業部長）に感謝いたします。また、電子部品事業本部において本研究の機会を与えてくださいました、元電子部品事業本部 谷 善平副本部長（現 電子部品事業本部長）に感謝いたします。IC 事業本部において、AlGaAs/GaAs HBT の研究の機会を与えてくださり、終始ご指導・ご鞭撻をいただいた、米田照正常務取締役本部長、ならびに三宅隆一郎副本部長に深謝いたします。また、本研究に際し、ご指導・ご助言をいただいた、元新デバイス事業化推進センター 芦田 勉所長（現 IC 事業本部 設計技術開発センター 第3開発室長）に感謝いたします。

本研究を進めるにあたり MMIC 試作をしていただいた、元中央研究所 中川泰仁主任研究員（現 SLE 副社長）、ならびに IC 事業本部 山本郁夫参事他の皆様に深謝いたします。

本研究をまとめるにあたり多大のご協力・ご助言をいただいた、基盤技術研究所 作野圭一氏、同 末松英治氏、IC 事業本部 副参事 原 信二博士、同 赤木政則氏、同 丹波憲之氏、ならびに設計技術開発センター 第4開発室の各位に感謝いたします。

著者が、シャープ（株）に入社以来、親切なご指導とご助言をいただいた、通信システム事業本部 副参事 瀧野孝則博士、ならびに IC 事業本部 天理工場 第4生産部 音羽 豊部長に心より感謝いたします。

著者が小学校の頃より公私にわたり親切なご指導・ご鞭撻をいただいた、恩師 山崎福枝先生に心より感謝いたします。

最後に、日頃より家族を支えてくれる妻 恵理と、本論文作成を無邪気に応援してくれた子供たち 理沙、崇志、郁人に心からお礼を言います、ありがとう。

研究業績

筆頭論文

- [1] T. Yoshimasu, K. Sakuno, N. Matsumoto, E. Suematsu, T. Tsukao and T. Tomita, "Low Current GaAs MMIC Family with a Miniaturized Band-Stop Filter for Ku-Band Broadcast Satellite Applications," in IEEE GaAs IC Symposium Technical Digest, 1991, pp. 147-150.
- [2] T. Yoshimasu, K. Sakuno, N. Matsumoto, E. Suematsu, T. Tsukao and T. Tomita, "A Low-Current Ku-Band GaAs Monolithic Image Rejection Down-Converter," IEEE Journal of Solid-State Circuits, Vol. 27, No. 10, pp. 1448-1451, Oct., 1992.
- [3] T. Yoshimasu, K. Sakuno, N. Matsumoto, E. Suematsu, T. Tsukao and T. Tomita, "A Low Current GaAs Monolithic Image Rejection Downconverter for X-Band Broadcast Satellite Applications," IEEE Transactions on Microwave Theory and Techniques, Vol. 40, No. 12, pp. 2433-2438, Dec., 1992.
- [4] T. Yoshimasu, N. Tanba and S. Hara, "High-Efficiency HBT MMIC Linear Power Amplifier for L-Band Personal Communications Systems," IEEE Microwave and Guided Wave Letters, Vol.4, No.3, pp. 65-67, March, 1994.
- [5] T. Yoshimasu, N. Tanba and S. Hara, "An HBT MMIC Linear Power Amplifier for 1.9 GHz Personal Communications," in IEEE Microwave and Millimeter-Wave Monolithic Circuits Symposium Technical Digest, 1994, pp. 59-62.
- [6] T. Yoshimasu, "High Power AlGaAs/GaAs HBTs and Their Application to Mobile Communications Systems," in IEEE International Electron Device Meetings Technical Digest, 1995, pp. 787-790.
- [7] T. Yoshimasu, M. Akagi, N. Tanba and S. Hara, "A Low Distortion and High Efficiency HBT MMIC Power Amplifier with a Novel Linearization Technique for $\pi/4$ DQPSK Modulation," in IEEE GaAs IC Symposium Technical Digest, 1997, pp. 45-48.
- [8] T. Yoshimasu, M. Akagi, N. Tanba and S. Hara, "An HBT MMIC Power Amplifier with an Integrated Diode Linearizer for Low-Voltage Portable Phone Applications," IEEE Journal of Solid-State Circuits, Vol. 33, No. 9, pp. 1290-1296, Sep., 1998.

- [9] T. Yoshimasu, N. Tanba, K. Osato, M. Akagi, K. Yoshikawa, T. Kinoshida and S. Hara, "Miniature, High Performance AlGaAs/GaAs HBTs for Low Voltage Cellular Phones in 900 MHz-Band," in Asia Pacific Microwave Conference Technical Digest, 1998, pp. 1163-1166.

共著論文

- [10] K. Sakuno, T. Yoshimasu, N. Matsumoto, T. Tsukao, Y. Nakagawa, E. Suematsu and T. Tomita, "A Miniature Low Current GaAs MMIC Downconverter for Ku-Band Broadcast Satellite Applications," in IEEE Microwave and Millimeter-Wave Monolithic Circuits Symposium Technical Digest, 1992, pp. 101-104.
- [11] S. Hara, K. Osato, A. Yamada, T. Tsukao and T. Yoshimasu, "Miniaturized Low Noise Variable MMIC Amplifiers with Low Power Consumption for L-Band Portable Communication Applications," in IEEE Microwave and Millimeter-Wave Monolithic Circuits Symposium Technical Digest, 1993, pp. 67-70.
- [12] S. Hara, H. Sato, J.K.Twynam, M. Akagi, N. Nambu, N. Tanba, K. Yoshikawa, T. Kinoshida, M. Yagura, H. Tsuji, T. Shinozaki, T. Yoshimasu, T. Miyajima and T. Tomita, "High-Efficiency AlGaAs/GaAs HBT Power Amplifier MMIC for 1.9 GHz Japanese Digital Cordless Phone," in IEEE Microwave and Millimeter-Wave Monolithic Circuits Symposium Technical Digest, 1993, pp. 19-22.
- [13] K. Sakuno, M. Akagi, H. Sato, M. Miyauchi, M. Hasegawa, T. Yoshimasu and S. Hara, "A 3.5 W HBT MMIC Power Amplifier Module for Mobile Communications," in IEEE Microwave and Millimeter-Wave Monolithic Circuits Symposium Technical Digest, 1994, pp. 63-66.

学会報告

- [14] 作野、吉増、磯部、富田、井上、桜井、“GaAs MESFET の雑音パラメータの解析”、電子通信学会光・電波部門全国大会、1986、p.1-126.
- [15] 吉増、中川、黒飛、長谷川、桜井、“GaAs 広帯域モノリシック増幅器”、電子情報通信学会総合大会、1987、p.2-23.
- [16] 作野、長谷川、吉増、井上、“非線形デバイス回路設計の効率化”、電子情報通信学会春季全国大会、1988、p.2-114.
- [17] 吉川、作野、中川、吉増、井上、“SHF 帯 GaAs ミキサ IC”、電子情報通信学会秋季全国大会、1988、p.C-1-231.
- [18] 作野、吉増、吉川、塚尾、松本、富田、“Ku 帯 LC 整合型 GaAs FET MMIC ミキサ”、電子情報通信学会春季全国大会、1991、p.2-494.
- [19] 吉増、作野、末松、富田、“衛星放送用 GaAs MMIC 帯域阻止フィルタ”、電子情報通信学会春季全国大会、1991、p.2-536.
- [20] 吉増、作野、末松、富田、“Ku 帯 MMIC イメージリジェクションミキサ”、電子情報通信学会秋季全国大会、1991、p.2-334.
- [21] 末松、古川、松本、塚尾、吉増、作野、富田、“12GHz 帯 MMIC 低雑音増幅器”、電子情報通信学会秋季全国大会、1991、p.2-315.
- [22] 末松、塚尾、松本、作野、吉増、富田、“12GHz 帯小型化 MMIC 増幅器”、電子情報通信学会春季全国大会、1992、p.2-487.
- [23] 吉増、作野、末松、松本、塚尾、富田、“12GHz 帯衛星放送用 GaAs MMIC イメージリジェクションダウンコンバータ”、電子情報通信学会春季全国大会、1992、p.2-512.
- [24] 吉増、作野、松本、塚尾、末松、富田、“12GHz 帯衛星放送用小型化 MMIC ダウンコンバータ”、電子情報通信学会秋季全国大会、1992、p.2-387.
- [25] 大里、原、塚尾、山田、吉増、“デジタル移動体通信用低雑音 MMIC 増幅器”、電子情報通信学会春季全国大会、1993、p.2-527.

研究業績

- [26] 古川、原、吉増、“表皮効果を考慮したスパイラルインダクタのモデリング”、電子情報通信学会春季全国大会、1993、p.2-565.
- [27] 丹波、原、吉増、前田、“1.9GHz帯 HBT MMIC 線形電力増幅器”、電子情報通信学会秋季全国大会、1993、p.2-404.
- [28] S. Hara and T. Yoshimasu, “GaAs MESFET/HBT MMICs with Low Power Consumption for Mobile Communication Applications,” in MWE'93 Microwave Workshop Digest, 1993, pp.369-372.
- [29] 丹波、原、吉増、前田、“デジタルコードレス用線形パワーアンプの設計”、電子情報通信学会春季全国大会、1994、p.2-611.
- [30] 丹波、赤木、吉増、“低歪み高効率 HBT MMIC パワーアンプ”、電子情報通信学会エレクトロニクスソサエティ大会、1997、p.51.

学術講演会・技報

- [31] 吉増、吉川、山下、磯部、黒飛、植田、塩田、中島、松本、作野、“SHF帯低雑音 GaAs FET”、シャープ技報、Vol.36、pp.43-46、1986.
- [32] 中川、吉増、中島、黒飛、長谷川、“UHF帯 GaAs 広帯域モノリシック増幅器”、シャープ技報、Vol.39、pp.31-34、1988
- [33] 塚尾、松本、中川、福山、吉増、作野、磯部、山田、“電子線直接描画技術を用いた GaAs MMIC 製造プロセスの開発”、シャープ技報、Vol.53、pp.55-58、1992.
- [34] 吉増、“携帯機の小型化 —小型、低動作電圧、高効率技術—”、電子情報通信学会「移動体通信を支える最新技術」、1994、p.41-48.